



**SERVIÇO PÚBLICO FEDERAL
UNIVERSIDADE FEDERAL DO PARÁ
INSTITUTO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

ALAN SOVANO GOMES

**MODELAGEM E CONTROLE ROBUSTO PARAMÉTRICO APLICADOS A
SISTEMAS DRIVEN-RIGHT-LEG PARA REJEIÇÃO DE RUÍDOS EM
AMPLIFICADORES BIOPOTENCIAIS**

DM: 11/2022

UFPA
Campus Universitário de Belém
Belém – Pará – Brasil
2022

ALAN SOVANO GOMES

**MODELAGEM E CONTROLE ROBUSTO PARAMÉTRICO APLICADOS A
SISTEMAS DRIVEN-RIGHT-LEG PARA REJEIÇÃO DE RUÍDOS EM
AMPLIFICADORES BIOPOTENCIAIS**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica (PPGEE) do Instituto de Tecnologia da Universidade Federal do Pará, como requisito para a obtenção do grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Walter Barra Junior.

Coorientadora: Prof.^a Dr.^a Maria da Conceição Pereira Fonseca.

DM: 11/2022

UFPA
Campus Universitário de Belém
Belém – Pará – Brasil
2022

**Dados Internacionais de Catalogação na Publicação (CIP) de acordo com ISBD
Sistema de Bibliotecas da Universidade Federal do Pará
Gerada automaticamente pelo módulo Ficat, mediante os dados fornecidos pelo(a) autor(a)**

G633m Gomes, Alan Sovano.
Modelagem e controle robusto paramétrico aplicados a sistemas
Driven-Right-Leg para rejeição de ruídos em amplificadores
biopotenciais / Alan Sovano Gomes. — 2022.
XV, 118 f. : il. color.

Orientador(a): Prof. Dr. Walter Barra Junior
Coorientação: Prof^a. Dra. Maria da Conceição Pereira Fonseca
Dissertação (Mestrado) - Universidade Federal do Pará,
Instituto de Tecnologia, Programa de Pós-Graduação em
Engenharia Elétrica, Belém, 2022.

1. Driven-Right-Leg. 2. Amplificadores Biopotenciais. 3.
Controle Robusto Paramétrico. 4. Tensão de Modo Comum. I.
Título.

CDD 629.83



UNIVERSIDADE FEDERAL DO PARÁ
INSTITUTO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

“MODELAGEM E CONTROLE ROBUSTO PARAMÉTRICO APLICADOS A SISTEMAS DRIVEN-RIGHT-LEG PARA REJEIÇÃO DE RUÍDOS EM AMPLIFICADORES BIOPOTENCIAIS”

AUTOR: ALAN SOVANO GOMES

DISSERTAÇÃO DE MESTRADO SUBMETIDA À BANCA EXAMINADORA APROVADA PELO COLEGIADO DO PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA, SENDO JULGADA ADEQUADA PARA A OBTENÇÃO DO GRAU DE MESTRE EM ENGENHARIA ELÉTRICA NA ÁREA DE SISTEMAS DE ENERGIA ELÉTRICA.

APROVADA EM: 30/03/2022

BANCA EXAMINADORA:

Prof. Dr. Walter Barra Junior
(Orientador – PPGEE/ITEC/UFPA)

Prof.^a Dr.^a Maria da Conceição Pereira Fonseca
(Coorientadora – FEEB/ITEC/UFPA)

Prof. Dr. Carlos Tavares da Costa Júnior
(Avaliador Interno – PPGEE/ITEC/UFPA)

Prof.^a Dr.^a Isabela Marques Miziara
(Avaliadora Externa ao Programa – FEEB/ITEC/UFPA)

Prof. Dr. Fabrício Gonzalez Nogueira
(Avaliador Externo – PPGEE/UFPA)

VISTO:

Prof. Dr. Carlos Tavares da Costa Júnior
(Coordenador do PPGEE/ITEC/UFPA)

AGRADECIMENTOS

Agradeço, primeiramente, aos meus pais, Rita e Valério, os quais sempre me apoiaram em minhas escolhas e me deram suporte para que eu pudesse segui-las. Agradeço também à minha avó, Eneida, a qual sempre foi uma segunda mãe para mim, e à minha irmã, Giovanna, com a qual aprendi muito devido à nossa relação fraterna. Deixo também meus agradecimentos ao meu amigo canino, Peter, o qual também é parte integral de nossa família. Obrigado a vocês por todo o apoio durante essa etapa!

Sou extremamente grato à minha namorada e melhor amiga, Lilian, cujo companheirismo foi essencial para me dar fé e coragem nas horas de dúvida, medo e receio. Obrigado por mostrar que, na saúde ou na doença, posso contar com todo o apoio do mundo vindo de uma pessoa só! Não posso deixar de fora também, claro, a pequena cachorrinha Laila, que apesar das mordidas, sempre foi um motivo de alegria extra durante minhas estadias na casa de minha companheira.

Agradeço a todos os meus amigos da época da escola que continuam comigo: Leandro, Pedro, David, Vinícius, Caio, Sérgio e João. Que nossa amizade seja sempre do jeito que ela é – cheia de histórias engraçadas e que demonstram parceria. Sei que posso contar com vocês quando eu precisar! Deixo também um agradecimento especial ao meu amigo, Marlon, que se mostrou uma pessoa gentil desde a época da graduação, tendo sido uma fonte de motivação em muitos momentos!

Meu muito obrigado também ao pessoal do Laboratório de Instrumentação Biomédica e Biomecânica, local que tive a honra de ver sair do papel e tomar forma! As discussões, acolhimento e infraestrutura fornecidos pelo laboratório foram essenciais para o bom andamento da minha dissertação. Não posso deixar de destacar a atuação, claro, da minha mentora e coorientadora, Prof.^a Dr.^a Maria da Conceição Pereira Fonseca, além do trabalho da Prof.^a Dr.^a Isabela Marques Miziara, as quais mostraram um insaciável desejo de tornar a universidade um lugar melhor para os alunos. Se individuais elas já se mostram profissionais fortes, juntas são imparáveis! Muito obrigado, a ambas, por toda a ajuda, exemplo e orientação que me forneceram!

Agradeço imensamente, também, ao meu orientador, Prof. Dr. Walter Barra Junior, o qual, com toda sua expertise e experiência, sempre me passou segurança nos momentos de ansiedade. Sua notável habilidade de explicar conceitos extremamente complexos com palavras e exemplos simples foi fundamental para o meu desenvolvimento intelectual nesse

processo! Não posso deixar de fora, também, todo o pessoal do Laboratório de Controle em Sistemas de Potência (LACSPOT) que, sob o comando do Prof. Barra, fez incontáveis reuniões e tomou incontáveis cafezinhos, dos quais tive a felicidade de participar e aprender bastante, dentro e fora da minha zona de conforto!

Por fim, deixo meus agradecimentos a todas as outras pessoas que, em maior ou menor escala, contribuíram para o andamento do meu trabalho, tornando possível a finalização dessa fase importante de crescimento pessoal e profissional.

“A fé na vitória tem que ser inabalável.”

(O Rappa)

LISTA DE FIGURAS

Figura 1.1 – Modelo simplificado para interferência por tensões em modo comum.	17
Figura 1.2 – Amplificador diferencial com suas impedâncias de entrada representadas.	18
Figura 1.3 – Modelo simplificado com o sistema DRL básico (destacado pelo traçado em vermelho, junto com o resistor R_p).	19
Figura 2.1 – Modelo com os parâmetros que influenciam no projeto do sistema DRL.	25
Figura 2.2 – Interface eletrodo-pele.	26
Figura 2.3 – Circuito simplificado do modelo para análise.	28
Figura 2.4 – Diagrama de blocos do sistema.	33
Figura 3.1 – (a) espaço de parâmetros formando uma hipercaixa Π . (b) conjunto imagem da família de polinômios com incerteza multilinear, $\Delta(s, \mathbf{p})$, e da família de polinômios com a incerteza extrapolada, $co \Delta(s, \mathbf{p})$	39
Figura 3.2 – Particionamento do espaço de parâmetros dado pela hipercaixa Π	40
Figura 3.3 – Conjunto imagem verdadeiro de uma família de polinômios (pontilhado no gráfico à esquerda) e casca convexa resultante da aproximação com o teorema do mapeamento para uma partição de Π	40
Figura 3.4 – Conjunto imagem verdadeiro de uma família de polinômios (pontilhado na figura à esquerda) e cascas convexas resultantes da aproximação com o teorema do mapeamento para duas partições de Π	40
Figura 3.5 – Conjunto imagem verdadeiro de uma família de polinômios (pontilhado à esquerda) e cascas convexas resultantes da aproximação com o teorema do mapeamento para quatro partições de Π	41
Figura 3.6 – Diagrama de Nyquist evidenciando as margens de ganho, de fase e de módulo.	42
Figura 4.1 – Resposta em frequência do TL081 para o máximo ganho.	46
Figura 4.2 – Circuito DRL clássico presente em Winter & Webster (1983).	48
Figura 4.3 – Comparação entre a resposta em frequência do TL081 e o circuito DRL proposto por Winter & Webster (1983).	48
Figura 4.4 – Análise pelo princípio da exclusão do zero do circuito DRL proposto por Winter & Webster (1983).	49
Figura 4.5 – Diagrama de Nyquist do sistema em malha aberta para o DRL clássico obtido através do TGK e do teorema do mapeamento.	50
Figura 4.6 – Diagrama de Bode extremal do sistema DRL clássico em malha aberta.	51

Figura 4.7 – Análise de sensibilidade extremal do sistema DRL clássico em malha fechada.	51
Figura 4.8 – Sistema DRL de alto ganho proposto por Guerrero & Spinelli (2017).	53
Figura 4.9 – Resposta em frequência do TL081 e do circuito DRL de alto ganho.	54
Figura 4.10 – Análise de do circuito DRL de alto ganho pelo princípio da exclusão do zero.	55
Figura 4.11 – DRL clássico presente em Guerrero & Spinelli (2017).	56
Figura 4.12 – Comparação entre o TL081 e o circuito DRL clássico presente em Guerrero & Spinelli (2017).	56
Figura 4.13 – Análise através do princípio de exclusão do zero para o circuito DRL clássico presente em Guerrero & Spinelli (2017).	57
Figura 4.14 – Diagrama de Nyquist do sistema em malha aberta para o circuito DRL clássico de Guerrero & Spinelli (2017) com uma divisão inadequada da hipercaixa Π .	58
Figura 4.15 – Diagrama de Nyquist do sistema em malha aberta para o circuito DRL clássico de Guerrero & Spinelli (2017) com uma divisão mais adequada da hipercaixa Π .	59
Figura 4.16 – Diagrama de Bode extremal do sistema em malha aberta para o circuito DRL clássico de Guerrero & Spinelli (2017).	60
Figura 4.17 – Curvas de sensibilidade extremas para o circuito DRL clássico de Guerrero & Spinelli (2017).	60
Figura 4.18 – Princípio da exclusão do zero para o sistema DRL PI ressonante. A região ao redor da origem foi ampliada, evidenciando a estabilidade absoluta do sistema.	63
Figura 4.19 – Diagrama de Nyquist extremal para o DRL PI ressonante.	64
Figura 4.20 – Diagrama de Bode extremal para o DRL PI ressonante.	64
Figura 4.21 – Curvas de sensibilidade e sensibilidade complementar extremas para o DRL PI ressonante.	65
Figura 5.1 – Diagrama de Nyquist extremal do sistema $G(s)$ em malha aberta.	68
Figura 5.2 – Diagrama de Bode extremal do sistema $G(s)$ em malha aberta.	68
Figura 5.3 – Circuito do controlador <i>lead-lag</i> implementado.	70
Figura 5.4 – Resposta em malha aberta considerando somente um ganho proporcional.	72
Figura 5.5 – Resposta em malha aberta considerando o ganho proporcional e a parcela de atraso de fase.	73
Figura 5.6 – Resposta em malha aberta considerando o ganho proporcional e a parcela de atraso de fase (após o ajuste do polo de atraso de fase).	74
Figura 5.7 – Resposta em malha aberta considerando o <i>lead-lag</i> ideal projetado.	75

Figura 5.8 – Resposta do controlador <i>lead-lag</i> considerando as características não ideais do AmpOp.	76
Figura 5.9 – Diagrama de Nyquist de malha aberta considerando as características não ideais do AmpOp.	77
Figura 5.10 – Diagrama de Bode de malha aberta considerando as características não ideais do AmpOp.	77
Figura 5.11 – Curvas de sensibilidade extremas para o sistema $G(s)$ em malha fechada com o <i>lead-lag</i> ideal projetado.	78
Figura 5.12 – Desvio entre a resposta projetada e a resposta com os componentes eletrônicos escolhidos.	80
Figura 5.13 – Comparação entre as respostas desejada e a implementada com os componentes escolhidos para o sistema DRL clássico.	81
Figura 5.14 – Margens de ganho e de fase para o sistema nominal com o sistema DRL clássico.	81
Figura 5.15 – Diagrama de Nyquist extremal para o sistema em estudo com o DRL clássico.	82
Figura 5.16 – Diagrama de Bode extremal para o sistema em estudo com o DRL clássico.	82
Figura 5.17 – Curvas de sensibilidade e sensibilidade complementar extremas para o sistema em estudo com o DRL clássico.	83
Figura 6.1 – Bancada de testes utilizada para a realização dos ensaios experimentais.	84
Figura 6.2 – Resposta em frequência desejada do sistema DRL robusto (em azul) e resposta experimental obtida (em laranja).	85
Figura 6.3 – Resposta em frequência desejada do sistema DRL clássico (em azul) e resposta experimental obtida (em laranja).	86
Figura 6.4 – Resposta em frequência de malha aberta para o TL081.	87
Figura 6.5 – Diagrama simplificado do modelo evidenciando as diferenças propositalmente colocadas com relação ao modelo de projeto nominal.	88
Figura 6.6 – Resposta experimental a uma perturbação do tipo degrau na planta.	89
Figura 6.7 – Resposta simulada a uma perturbação do tipo degrau na planta.	90
Figura 6.8 – Resposta simulada a uma perturbação do tipo degrau na planta (após curto circuito de C_5).	91
Figura 6.9 – Resposta em frequência simulada da planta, junto com os pontos referentes à frequência 60 Hz e seus harmônicos (medidos experimentalmente).	92

Figura 6.10 – Sinais de erro e de controle dos sistemas em malha fechada para uma perturbação senoidal de 60 <i>Hz</i>	94
Figura 6.11 – Resposta experimental à perturbação do tipo degrau dos sistemas em malha fechada com o circuito DRL robusto e DRL clássico.	95
Figura 6.12 – Resposta simulada à perturbação do tipo degrau dos sistemas em malha fechada com o circuito DRL robusto e DRL clássico.....	96
Figura 6.13 – Resposta à perturbação do tipo degrau dos sistemas em malha fechada com o circuito DRL robusto e DRL clássico (situação 1).....	100
Figura 6.14 – Resposta à perturbação do tipo degrau dos sistemas em malha fechada com o circuito DRL robusto e DRL clássico (situação 2).....	101
Figura 6.15 – Resposta à perturbação do tipo degrau dos sistemas em malha fechada com o circuito DRL robusto e DRL clássico (situação 3).....	102

LISTA DE ACRÔNIMOS

AmpOp	Amplificador Operacional
CMFB	<i>Common-Mode Feedback</i>
CMFF	<i>Common-Mode Feedforward</i>
CMRR	<i>Common-Mode Rejection Ratio</i>
DRL	<i>Driven-Right-Leg</i>
ECG	Eletrocardiograma
EEG	Eletroencefalograma
EKG	Eletrogastrograma
EMG	Eletromiograma
ENG	Eletroneurograma
ISE	Integral do quadrado do sinal de erro
ISU	Integral do Quadrado do Sinal de Controle
LGR	Lugar Geométrico das Raízes
PI	Proporcional-Integral
TGK	Teorema Generalizado de Kharitonov

RESUMO

O sistema *Driven-Right-Leg* (DRL) é amplamente utilizado para mitigar os efeitos da tensão de modo comum em amplificadores biopotenciais. Ele funciona como um controlador em malha fechada, cujo objetivo é rejeitar perturbações causadas devido ao acoplamento capacitivo do corpo humano com a rede elétrica. Neste trabalho, o sistema DRL é avaliado do ponto de vista do controle robusto paramétrico, procurando fazer uma avaliação mais completa do que a encontrada na literatura, avaliando margens de ganho, de fase e de módulo extremas. Faixas de variação paramétrica intervalar, retiradas da literatura, foram utilizadas para descrever as incertezas paramétricas que perturbam o sistema estudado. Além disso, foi projetado um controlador do tipo *Lead-Lag* com base no modelo sujeito a variações paramétricas obtido, de forma a demonstrar tanto a análise quanto a síntese de controladores DRL pode ser feita com base na teoria apresentada. Os resultados obtidos foram discutidos com base em comparação com os sistemas DRL encontrados na literatura especializada.

Palavras-Chave: Amplificadores Biopotenciais; Controle Robusto Paramétrico; Driven-Right-Leg; Tensão de Modo Comum.

ABSTRACT

The Driven-Right-Leg (DRL) system is widely applied to mitigate the effects of common mode voltage in biopotential amplifiers. It works as a closed-loop controller, whose objective is to reject disturbances caused by the capacitive coupling of the human body with the power line. In this work, the DRL system is evaluated from a robust parametric control point of view, with the intention of doing a more complete evaluation than the one found in the literature, measuring gain, phase and module extremal margins. The range of interval parametric variations, found in the literature, were used to describe the parametric uncertainties that disturb the studied system. Furthermore, a Lead-Lag controller was designed based on the model under parametric variation obtained, showing how both the analysis and synthesis of DRL controllers can be done with the presented theory. The results obtained were discussed in comparison with the DRL systems found in the specialized literature.

Keywords: Biopotential Amplifiers; Robust Parametric Control; Driven-Right-Leg; Common Mode Voltage.

SUMÁRIO

1. INTRODUÇÃO.....	16
1.1. CONSIDERAÇÕES INICIAIS	16
1.2. ESTADO DA ARTE	19
1.3. OBJETIVOS	22
1.4. ESTRUTURA DO TRABALHO	23
2. DESCRIÇÃO DO MODELO PARA PROJETO DE SISTEMAS DRL.....	25
2.1. INTERFERÊNCIAS EM SINAIS BIOPOTENCIAIS	25
2.2. MODELAGEM DO SISTEMA.....	27
2.3. SIMPLIFICAÇÕES CONSIDERANDO O MODELO PARA PROJETO DE SISTEMAS DRL	31
2.4. CONCLUSÃO.....	33
3. TEORIA DE CONTROLE ROBUSTO.....	34
3.1. SISTEMAS COM INCERTEZAS INTERVALARES.....	34
3.2. PRINCÍPIO DA EXCLUSÃO DO ZERO	34
3.3. O TEOREMA DE KHARITONOV	35
3.4. O TEOREMA GENERALIZADO DE KHARITONOV.....	36
3.5. O TEOREMA DO MAPEAMENTO	38
3.6. MARGENS DE GANHO, FASE E MÓDULO EXTREMAIS	41
3.7. CONCLUSÃO.....	43
4. ANÁLISE DE SISTEMAS DRL ATRAVÉS DE FERRAMENTAS DE CONTROLE ROBUSTO.....	44
4.1. CONSIDERAÇÕES GERAIS SOBRE SISTEMAS DRL BASEADOS EM AMPLIFICADORES OPERACIONAIS	44
4.2. ANÁLISE DO SISTEMA CLÁSSICO DE WINTER & WEBSTER (1983).....	46
4.3. ANÁLISE DO SISTEMA DRL DE ALTO GANHO PROPOSTO POR GUERRERO & SPINELLI (2017)	52
4.4. ANÁLISE DO SISTEMA PI RESSONANTE DE HABERMAN & SPINELLI (2010, 2012).....	61
4.5. CONCLUSÃO.....	65
5. SÍNTESE DE SISTEMAS DRL BASEADA EM CONTROLE ROBUSTO PARAMÉTRICO	67

5.1. DEFINIÇÃO DO PROBLEMA	67
5.2. CONTROLADORES LEAD-LAG	69
5.3. PROJETO DE UM SISTEMA DRL ROBUSTO	71
5.4. CÁLCULO DOS VALORES DOS COMPONENTES PARA TESTES EM BANCADA	78
5.5. PROJETO DO DRL CLÁSSICO	80
5.6. CONCLUSÃO.....	83
6. RESULTADOS EXPERIMENTAIS E EM AMBIENTE DE SIMULAÇÃO COMPUTACIONAL	84
6.1. LEVANTAMENTO DA RESPOSTA EM FREQUÊNCIA DOS CONTROLADORES .	84
6.2. PLANTA PARA TESTES DO SISTEMA EM MALHA FECHADA	87
6.3. COMPARAÇÃO ENTRE OS SISTEMAS NO DOMÍNIO DA FREQUÊNCIA	92
6.4. COMPARAÇÃO ENTRE OS SISTEMAS NO DOMÍNIO DO TEMPO	95
6.5. SIMULAÇÃO EM DIFERENTES PONTOS DE OPERAÇÃO PARA AVALIAÇÃO DE ROBUSTEZ	97
6.6. CONCLUSÃO.....	102
7. CONSIDERAÇÕES FINAIS.....	104
7.1. PROJETOS FUTUROS.....	106
REFERÊNCIAS	107
APÊNDICE A – DIAGRAMA DE SIMULAÇÃO NO PROTEUS PARA O SISTEMA DRL CLÁSSICO	113
APÊNDICE B – DIAGRAMA DE SIMULAÇÃO NO PROTEUS PARA O SISTEMA DRL ROBUSTO	115
ANEXO A – FOLHA DE DADOS DO TL081 UTILIZADO.....	117

1. INTRODUÇÃO

1.1. CONSIDERAÇÕES INICIAIS

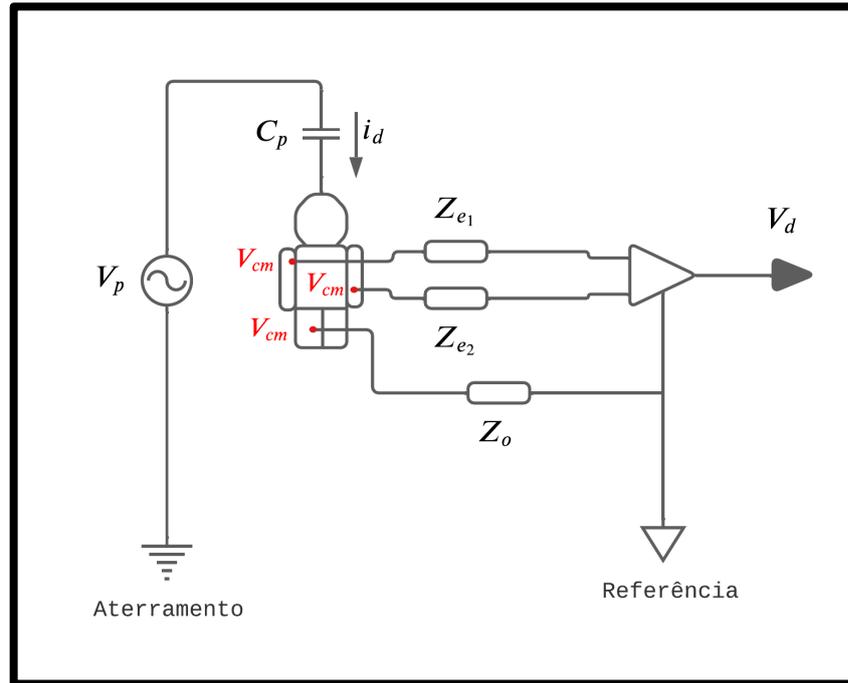
O amplificador biopotencial é um dos sistemas mais básicos e importantes dentro da Instrumentação Biomédica. Eles são desenvolvidos para realizar a aquisição de sinais biopotenciais, os quais são formados a partir da atividade elétrica associada aos mais diversos sistemas fisiológicos (WEBSTER, 2010). Tais instrumentos são compostos por diversos subsistemas, como amplificadores de instrumentação, filtros passa-faixa, circuitos de proteção, entre outros, com a estrutura do equipamento variando de acordo com as especificações de desempenho e segurança desejadas (WEBSTER, 2010).

Vários são os sinais biopotenciais existentes. Pode-se citar, por exemplo, os sinais de eletrocardiografia (ECG), o qual está relacionado à atividade elétrica do coração; os de eletromiografia (EMG) relacionados à atividade muscular; os de eletroencefalografia (EEG), relacionados à atividade encefálica; os de eletroneurografia (ENG), relacionados à atividade elétrica dos nervos; os de eletrogastrografia (EGG), relacionados à atividade do estômago; entre outros (RANGAYYAN, 2015).

Dentre as várias preocupações em projetos de amplificadores biopotenciais, podem-se destacar as interferências devido à diferença de tensão entre a referência do sistema de medição e a tensão presente no corpo humano que é gerada, principalmente, pelo acoplamento capacitivo entre o corpo e a rede elétrica. Essa diferença de tensão é denominada, pela literatura especializada, de tensão de modo comum (WINTER & WEBSTER, 1983). Ela não faz parte do sinal biopotencial (captado de forma diferencial), sendo uma interferência no sistema que afeta igualmente (ou comumente) todas as entradas do amplificador biopotencial.

A Figura 1.1 ilustra um modelo simplificado dos principais elementos considerados ao se estudar a tensão de modo comum (V_{cm}) na aplicação em discussão, onde: V_p é a tensão da rede elétrica (com uma frequência de 50 Hz ou 60 Hz, dependendo do país); C_p é a capacitância que representa o acoplamento capacitivo entre o corpo humano e a rede elétrica; as variáveis Z_{e1} e Z_{e2} por sua vez, representam as impedâncias das interfaces entre cada eletrodo, o gel condutor e a pele, para a captação do sinal diferencial; a variável Z_o representa a impedância de um terceiro eletrodo, com a finalidade de tornar a referência do sistema e a tensão em modo comum iguais; a variável i_d representa a corrente de deslocamento que atravessa o capacitor C_p , gerando a tensão de modo comum; e, por fim, a variável V_d é a tensão diferencial medida por um amplificador diferencial.

Figura 1.1 – Modelo simplificado para interferência por tensões em modo comum.



Fonte: Autor (2022).

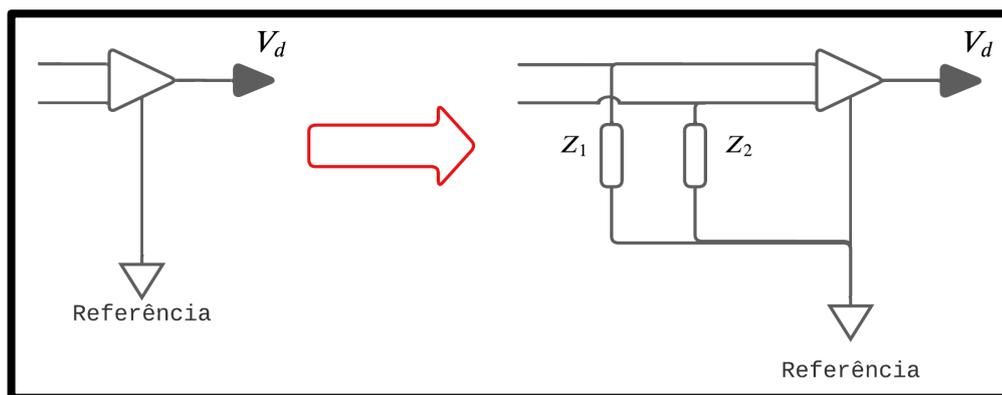
A partir do modelo simplificado apresentado, tem-se que a tensão V_{cm} será dada por (WEBSTER, 2010):

$$V_{cm} = i_d \cdot Z_o \quad (1.1)$$

A impedância Z_G , a princípio, é uma grandeza sobre a qual não se tem muito controle. Isso quer dizer que, caso o eletrodo que conecta o paciente à referência seja mal colocado, a tensão em modo comum vista pelo circuito tende a aumentar. Mesmo que tal tensão não seja completamente eliminada há, ainda, a propriedade de rejeição ao modo comum dos amplificadores diferenciais, denominada razão de rejeição ao modo comum (ou, para a sigla em inglês, CMRR) (MALVINO & BATES, 2016). Considerando as impedâncias de entrada do amplificador diferencial como Z_1 e Z_2 (conforme a Figura 1.2), então o valor de V_d , considerando somente a tensão em modo comum, será dado por (METTING VAN RIJN, PEPER & GRIMBERGEN, 1990):

$$V_d = V_{cm} \cdot \left(\frac{Z_1}{Z_1 + Z_{e1}} - \frac{Z_2}{Z_2 + Z_{e2}} \right) \quad (1.2)$$

Figura 1.2 – Amplificador diferencial com suas impedâncias de entrada representadas.



Fonte: Autor (2022).

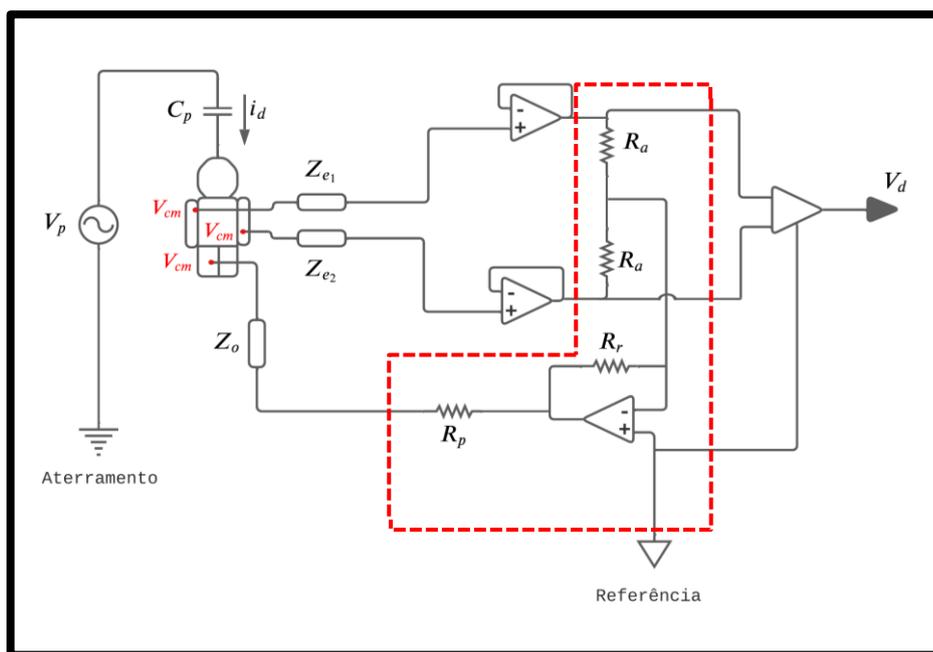
A Eq. (1.2) evidencia que, mesmo que o amplificador diferencial possua as impedâncias Z_1 e Z_2 muito próximas, a diferença entre as impedâncias dos eletrodos de medição acaba sendo um fator limitante para a redução da tensão em modo comum. Embora existam técnicas que reduzam a interferência causada por V_{cm} através do balanceamento entre as impedâncias Z_1, Z_2, Z_{e1} e Z_{e2} (NEGRÃO *et al.*, 2013), a abordagem mais usual é a de reduzir o próprio valor de V_{cm} através de alguma técnica de compensação ativa, como através do sistema *Driven-Right-leg* (DRL), cujas bases para projeto são bem estabelecidas há muitas décadas (WINTER & WEBSTER, 1983).

O sistema DRL funciona como um sistema de controle em malha fechada, o qual busca regular a tensão V_{cm} , fazendo com que a mesma se iguale à referência do circuito onde está inserido. O princípio básico para a criação do sistema foi medir a tensão V_{cm} , invertê-la, amplificá-la e injetá-la novamente ao corpo, de forma a tentar anulá-la (WEBSTER, 2010). Historicamente, esse circuito foi primeiramente utilizado em amplificadores biopotenciais de sinais de ECG (eletrocardiógrafos), com o eletrodo de retorno sendo disposto na perna direita (local mais distante do ápice do coração), o que justifica o seu nome (MERLETTI & CERONE, 2020).

Na Figura 1.3, é possível ver um sistema DRL simples, o qual possui dois resistores R_a , com um saindo de cada entrada do amplificador biopotencial, com o intuito de tirar uma média das tensões de entrada (o que resulta na tensão de modo comum) (MALOBERTI, 2015); um amplificador operacional (AmpOp), para implementação de um amplificador inversor, com o intuito de inverter o sinal e devolvê-lo; um resistor R_r de realimentação, responsável por ajustar o ganho do amplificador inversor, junto com R_a ; e um resistor R_p para limitação da corrente máxima fornecida pelo AmpOp e proteção do paciente (SPINELLI,

MARTÍNEZ & MAYOSKY, 1999; WEBSTER, 2010). Dependendo da literatura, o resistor R_p pode ser considerado um elemento do sistema DRL (pois existe para fornecer uma proteção extra ao paciente no caso de um mau funcionamento do circuito) ou da planta (pois não aparece na função de transferência desejada do controlador). Ao longo dessa dissertação, o elemento R_p é considerado como parte da planta de estudo.

Figura 1.3 – Modelo simplificado com o sistema DRL básico (destacado pelo traçado em vermelho, junto com o resistor R_p).



Fonte: Autor (2022).

Apesar do sistema DRL apresentado ser razoavelmente simples, por se tratar de uma malha de controle, é necessário fazer avaliações no que tange a estabilidade do circuito. Isso motivou a criação de diversas topologias para o circuito DRL, com base em um modelo detalhado o suficiente para o estudo da estabilidade em malha fechada, mas com uma complexidade que ainda permita o projeto de tais sistemas (WINTER & WEBSTER, 1983; SPINELLI, MARTÍNEZ & MAYOSKY, 1999; HABERMAN & SPINELLI, 2010, 2012; GUERRERO & SPINELLI, 2017).

1.2. ESTADO DA ARTE

O principal trabalho na literatura sobre sistemas DRL é, com certeza, o de Winter & Webster (1983), os quais apresentaram a primeira abordagem pensando em questões de

estabilidade e otimização de projeto. No trabalho em questão, são apresentadas as bases do modelo dinâmico utilizado até hoje para o estudo desse tipo de sistema.

Apesar dos sistemas DRL se basearem, predominantemente, em fechar a malha de controle através da realimentação de um sinal de tensão, há na literatura a proposta de utilização de um amplificador de transcondutância para o circuito DRL, fechando a malha de controle através de um sinal de corrente (SPINELLI, MARTÍNEZ & MAYOSKY, 1999). A utilização de tal componente resulta em simplificações na modelagem do problema, tendo implicações positivas relacionadas à estabilidade. Há, ainda, propostas de melhoria do circuito DRL de transcondutância que podem ser encontradas (ALNASSER, 2012).

Outra proposta diferenciada encontrada na literatura é a da síntese de um sistema DRL digital baseado em controle ressonante (HABERMAN & SPINELLI, 2010, 2012). O sistema se baseia no projeto clássico de Winter & Webster (1983), mas com uma parcela ressonante acoplada em paralelo para gerar um altíssimo ganho em uma frequência desejada, a qual é, no caso, a frequência da rede elétrica. De forma a obter um projeto mais confiável, preciso e que não degrade muito com o envelhecimento de componentes eletrônicos, os autores decidiram implementar o sistema em um microcontrolador, utilizando uma abordagem baseada em espaço de estados para melhor aproveitar as características do sistema digital.

Mesmo diante de métodos inovadores, ainda há espaço para a síntese de sistemas DRL baseados em AmpOps. No artigo de Guerrero & Spinelli (2017), há a proposta de um circuito DRL de alto ganho, com uma rede passiva que aumenta a ordem do sistema de controle. No trabalho, a ideia é basicamente aumentar o ganho em baixas frequências até determinada frequência, e depois fazer a resposta em frequência do sistema decair para ficar a igual à de um circuito DRL clássico até a frequência de cruzamento de ganho, mantendo características de estabilidade absoluta e relativa. Há, ainda, o trabalho de Haberman *et al.* (2015), o qual propõe um sistema DRL capacitivo, sendo direcionado para um sistema de aquisição que utiliza eletrodos capacitivos.

Na literatura, também são encontradas abordagens alternativas para lidar com a tensão em modo comum. Uma delas é, ao invés de escolher uma topologia diferente para o sistema DRL, melhorar o projeto do AmpOp que será utilizado em tal circuito (YANG, 2021). Em Guermandi, Scarselli & Guerrieri (2015), é apresentado um sistema chamado *Driving Right Leg* (DgRL), o qual, ao invés de atuar minimizando a tensão em modo comum no paciente, atua na referência do sistema de medição. Outras propostas apresentadas na literatura, como a *Common-Mode Feedback* (CMFB) e a *Common-Mode FeedForward* (CMFF), buscam

também atuar, de alguma forma, em tensão internas do sistema de medição com base na tensão de modo comum (XU *et al.*, 2011, 2014, 2015). Tem-se, ainda, como já citado, o trabalho de Negrão *et al.* (2013), o qual busca resolver o problema da tensão em modo comum através de um balanceamento das impedâncias na entrada do amplificador, sendo uma abordagem não necessariamente alternativa, mas complementar ao circuito DRL.

As propostas alternativas ao sistema DRL costumam, com frequência, apontar que um dos maiores desafios para a utilização do sistema é a estabilidade do circuito, sendo um fator limitante de projeto. Outro fator limitante é o consumo de energia do circuito, o qual deve injetar uma corrente através da alta impedância do eletrodo junto ao resistor de proteção (GUERMANDI, SCARSELLI & GUERRIERI, 2015; XU *et al.*, 2011, 2014, 2015). Há projetos que propõem a melhoria de outros componentes do sistema, de forma a inclusive eliminar a utilização do circuito DRL (MAHAJAN & MORSHED, 2016).

É inegável, entretanto, a utilização do sistema DRL até os dias atuais. Seja no projeto de instrumentos para aquisição de sinais de ECG mais sofisticados (CHEN *et al.*, 2019); em amplificadores biopotenciais embutidos, junto com o circuito DRL, em um único circuito integrado (TANG *et al.*, 2019); no projeto de sistemas de coleta de sinais EMG (JAMAL, LEE & HYUN, 2019); no projeto de sistemas de aquisição de sinais EEG para equipamentos vestíveis (TOHIDI, MADSEN & MORADI, 2019) ou em projetos direcionados para aplicações em interface cérebro-máquina (ANGRISANI *et al.*, 2018). Além disso, artigos que citam boas práticas de projeto para amplificadores biopotenciais costumam, com frequência, apontar o sistema DRL como uma técnica bem estabelecida e eficaz (MERLETTI & CERONE, 2020).

Devido ao fato do sistema DRL ser bem conhecido e com bases matemáticas estabelecidas, muitos fabricantes de componentes eletrônicos fornecem alternativas para o projeto de amplificadores biopotenciais com o sistema DRL já disponível para configuração e uso. Têm-se, como exemplo, os circuitos integrados ADS1298 e o ADS1299, direcionados em especial para aplicações envolvendo sinais de ECG e de EEG, respectivamente (TEXAS INSTRUMENTS, 2015, 2017). Amplificadores de instrumentação como o AD620, que são utilizados em aplicações na Instrumentação Biomédica, também possuem considerações sobre o sistema DRL em sua folha de dados (ANALOG DEVICES, 2011). Tais empresas possuem, inclusive, relatórios técnicos que explicam e orientam sobre o funcionamento de tais sistemas para fins de projeto (ACHARYA, 2011).

Mesmo sendo um circuito amplamente utilizado, o estudo do sistema DRL é, em geral, pouco aprofundado no que tange a teoria de controle. As ferramentas utilizadas no desenvolvimento do sistema procuram avaliar, via de regra, a margem de fase do sistema e o ganho em malha aberta para um modelo baseado em um “pior caso”, com parâmetros fixos. Entretanto, há uma incerteza paramétrica nos parâmetros do modelo de projeto, o que também é visto como um fator limitante pra a síntese do circuito DRL enquanto sistema de controle (WINTER & WEBSTER, 1983; GUERRERO & SPINELLI, 2017).

Diante do exposto, esta dissertação propõe o uso de ferramentas de controle robusto paramétrico para a análise e síntese de sistemas DRL, utilizando, para este fim, um modelo baseado em incertezas paramétricas, com a incerteza dos parâmetros sendo retirada a literatura. Busca-se, dessa forma, obter um projeto ainda mais robusto, com mais garantias de estabilidade, mas sem perder desempenho ou aumentar drasticamente a complexidade do sistema. O intuito é, portanto, propor uma nova metodologia de projeto que não dependa necessariamente de componentes ativos mais sofisticados, em maior número ou microprocessados. Logo, tal metodologia traria o benefício de proporcionar uma estabilidade robusta, mas sem aumentar (ao menos, drasticamente) o consumo energético e a complexidade do equipamento de aquisição de sinais biopotenciais.

1.3. OBJETIVOS

O objetivo geral da dissertação é, com base no que já foi exposto, utilizar as ferramentas de controle robusto paramétrico para analisar e projetar sistemas DRL, verificando a estabilidade robusta da malha de controle modelada. De forma a melhor especificar as etapas do trabalho, pode-se elencar, como objetivos específicos, os listados a seguir:

- Analisar o modelo de projeto para o sistema DRL e as principais incertezas paramétricas que perturbam o modelo;
 - Utilizar ferramentas da teoria de controle robusto para analisar alguns dos principais sistemas DRL encontrados na literatura, avaliando a estabilidade absoluta e margens de estabilidade relativas do ponto de vista da teoria estudada;
 - Projetar um sistema DRL com base no modelo contendo incertezas paramétricas, de forma a aumentar a robustez do sistema, mas sem a perda de desempenho ou aumento do número de componentes ativos;
-

-
- Comparar o sistema projetado com o sistema clássico de Winter & Webster (1983) em condições não ideais, com desvios do modelo de projeto adotado, de forma a verificar como ambos os sistemas se comportam diante dessas imperfeições;
 - Analisar, de forma comparativa, o desempenho dos sistemas no domínio da frequência (através da rejeição de perturbações senoidais) e no domínio do tempo (através da rejeição de perturbações do tipo degrau).

1.4. ESTRUTURA DO TRABALHO

A presente dissertação encontra-se dividida em sete capítulos, com este tendo a finalidade de introduzir o tema, discutir alguns dos principais trabalhos encontrados na literatura durante a pesquisa e, por fim, definir os objetivos do trabalho.

O capítulo 2 apresenta a modelagem do sistema base para projeto de um circuito DRL. O modelo obtido tem como base alguns parâmetros do instrumento (dos quais se tem conhecimento do valor nominal com altíssima precisão) e parâmetros envolvendo a interação do instrumento e do paciente com o meio ambiente (os quais possuem uma alta incerteza associada).

No capítulo 3, por sua vez, as ferramentas de controle robusto paramétrico que foram utilizadas são apresentadas, expondo os principais teoremas que nortearam as análises e o projeto desenvolvidos.

O estudo de topologias de sistemas DRL encontrado na literatura, através da teoria de controle robusto paramétrico, é apresentado no capítulo 4. As estruturas abordadas são todas do tipo fonte de tensão controlada, ou seja, o controlador gera uma tensão com base no valor de outra tensão do sistema.

O capítulo 5 discorre sobre o procedimento de projeto realizado, baseado em um único AmpOp funcionando como um controlador *lead-lag*, com o intuito de aumentar a robustez do sistema. É apresentado, também, o projeto do sistema DRL clássico feito de forma convencional, com o intuito de ser posteriormente utilizado para fins de comparação.

Os resultados de simulações e ensaios experimentais feito no sistema em malha fechada, tanto com o DRL clássico quanto com o DRL robusto, são apresentados no capítulo 6. Os testes foram baseados em uma planta com parâmetros que desviam do modelo de projeto, de forma a avaliar o comportamento dos sistemas sob condições mais desafiadoras.

Por fim, no capítulo 7, são apresentadas as considerações finais sobre o estudo realizado, além do foco em sugestões para trabalhos futuros com base nos resultados e em outros questionamentos levantados ao longo da leitura de diversos trabalhos.

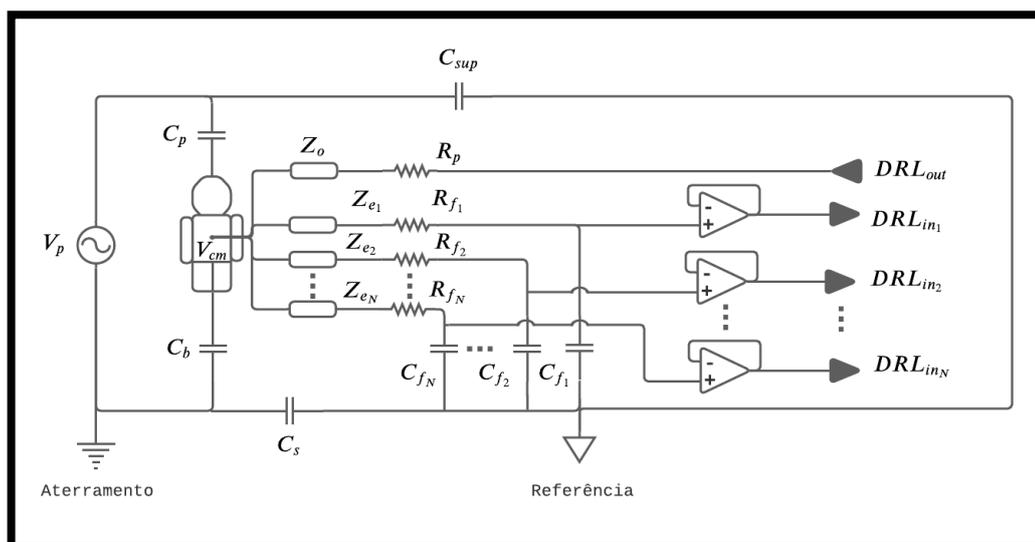
2. DESCRIÇÃO DO MODELO PARA PROJETO DE SISTEMAS DRL

Neste capítulo, é feita a modelagem da planta sobre a qual o sistema DRL deve atuar. A modelagem é feita de forma fenomenológica, considerando as capacitâncias parasitas que aparecem durante a aquisição de sinais biopotenciais, bem como outras dinâmicas de interesse (como o modelo de impedância da interface eletrodo-pele). Por fim, um modelo geral de projeto pode ser obtido, de forma que o DRL possa ser projetado independente do número de eletrodos utilizados para a captação de sinais no sistema de aquisição.

2.1. INTERFERÊNCIAS EM SINAIS BIOPOTENCIAIS

Independentes da complexidade do instrumento e dos sinais a serem medidos em um sistema de aquisição de sinais biopotenciais, os projetos de sistemas DRL encontrados na literatura consideram, em geral, o mesmo modelo, o qual é ilustrado na Figura 2.1. O diagrama em questão foi baseado no trabalho clássico de Winter & Webster (1983), estando também em acordo com o trabalho de Guerrero & Spinelli (2017). Vale ressaltar que, de forma a deixar o desenho genérico, os eletrodos estão todos representados no mesmo ponto, mas, na prática, eles serão alocados em posições distintas, de acordo com o sinal que se deseja captar.

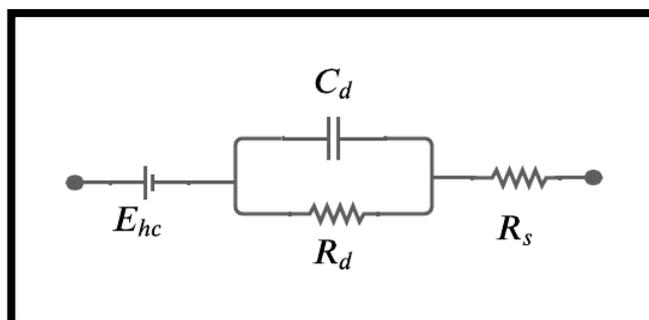
Figura 2.1 – Modelo com os parâmetros que influenciam no projeto do sistema DRL.



Fonte: Autor (2022).

Na Figura 2.1, V_p , como já citado, é a tensão da rede elétrica, principal fator responsável pela tensão de modo comum, gerando uma interferência indesejada majoritariamente de 60 Hz. Os elementos C_p , C_b , C_s e C_{sup} são as capacitâncias que representam os acoplamentos capacitivos, respectivamente, entre: o paciente e a rede elétrica; o paciente e o aterramento; o aterramento e a referência do circuito; e entre a rede elétrica e a referência do circuito. Os termos Z_o e Z_{e_i} (com $i = 1, 2, \dots, N$), por sua vez, representam as impedâncias das interfaces entre cada eletrodo, o gel condutor e a pele. Essas interfaces são descritas na literatura como um circuito RC paralelo, em série com uma fonte de tensão contínua e uma resistência (WEBSTER, 2010). A Figura 2.2 ilustra essa interface, onde: E_{hc} é o potencial de meia célula (o qual surge devido à reação química entre o eletrodo e o gel condutor); R_s é a resistência do gel condutor; C_d é a capacitância associada à interface descrita; e R_d é uma resistência de fuga associada à mesma interface (ALONSO *et al.*, 2020). A tensão E_{hc} acaba sendo um ruído na entrada do sistema de aquisição, o qual é atenuado usualmente pela parcela passa-altas de um filtro passa-faixas (WEBSTER, 2010).

Figura 2.2 – Interface eletrodo-pele.



Fonte: Autor (2022).

Ainda na Figura 2.1, têm-se os componentes R_{f_i} e C_{f_i} , os quais representam filtros de radiofrequência colocados após cada eletrodo de medição. Vale ressaltar, entretanto, que mesmo que tais filtros não sejam inseridos, haverá um filtro RC natural em cada eletrodo, o qual ocorrerá devido aos efeitos combinados da impedância da interface eletrodo-pele e outras capacitâncias parasitas (como entre os cabos, geralmente blindados, e a referência do circuito, por exemplo) (WEBSTER, 1983; HABERMAN & SPINELLI, 2010).

Fica evidente que os acoplamentos capacitivos descritos fazem com que a tensão da rede elétrica (V_p) interaja com o paciente, gerando uma tensão em modo comum (V_{cm}) indesejada. Além disso, as impedâncias presentes em cada entrada de um amplificador biopotencial (devido ao comportamento dos eletrodos e os filtros RC) geram dinâmicas que devem ser analisadas no modelo de projeto do sistema DRL, como será visto a seguir.

2.2. MODELAGEM DO SISTEMA

Para obter um modelo que seja representativo para fins de projeto de um sistema de controle, é necessário fazer algumas simplificações no esquema ilustrado pela Figura 2.1. Considerando que a impedância de todos os eletrodos de medição têm o mesmo valor, isto é:

$$Z_{e_i} = Z_e \quad (2.1)$$

E considerando que o mesmo acontece para os componentes dos filtros de cada eletrodo de medição:

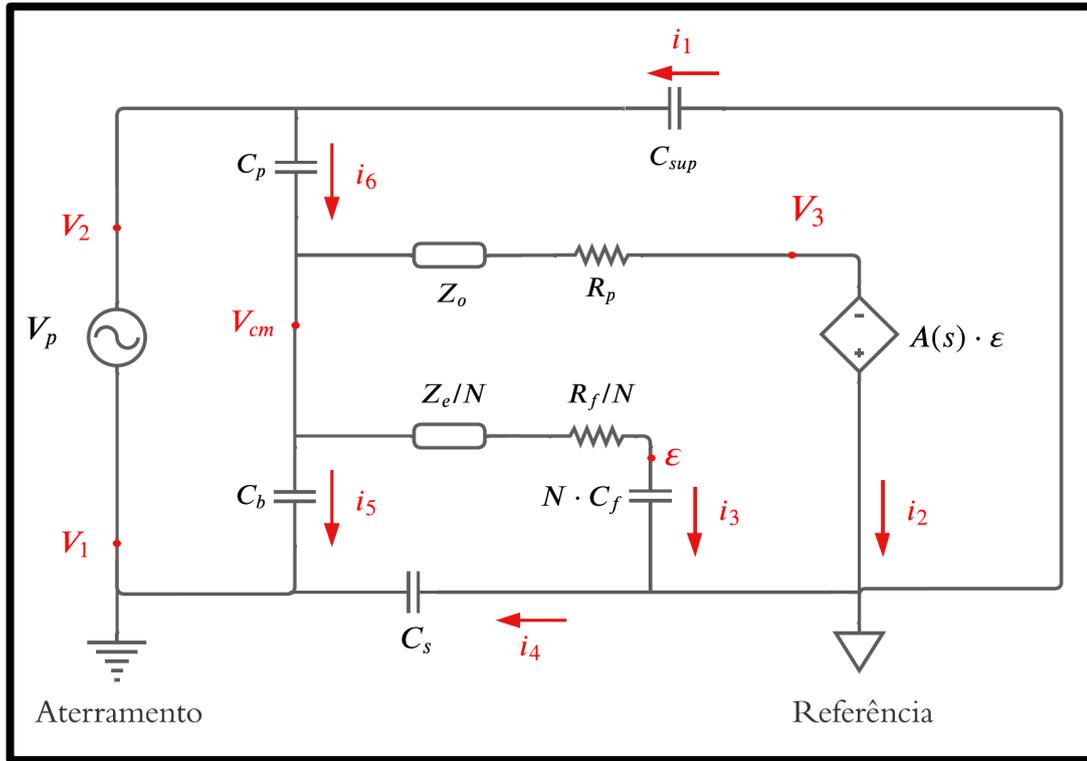
$$R_{f_i} = R_f \quad (2.2)$$

$$C_{f_i} = C_f \quad (2.3)$$

Então todas as entradas do sistema DRL (DRL_{in_i}) serão iguais. Considerando que o sistema a ser implementado será uma fonte de tensão controlada por tensão, o sistema pode ser modelado de acordo com o ilustrado na Figura 2.3, a qual foi baseada no trabalho clássico de Spinelli, Martínez & Mayosky (1999). Nela, o termo $A(s)$ representa a função de transferência da fonte controlada (ou seja, do sistema DRL).

O objetivo é encontrar uma representação matemática do modelo que descreva como o V_{cm} se comporta em relação à V_p , ou seja, como a rede elétrica atua sobre a tensão em modo comum do ponto de vista matemático. Da Figura 2.3, é possível deduzir as seguintes relações entre as correntes:

Figura 2.3 – Circuito simplificado do modelo para análise.



Fonte: Autor (2022).

$$i_3 + i_2 = i_1 + i_4 \quad (2.4)$$

$$i_6 = i_5 + i_4 + i_1 \quad (2.5)$$

Com cada corrente sendo descrita, no domínio de Laplace, pelas Eqs. (2.6) à (2.11) (onde a variável de Laplace foi suprimida no argumento das transformadas para facilitar a notação):

$$I_1 = -V_2 \cdot C_{sup} \cdot s \quad (2.6)$$

$$I_2 = \frac{V_{cm} - V_3}{Z_o + R_p} \quad (2.7)$$

$$I_3 = \frac{V_{cm} \cdot N \cdot C_f \cdot s}{[(Z_e + R_f) \cdot C_f] \cdot s + 1} \quad (2.8)$$

$$I_4 = -V_1 \cdot C_s \cdot s \quad (2.9)$$

$$I_5 = (V_{cm} - V_1) \cdot C_b \cdot s \quad (2.10)$$

$$I_6 = (V_2 - V_{cm}) \cdot C_p \cdot s \quad (2.11)$$

Além disso, ainda analisando a Figura 2.4, a tensão V_p pode ser escrita como:

$$V_p = V_2 - V_1 \quad (2.12)$$

A partir das equações anteriores, é possível construir a função de transferência da tensão V_p para a tensão V_{cm} . Para isso, devem-se substituir as Eqs. (2.6), (2.7), (2.8) e (2.9) em (2.4), encontrando a seguinte expressão para a tensão V_2 :

$$V_2 = \frac{-V_1 \cdot (C_b + C_s) + V_{cm} \cdot (C_p + C_b)}{(C_{sup} + C_p)} \quad (2.13)$$

Utilizando a Eq. (2.12) em (2.13), a expressão pode ser reescrita como:

$$V_2 = \frac{-(V_2 - V_p) \cdot (C_b + C_s) + V_{cm} \cdot (C_p + C_b)}{(C_{sup} + C_p)} \quad (2.14)$$

Resultando na seguinte expressão final para V_2 :

$$V_2 = \frac{V_p \cdot (C_b + C_s) + V_{cm} \cdot (C_p + C_b)}{(C_s + C_b + C_{sup} + C_p)} \quad (2.15)$$

Utilizando, agora, as Eqs. (2.6), (2.9), (2.10) e (2.11) em (2.5), e desenvolvendo o resultado de forma a isolar a tensão V_1 , tem-se:

$$V_1 = \frac{1}{C_s \cdot s} \cdot \left[\frac{-V_{cm} \cdot N \cdot C_f \cdot s}{(Z_e + R_f) \cdot C_f \cdot s + 1} + \frac{V_3 - V_{cm}}{R_p + Z_o} - V_2 \cdot C_{sup} \cdot s \right] \quad (2.16)$$

Utilizando a Eq. (2.12) em (2.16), obtém-se:

$$V_1 = \frac{1}{C_s \cdot s} \cdot \left[\frac{-V_{cm} \cdot N \cdot C_f \cdot s}{(Z_e + R_f) \cdot C_f \cdot s + 1} + \frac{V_3 - V_{cm}}{R_p + Z_o} - (V_p + V_1) \cdot C_{sup} \cdot s \right] \quad (2.17)$$

$$V_1 = \frac{1}{(C_s + C_{sup}) \cdot s} \cdot \left[\frac{-V_{cm} \cdot N \cdot C_f \cdot s}{(Z_e + R_f) \cdot C_f \cdot s + 1} + \frac{V_3 - V_{cm}}{R_p + Z_o} - V_p \cdot C_{sup} \cdot s \right] \quad (2.18)$$

Para eliminar a tensão V_3 da Eq. (2.18) – de forma a ter as tensões V_1 e V_2 escritas somente em termos de V_{cm} – é preciso encontrar uma expressão para a tensão ε da Figura 2.2, visto que:

$$V_3 = -A(s) \cdot \varepsilon \quad (2.19)$$

Analisando ε , é possível perceber que ela pode ser escrita facilmente em termos da tensão V_{cm} , já que a configuração das impedâncias Z_e/N , R_f/N e $N \cdot C_f$ remete a estrutura de um filtro RC de primeira ordem:

$$\varepsilon = \frac{V_{cm}}{(Z_e + R_f) \cdot C_f \cdot s + 1} \quad (2.20)$$

Logo, V_3 é dado por:

$$V_3 = A(s) \cdot \frac{V_{cm}}{(Z_e + R_f) \cdot C_f \cdot s + 1} \quad (2.21)$$

Pode-se, então, reescrever a Eq. (2.18) da seguinte forma:

$$V_1 = \frac{1}{(C_s + C_{sup}) \cdot s} \left\{ -\frac{V_{cm} \cdot N \cdot C_f \cdot s}{(Z_e + R_f) \cdot C_f \cdot s + 1} + \frac{1}{(R_p + Z_o)} \cdot \left[\frac{A(s) \cdot V_{cm}}{(Z_e + R_f) \cdot C_f \cdot s + 1} - V_{cm} \right] - V_p \cdot C_{sup} \cdot s \right\} \quad (2.23)$$

Ao subtrair a Eq. (2.23) da Eq. (2.15), obtém-se a tensão da rede elétrica, conforme ilustrado pela Figura 2.3 e Eq. (2.12). Logo, a equação resultante dessa subtração será função apenas de V_p , V_{cm} , os componentes passivos do modelo e $A(s)$, o que possibilita a dedução da seguinte função de transferência:

$$\frac{V_{cm}(s)}{V_p(s)} = (Z_o + R_p) \cdot K_c \cdot s \cdot \frac{(\tau_0 s + 1)}{\tau_1 \tau_0 \cdot s^2 + (\tau_2 + \tau_1 + \tau_0) \cdot s + 1 + A(s)} \quad (2.24)$$

Onde as constantes na equação anterior são definidas como:

$$\tau_0 = (Z_e + R_f) \cdot C_f \quad (2.25)$$

$$\tau_1 = (Z_o + R_p) \cdot \frac{(C_p + C_b) \cdot (C_{sup} + C_s)}{C_s + C_b + C_s + C_{sup}} = (Z_o + R_p) \cdot C_{eq} \quad (2.26)$$

$$\tau_2 = (Z_o + R_p) \cdot N \cdot C_f \quad (2.27)$$

$$K_c = \frac{C_p C_s - C_{sup} C_b}{C_s + C_b + C_s + C_{sup}} \quad (2.28)$$

A Eq. (2.24) representa, portanto, como a tensão em modo comum é gerada pela rede elétrica. Fazendo uma análise da expressão, é possível perceber que, quanto maior for o valor de $A(s)$ para uma determinada frequência, menor será o valor da função de transferência nessa frequência. Logo, o DRL funciona como um sistema de controle que procura rejeitar perturbações na saída e, para isso, é desejável que ele tenha um alto ganho nas frequências de interesse.

2.3. SIMPLIFICAÇÕES CONSIDERANDO O MODELO PARA PROJETO DE SISTEMAS DRL

Algumas simplificações são comumente realizadas no modelo descrito pela Eq. (2.24). De forma a obter uma função de transferência que possa ser utilizada para fins de projeto de sistemas de controle, é considerado que as impedâncias Z_e e Z_o são puramente resistivas, ou seja, a capacitância presente na Figura 2.2 é desprezada. De acordo com Levkov (1988), isso faz com que o projeto do DRL seja mais conservador, com ele não atingindo o seu desempenho ótimo. Entretanto, essa é uma simplificação razoável, visto que o sistema resultante dessa simplificação é de segunda ordem, gerando um modelo analítico relativamente simples para projeto. Nas próximas equações deste capítulo, todas as

impedâncias referentes aos eletrodos (Z_o e Z_e) são consideradas puramente resistivas (R_o e R_e).

A Eq. (2.24), do ponto de vista de sistemas de controle, representa a função de sensibilidade (relação entre o ruído na saída do sistema e a saída) multiplicada pelo modelo que representa como a rede elétrica é vista na saída do sistema em malha fechada. De forma a deixar isso mais evidente, o modelo obtido pode ser reescrito de forma a destacar as funções de transferência de malha aberta, $L(s)$, e o modelo de entrada do ruído no sistema, $R(s)$:

$$\frac{V_{cm}(s)}{V_p(s)} = \frac{(R_o + R_p) \cdot K_c \cdot s \cdot (\tau_0 s + 1)}{\tau_1 \tau_0 \cdot s^2 + (\tau_2 + \tau_1 + \tau_0) \cdot s + 1} \cdot \frac{1}{1 + \frac{A(s)}{\tau_1 \tau_0 \cdot s^2 + (\tau_2 + \tau_1 + \tau_0) \cdot s + 1}} \quad (2.29)$$

$$\frac{V_{cm}(s)}{V_p(s)} = R(s) \cdot \frac{1}{1 + L(s)} \quad (2.30)$$

$$R(s) = \frac{(R_o + R_p) \cdot K_c \cdot s \cdot (\tau_0 s + 1)}{\tau_1 \tau_0 \cdot s^2 + (\tau_2 + \tau_1 + \tau_0) \cdot s + 1} \quad (2.31)$$

$$L(s) = A(s) \cdot G(s) = \frac{A(s)}{\tau_1 \tau_0 \cdot s^2 + (\tau_2 + \tau_1 + \tau_0) \cdot s + 1} \quad (2.32)$$

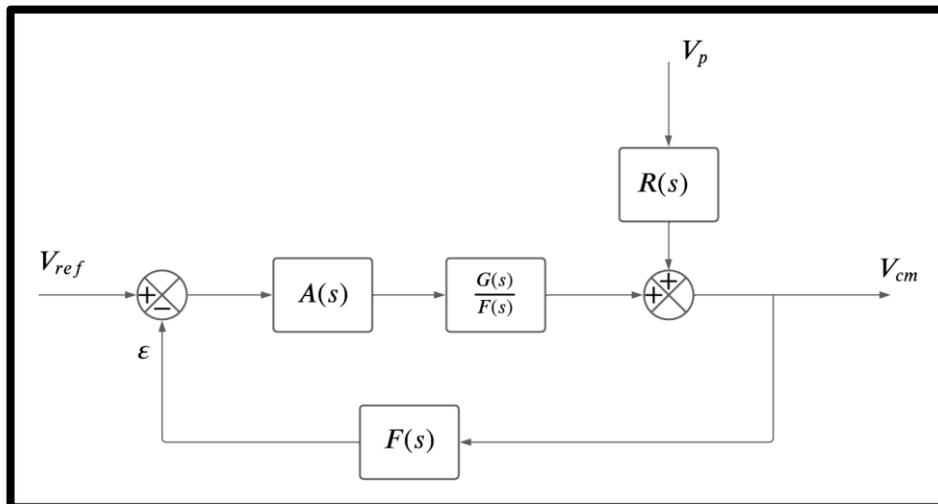
$$G(s) = \frac{1}{\tau_1 \tau_0 \cdot s^2 + (\tau_2 + \tau_1 + \tau_0) \cdot s + 1} \quad (2.33)$$

Analisando as equações descritas, é possível montar um diagrama de blocos do sistema de controle em malha fechada, representado pela Figura 2.4. O elemento $F(s)$ presente na figura representa um “elemento sensor”, capaz de medir a tensão em modo comum e utilizá-la na realimentação. $F(s)$ já está embutido na função de transferência $G(s)$, a qual, na prática, descreve o comportamento conjunto, em malha aberta, do que seria comumente enxergado como o processo a ser controlado e o sensor em termos de sistemas de controle. Para deixar esse fato em evidência, a Figura 2.4 mostra o bloco referente ao que seria esse “processo” do sistema em termos de $G(s)$ e $F(s)$.

Da modelagem, tem-se que o elemento sensor é descrito pela Eq. (2.20) anteriormente apresentada, ou seja:

$$F(s) = \frac{\varepsilon(s)}{V_{cm}(s)} = \frac{1}{(Z_e + R_f) \cdot C_f \cdot s + 1} = \frac{1}{(R_e + R_f) \cdot C_f \cdot s + 1} \quad (2.34)$$

Figura 2.4 – Diagrama de blocos do sistema.



Fonte: Autor (2022).

Logo, têm-se todos os elementos que participam do sistema de controle definidos, faltando somente projetar o controlador DRL. Tais projetos são abordados com mais detalhes e profundidade no capítulo 4 e 5.

2.4. CONCLUSÃO

Este capítulo apresentou a modelagem realizada para chegar a um modelo possível de ser analisado do ponto de vista de sistemas de controle. As simplificações feitas e o modelo encontrado estão de acordo com o que é descrito em alguns dos principais trabalhos sobre o tema (WINTER & WEBSTER, 1983; SPINELLI, MARTÍNEZ & MAYOSKY, 1999; GUERRERO & SPINELLI, 2017). É interessante ressaltar que todos os trabalhos encontrados abordam o problema de forma fenomenológica, com nenhum realizando uma abordagem baseada em identificação de sistemas. Acredita-se que isso ocorre devido à dificuldade de realizar um ensaio de identificação para o sistema real (que envolve o corpo humano e várias incertezas paramétricas). De qualquer forma, o modelo fenomenológico apresenta bons resultados de acordo com a literatura estudada, podendo ser utilizado para síntese e análise de sistemas de controle, o que será abordado mais adiante. Antes disso, contudo, o próximo capítulo introduz as principais ferramentas da teoria de controle robusto utilizadas para dar andamento à dissertação.

3. TEORIA DE CONTROLE ROBUSTO

Este capítulo aborda as ferramentas de controle robusto utilizadas para análise e projeto de sistemas DRL. O intuito é apresentar os principais teoremas utilizados para obter os resultados dos capítulos posteriores, mas sem entrar em detalhes acerca das provas desses teoremas ou como eles são derivados. Tais provas podem ser encontradas com profundidade na literatura de referência estudada (BHATTACHARYYA, CHAPPELLAT & KEEL, 1995; (BHATTACHARYYA, 2017).

3.1. SISTEMAS COM INCERTEZAS INTERVALARES

A teoria aqui apresentada diz respeito a sistemas sujeitos a incertezas paramétricas intervalares, ou seja, sistemas que podem ser escritos na seguinte forma, em termos de uma função de transferência genérica $H(s)$ (MARCILLO, 2018):

$$H(s) = \frac{N(s)}{D(s)} = \frac{\sum_{i=0}^m [b_i^+, b_i^-] \cdot s^i}{\sum_{j=0}^n [a_j^+, a_j^-] \cdot s^j} \quad (3.1)$$

Na Eq. (3.1), os intervalos $[b_i^+, b_i^-]$ representam os possíveis valores que os coeficientes b_i do polinômio do numerador podem assumir, enquanto os intervalos $[a_j^+, a_j^-]$ estão relacionados aos coeficientes do polinômio do denominador da função de transferência, com $j \geq i$, de forma que a função de transferência $H(s)$ seja própria (LATHI, 2007). Várias ferramentas são utilizadas para verificar condições de estabilidade para sistemas com parâmetros intervalares, como é visto a seguir.

3.2. PRINCÍPIO DA EXCLUSÃO DO ZERO

A primeira ferramenta apresentada neste capítulo é o princípio da exclusão do zero, o qual pode ser utilizado para avaliar, computacionalmente, a estabilidade absoluta de uma família de polinômios, isto é: se a família de polinômios possui pelo menos um membro instável (BHATTACHARYYA, CHAPPELLAT & KEEL, 1995). Esse teorema pode ser utilizado como uma etapa inicial na avaliação de um sistema de controle, com o intuito de verificar (através de seu polinômio característico) se um sistema com incertezas paramétricas possui algum modo instável em malha fechada.

O princípio da exclusão do zero (que, em sua forma alternativa, é chamado também de teorema do cruzamento de fronteira) parte dos seguintes pressupostos (BHATTACHARYYA, CHAPPELLAT & KEEL, 1995):

- Todos os polinômios $\delta(s, \mathbf{p})$ pertencentes à família $\Delta(s, \mathbf{p})$, onde \mathbf{p} é o vetor de parâmetros, são de mesmo grau (grau invariante);
- Dentro da família existe, pelo menos, um polinômio estável;
- O espaço de parâmetros Π é um conjunto conexo por caminhos (como, por exemplo, um conjunto convexo).

Caso as condições acima sejam reais, então a família Δ é estável se e somente se:

$$0 \notin \Delta(s^*, \mathbf{p}), \forall s^* \in \partial S \quad (3.2)$$

Onde ∂S é a fronteira da região de estabilidade em análise.

A análise pelo princípio da exclusão do zero pode ser utilizada como ferramenta computacional para avaliar a estabilidade de uma família de polinômios. Se o espaço de parâmetros Π for conhecido e a fronteira de estabilidade ∂S também, então podem ser calculados numericamente os valores de cada membro da família para cada ponto na fronteira de estabilidade. Caso um dos valores calculados seja igual a zero, então existe pelo menos um elemento instável nessa família.

No caso de sistemas contínuos, sabe-se que a fronteira de estabilidade é dada pelo eixo imaginário no plano de frequências complexas, enquanto para sistemas digitais essa fronteira é dada pelo círculo unitário (LATHI, 2007). Logo, essa ferramenta nos permite verificar a estabilidade do sistema de forma numérica e simples, entretanto, exigindo um alto esforço computacional (que cresce grandemente com o aumento do número de parâmetros incertos).

3.3. O TEOREMA DE KHARITONOV

O teorema de Kharitonov é um dos resultados mais importantes dentro da teoria de controle robusto. Ele permite que a estabilidade de um polinômio com parâmetros intervalares seja checada com baixo esforço computacional e de forma sistemática (BHATTACHARYYA, 2017).

Para apresentar o teorema, algumas condições devem ser apresentadas. Seja a família de polinômios $\Delta(s, \mathbf{p})$, com cada membro da família representado por:

$$\delta(s) = \delta_0 + \delta_1 s + \delta_2 s^2 + \dots + \delta_n s^n \quad (3.3)$$

E com cada coeficiente possuindo um valor fixo, mas incerto, descritos por:

$$\delta_0 \in [x_0, y_0]; \delta_1 \in [x_1, y_1]; \delta_2 \in [x_2, y_2]; \dots; \delta_n \in [x_n, y_n] \quad (3.4)$$

Assume-se que o grau da família $\Delta(s, \mathbf{p})$ é invariante e que o espaço de parâmetros é dado por:

$$\Pi = [x_0, y_0] \times [x_1, y_1] \times \dots \times [x_n, y_n] \quad (3.5)$$

Obedecendo a tais condições, o teorema de Kharitonov assegura que a família de polinômios $\Delta(s, \mathbf{p})$ será Hurwitz estável se os seguintes polinômios forem Hurwitz estáveis:

$$K_1(s) = x_0 + x_1 s + y_2 s^2 + y_3 s^3 + x_4 s^4 + x_5 s^5 + y_6 s^6 + \dots \quad (3.6)$$

$$K_2(s) = x_0 + y_1 s + y_2 s^2 + x_3 s^3 + x_4 s^4 + y_5 s^5 + y_6 s^6 + \dots \quad (3.7)$$

$$K_3(s) = y_0 + x_1 s + x_2 s^2 + y_3 s^3 + y_4 s^4 + x_5 s^5 + x_6 s^6 + \dots \quad (3.8)$$

$$K_4(s) = y_0 + y_1 s + x_2 s^2 + x_3 s^3 + y_4 s^4 + y_5 s^5 + x_6 s^6 + \dots \quad (3.9)$$

Portanto, o teorema de Kharitonov assegura a estabilidade da família $\Delta(s, \mathbf{p})$ a partir da estabilidade de quatro polinômios da família, construídos de forma sistemática. Vale ressaltar ainda que, independente do grau dos polinômios pertencentes à família, sempre são quatro os polinômios a serem testados para garantir a estabilidade do conjunto.

3.4. O TEOREMA GENERALIZADO DE KHARITONOV

O teorema de Kharitonov, na forma anteriormente apresentada, é capaz de lidar somente com polinômios cujos coeficientes são descritos por incertezas intervalares. Em sistemas de

controle (com a inclusão de um controlador a parâmetros fixos e devido à realimentação negativa), os coeficientes do polinômio característico do sistema não serão mais descritos por incertezas intervalares, mas sim por incertezas politópicas – ou seja, os coeficientes do sistema em malha fechada são dados por combinações lineares dos parâmetros intervalares (BHATTACHARYYA, 2017).

Para lidar com essa classe de problemas, pode ser utilizado o teorema generalizado de Kharitonov (TGK) (BHATTACHARYYA, CHAPPELLAT & KEEL, 1995). Considere o sistema genérico $H(s)$, dado pela Eq. (3.1). Os polinômios do numerador e do denominador têm, cada um, quatro polinômios de Kharitonov, representados pelos conjuntos \mathbf{K}_B e \mathbf{K}_A , respectivamente:

$$\mathbf{K}_B = \{K_{B1}(s), K_{B2}(s), K_{B3}(s), K_{B4}(s)\} \quad (3.10)$$

$$\mathbf{K}_A = \{K_{A1}(s), K_{A2}(s), K_{A3}(s), K_{A4}(s)\} \quad (3.11)$$

Considere que tanto o numerador $N(s)$ e o denominador $D(s)$ são polinômios de grau invariante. Considere, ainda, que as incertezas nos parâmetros do modelo, dados pelo vetor \mathbf{p} , perturbam o sistema de forma independente (o que equivale a dizer que o espaço de parâmetros é uma hipercaixa e, portanto, um conjunto convexo). Sob tais suposições, um controlador genérico $C(s)$ – composto pela divisão entre dois polinômios reais – irá estabilizar o sistema $H(s)$ se, e somente se, estabilizar todos os elementos da matriz G_E :

$$G_E = \begin{bmatrix} \frac{\lambda K_{B1}(s) + (1-\lambda)K_{B2}(s)}{K_{A1}(s)} & \frac{\lambda K_{B1}(s) + (1-\lambda)K_{B3}(s)}{K_{A1}(s)} & \frac{\lambda K_{B2}(s) + (1-\lambda)K_{B4}(s)}{K_{A1}(s)} & \frac{\lambda K_{B3}(s) + (1-\lambda)K_{B4}(s)}{K_{A1}(s)} \\ \frac{\lambda K_{B1}(s) + (1-\lambda)K_{B2}(s)}{K_{A2}(s)} & \frac{\lambda K_{B1}(s) + (1-\lambda)K_{B3}(s)}{K_{A2}(s)} & \frac{\lambda K_{B2}(s) + (1-\lambda)K_{B4}(s)}{K_{A2}(s)} & \frac{\lambda K_{B3}(s) + (1-\lambda)K_{B4}(s)}{K_{A2}(s)} \\ \frac{\lambda K_{B1}(s) + (1-\lambda)K_{B2}(s)}{K_{A3}(s)} & \frac{\lambda K_{B1}(s) + (1-\lambda)K_{B3}(s)}{K_{A3}(s)} & \frac{\lambda K_{B2}(s) + (1-\lambda)K_{B4}(s)}{K_{A3}(s)} & \frac{\lambda K_{B3}(s) + (1-\lambda)K_{B4}(s)}{K_{A3}(s)} \\ \frac{\lambda K_{B1}(s) + (1-\lambda)K_{B2}(s)}{K_{A4}(s)} & \frac{\lambda K_{B1}(s) + (1-\lambda)K_{B3}(s)}{K_{A4}(s)} & \frac{\lambda K_{B2}(s) + (1-\lambda)K_{B4}(s)}{K_{A4}(s)} & \frac{\lambda K_{B3}(s) + (1-\lambda)K_{B4}(s)}{K_{A4}(s)} \\ \frac{K_{B1}(s)}{K_{B1}(s)} & \frac{K_{B2}(s)}{K_{B2}(s)} & \frac{K_{B3}(s)}{K_{B3}(s)} & \frac{K_{B4}(s)}{K_{B4}(s)} \\ \frac{\lambda K_{A1}(s) + (1-\lambda)K_{A2}(s)}{K_{B1}(s)} & \frac{\lambda K_{A1}(s) + (1-\lambda)K_{A2}(s)}{K_{B2}(s)} & \frac{\lambda K_{A1}(s) + (1-\lambda)K_{A2}(s)}{K_{B3}(s)} & \frac{\lambda K_{A1}(s) + (1-\lambda)K_{A2}(s)}{K_{B4}(s)} \\ \frac{\lambda K_{A1}(s) + (1-\lambda)K_{A3}(s)}{K_{B1}(s)} & \frac{\lambda K_{A1}(s) + (1-\lambda)K_{A3}(s)}{K_{B2}(s)} & \frac{\lambda K_{A1}(s) + (1-\lambda)K_{A3}(s)}{K_{B3}(s)} & \frac{\lambda K_{A1}(s) + (1-\lambda)K_{A3}(s)}{K_{B4}(s)} \\ \frac{\lambda K_{A2}(s) + (1-\lambda)K_{A4}(s)}{K_{B1}(s)} & \frac{\lambda K_{A2}(s) + (1-\lambda)K_{A4}(s)}{K_{B2}(s)} & \frac{\lambda K_{A2}(s) + (1-\lambda)K_{A4}(s)}{K_{B3}(s)} & \frac{\lambda K_{A2}(s) + (1-\lambda)K_{A4}(s)}{K_{B4}(s)} \\ \frac{\lambda K_{A3}(s) + (1-\lambda)K_{A4}(s)}{K_{B1}(s)} & \frac{\lambda K_{A3}(s) + (1-\lambda)K_{A4}(s)}{K_{B2}(s)} & \frac{\lambda K_{A3}(s) + (1-\lambda)K_{A4}(s)}{K_{B3}(s)} & \frac{\lambda K_{A3}(s) + (1-\lambda)K_{A4}(s)}{K_{B4}(s)} \end{bmatrix} \quad (3.12)$$

Na Eq. (3.12), o parâmetro λ varia no intervalo $[0,1]$. Logo, o TGK transforma um problema com n incertezas politópicas em 32 problemas com somente um parâmetro intervalar λ . A estabilidade de cada um desses 32 sistemas com o parâmetro λ pode ser checada através de técnicas clássicas de análise de estabilidade em sistemas de controle, como o critério de Nyquist, de Routh ou através do Lugar Geométrico das Raízes (LGR) (BHATTACHARYYA, CHAPPELLAT & KEEL, 1995).

3.5. O TEOREMA DO MAPEAMENTO

O TGK funciona bem, da forma que foi apresentado, para sistemas de controle onde a planta possui os coeficientes descritos por incertezas paramétricas intervalares. Entretanto, nem sempre esse é o caso, visto que os coeficientes de um polinômio característico podem ser interdependentes e, além disso, serem formados por composições de parâmetros incertos intervalares onde há, por exemplo, a multiplicação desses parâmetros, configurando uma incerteza do tipo multilinear (BHATTACHARYYA, 2017). Este é o caso do sistema em estudo, visto que os parâmetros Z_e , Z_o , C_p , C_b , C_s e C_{sup} são altamente incertos (GUERRERO & SPINELLI, 2017). Isto se deve ao fato de que tais parâmetros não estão relacionados ao projeto do amplificador biopotencial, mas sim às condições de medição no qual o equipamento de aquisição se encontra.

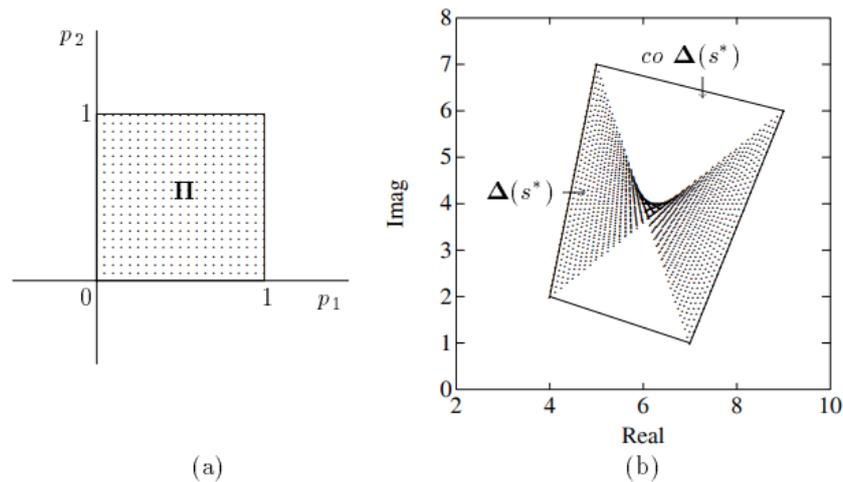
No caso de incertezas multilineares baseadas em parâmetros intervalares, o teorema do mapeamento pode ser utilizado para obter informações sobre estabilidade e desempenho robusto desses sistemas. Seja a família de polinômios $\Delta(s, \mathbf{p})$, onde cada membro é dado por um polinômio $\delta(s, \mathbf{p})$:

$$\delta(s, \mathbf{p}) := \delta_0(\mathbf{p}) + \delta_1(\mathbf{p})s + \delta_2(\mathbf{p})s^2 + \dots + \delta_n(\mathbf{p})s^n \quad (3.13)$$

Na Eq. (3.13), os coeficientes δ_i são funções multilineares do vetor de parâmetros intervalares \mathbf{p} . Nessas condições, o teorema do mapeamento fornece uma propriedade de extrapolação para incertezas: qualquer incerteza paramétrica multilinear pode ser extrapolada para uma incerteza paramétrica politópica intervalar. Se os polinômios formados a partir dessa extrapolação são estáveis, então todos os polinômios de interesse são estáveis (BHATTACHARYYA, CHAPPELLAT & KEEL, 1995).

Basicamente, essa extrapolação forma uma envoltória convexa em torno da imagem da família de polinômios de interesse e, portanto, o conjunto original está contido no novo conjunto formado a partir da extrapolação. A Figura 3.1 ilustra essa situação:

Figura 3.1 – (a) espaço de parâmetros formando uma hipercaixa Π . (b) conjunto imagem da família de polinômios com incerteza multilinear, $\Delta(s, \mathbf{p})$, e da família de polinômios com a incerteza extrapolada, $co \Delta(s, \mathbf{p})$.

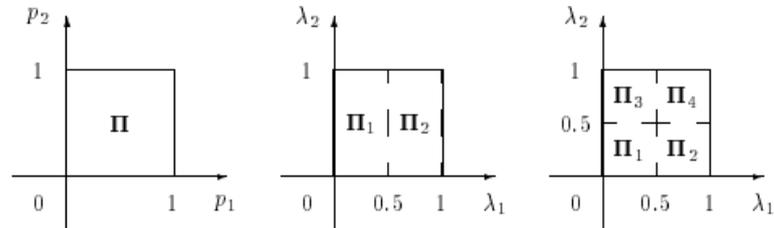


Fonte: Bhattacharyya, Chapellat & Keel (1995).

Dessa forma, é possível extrapolar uma incerteza paramétrica multilinear para uma incerteza paramétrica intervalar (que é um tipo de incerteza politópica). O perigo dessa extrapolação, entretanto, é que, caso ela indique que o conjunto é instável, não se pode ter certeza se o sistema realmente é instável (a extrapolação pode causar a inclusão de membros instáveis na família de polinômios).

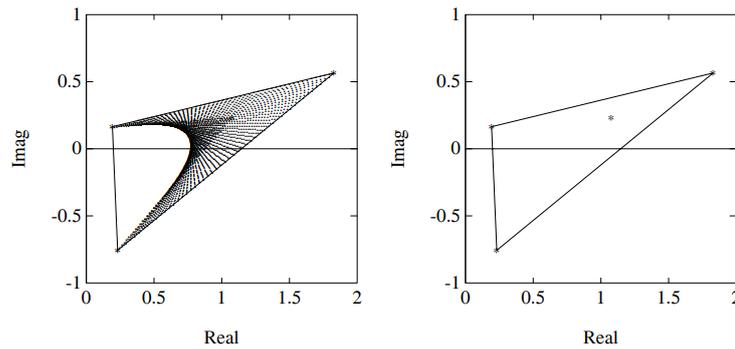
Felizmente, há uma maneira de refinar o processo de extrapolação de incertezas. Ao se particionar o espaço de parâmetros dado pela hipercaixa Π da Figura 3.1, conforme mostra a Figura 3.2, é possível mitigar os efeitos da extrapolação. Quanto mais partições houver no espaço de parâmetros, mais a aproximação se aproxima do caso real. As Figuras 3.3, 3.4 e 3.5 ilustram uma situação onde esse processo de extrapolação de incerteza é gradativamente refinado.

Figura 3.2 – Particionamento do espaço de parâmetros dado pela hipercaixa Π .



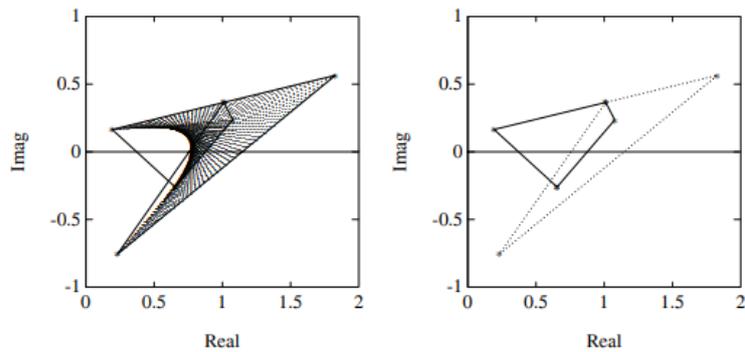
Fonte: Bhattacharyya, Chapellat & Keel (1995).

Figura 3.3 – Conjunto imagem verdadeiro de uma família de polinômios (pontilhado no gráfico à esquerda) e casca convexa resultante da aproximação com o teorema do mapeamento para uma partição de Π .



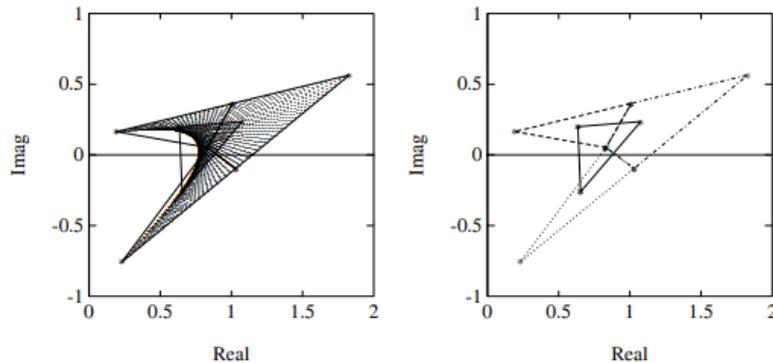
Fonte: Bhattacharyya, Chapellat & Keel (1995).

Figura 3.4 – Conjunto imagem verdadeiro de uma família de polinômios (pontilhado na figura à esquerda) e cascas convexas resultantes da aproximação com o teorema do mapeamento para duas partições de Π .



Fonte: Bhattacharyya, Chapellat & Keel (1995).

Figura 3.5 – Conjunto imagem verdadeiro de uma família de polinômios (pontilhado à esquerda) e cascas convexas resultantes da aproximação com o teorema do mapeamento para quatro partições de Π .



Fonte: Bhattacharyya, Chapellat & Keel (1995).

O teorema do mapeamento pode ser utilizado em conjunto com o teorema de Kharitonov (generalizado ou não) para fazer estudos sobre a estabilidade de sistemas. Pode-se, por exemplo, construir polinômios com coeficientes intervalares que variam dentro de cada particionamento Π_i e, em seguida, aplicar o Teorema de Kharitonov a cada um desses particionamentos. O mesmo vale para o TGK e um controlador descrito pela razão entre dois polinômios. Evidentemente, o aumento do número de partições em Π aumenta o tempo de processamento necessário para analisar tais sistemas, mas ainda constitui uma solução computacional menos custosa do que tentar avaliar todos os membros da família de plantas intervalares. Dessa forma, é possível ponderar precisão e custo computacional ao analisar sistemas multilineares.

3.6. MARGENS DE GANHO, FASE E MÓDULO EXTREMAIS

Além de avaliar a estabilidade absoluta dos sistemas, é interessante que sejam avaliadas as margens de estabilidade relativa: a margem de fase PM (atraso de fase que pode ser adicionado na malha antes de levar à instabilidade), margem de ganho GM (ganho que pode ser adicionado à malha antes de causar instabilidade) e, ainda, a margem de módulo ΔM (o qual tem relação com a curva de sensibilidade e indica, conseqüentemente, como os ruídos serão amplificados no pior caso) (LANDAU, 1998; SKOGESTAD & POSTLETHWAITE, 2007). Em termos matemáticos, temos:

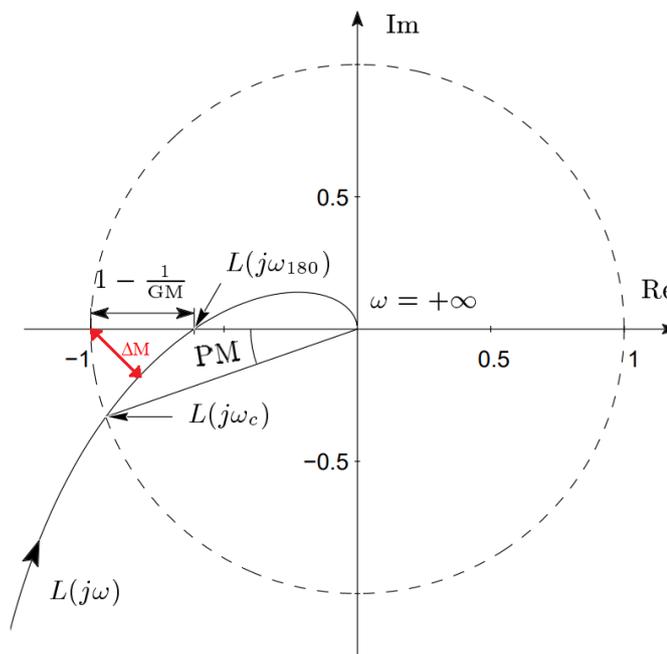
$$PM = \angle L(j\omega_c) + 180^\circ \tag{3.14}$$

$$GM = -20 \cdot \log_{10}[L(j\omega_{180^\circ})] \tag{3.15}$$

$$\Delta M = -20 \cdot \log_{10}(\|S(j\omega)\|_\infty) = -20 \cdot \log_{10} \left(\left\| \frac{1}{1+L(j\omega)} \right\|_\infty \right) \tag{3.16}$$

Nas Eqs. (3.14) à (3.16), ω_{180° é a frequência onde $L(j\omega)$ (a função de transferência de malha aberta) tem a fase igual a -180° ; ω_c é a frequência onde o ganho de $L(j\omega)$ é unitário; e $\|S(j\omega)\|_\infty$ é o pico da função de sensibilidade do sistema em malha fechada. Vale ressaltar que, caso o sistema possua uma margem de módulo muito pequena, as margens de ganho e de fase não são garantidas (LANDAU, 1998). Isso significa, basicamente, que a margem de módulo (uma especificação do sistema em malha fechada) impõe restrições sobre as outras margens, justificando a necessidade de sua avaliação. A Figura 3.6 ilustra como essas margens podem ser calculadas a partir do diagrama de Nyquist de uma curva $L(j\omega)$ qualquer. Na figura, a margem de módulo (destacada em vermelho) é a menor distância entre o ponto crítico $(-1,0)$ e a curva $L(j\omega)$.

Figura 3.6 – Diagrama de Nyquist evidenciando as margens de ganho, de fase e de módulo.



Fonte: adaptada de Skogestad & Postlethwaite (2007).

No caso de sistemas intervalares, é possível encontrar as margens *extremais*, isto é, o valor dessas margens considerando os piores casos da família de plantas sujeitas a incertezas paramétricas. Ao calcular os valores G_E da Eq. (3.12), para uma determinada resolução em λ e para um conjunto de frequências desejadas, é possível calcular os valores da resposta em frequência do sistema em malha aberta (ao multiplicar esse resultado pela resposta em frequência do controlador). A partir desses dados é possível, então, calcular as margens de ganho, de fase e de módulo extremais. Tal procedimento é utilizado extensivamente nos próximos capítulos.

3.7. CONCLUSÃO

Neste capítulo, foram apresentadas as ferramentas de controle robusto utilizadas para a análise e síntese de sistemas DRL. O princípio da exclusão do zero, o TGK e o teorema do mapeamento permitem avaliar uma família de sistemas sujeita a incertezas paramétricas, sejam tais incertezas intervalares, politópicas ou multilineares. A partir dessa análise, é possível estimar (com o grau de precisão que se queira) as margens de ganho, fase e módulo extremais, que são margens mínimas garantidas para toda a família de sistemas. Nos próximos capítulos, é realizada a aplicação de tais ferramentas.

4. ANÁLISE DE SISTEMAS DRL ATRAVÉS DE FERRAMENTAS DE CONTROLE ROBUSTO

Neste capítulo, são discutidos alguns dos projetos de sistemas DRL encontrados na literatura. Inicialmente, são feitos alguns comentários gerais sobre quando tais sistemas são baseados em AmpOps. Em seguida, são avaliados três sistemas DRL: o sistema clássico e mais utilizado, proposto por Winter & Webster (1983); O DRL de alto ganho, proposto no trabalho de Guerrero & Spinelli (2017); e, por fim, o DRL baseado na estrutura proporcional-integral (PI) ressonante, proposta no trabalho de Haberman & Spinelli (2010, 2012). Todos os três sistemas funcionam como uma fonte de tensão controlada por tensão, e podem ser estudados com o modelo e as técnicas (de controle robusto paramétrico) já apresentadas.

4.1. CONSIDERAÇÕES GERAIS SOBRE SISTEMAS DRL BASEADOS EM AMPLIFICADORES OPERACIONAIS

Os AmpOps são comumente utilizados em sistemas de Instrumentação Biomédica. Tais componentes podem ser usados no projeto de amplificadores, filtros e controladores analógicos (com este último sendo o caso do sistema DRL, por exemplo) (CARTER & MANCINI, 2018). Apesar de, em muitas aplicações, os AmpOps serem considerados ideais, algumas das não-idealidades de tais elementos são críticas para o projeto de circuitos DRL (os quais são, de acordo com a literatura estudada, amplamente baseados em componentes analógicos).

As características de AmpOps reais que podem ser elencadas como as mais importantes para projetos de circuitos DRL são o ganho finito e a largura de banda finita. A Eq. (2.29), que descreve a relação entre a tensão V_{cm} e V_p , indica que, para rejeitar a tensão de modo comum, deseja-se que a função de transferência do sistema DRL forneça um altíssimo ganho nas frequências desejadas. Há, entretanto, um limite físico fundamental que os AmpOps impõem visto que, internamente, eles possuem uma compensação do tipo polo dominante (SEBRA & SMITH, 2004; PERTENCE JUNIOR, 2015). Levando esse fato em consideração, a resposta em frequência dos AmpOps, em malha aberta, pode ser descrita com mais fidelidade por um sistema com um ganho e um polo.

A compensação do tipo polo dominante é feita com o intuito de fornecer estabilidade para o amplificador e tornar seu comportamento previsível. A função de transferência que descreve o funcionamento do AmpOp pode ser caracterizada pelo ganho máximo em malha

aberta (A_{OL}) e pelo “produto ganho x largura de banda” (GBW), o qual é dado por (PERTNECE JUNIOR, 2015):

$$GBW = A_{OL} \cdot f_T \quad (4.1)$$

Onde f_T é a frequência de ganho unitário. As folhas de dados dos AmpOps costumam descrever a curva característica da resposta em frequência em malha aberta que, de fato, tem um comportamento muito próximo do tipo polo dominante.

Recapitulando a Eq. (2.31), que fornece a função de transferência $L(s)$ para o sistema de controle envolvendo o sistema DRL, pode-se reescrever a equação considerando o caso onde o circuito de controle é composto por um AmpOp com o máximo ganho em malha aberta que este é capaz de atingir:

$$L(s) = A(s) \cdot G(s) = \frac{A_{OL}}{\tau_{A_{OL}}s+1} \cdot \frac{1}{\tau_1\tau_0 \cdot s^2 + (\tau_2 + \tau_1 + \tau_0) \cdot s + 1} \quad (4.2)$$

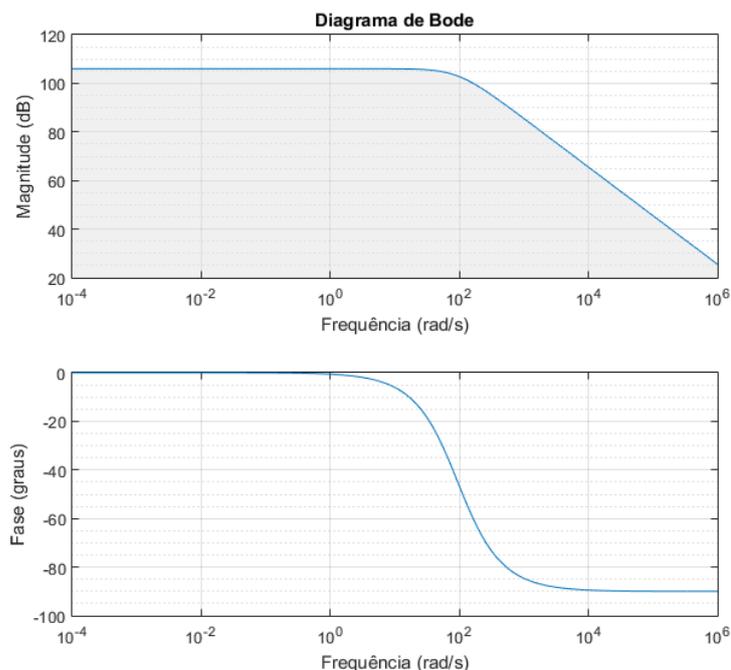
Na Eq. (4.2), $\tau_{A_{OL}}$ é a constante de tempo do AmpOp em malha aberta (a qual pode ser calculada a partir de A_{OL} , GBW e f_T). O sistema em malha aberta possui, portanto, três polos, podendo atingir um atraso de fase máximo de 270° e, portanto, a instabilidade. Isso evidencia a necessidade de se escolher adequadamente os componentes que serão utilizados para o projeto do circuito DRL enquanto controlador.

De forma a fazer um estudo numérico da situação, foi selecionado um AmpOp de uso geral, o TL081, desenvolvido pela Texas Instruments, objetivando discutir os projetos dos sistemas que dependem de AmpOps. Esse amplificador foi escolhido por ser de fácil acesso e por representar bem as características de AmpOps de uso geral. A função de transferência de um TL081 em malha aberta, de acordo com sua folha de dados, pode ser descrita pela função de transferência dada pela Eq. (4.3). Para o TL081, tem-se que $A_{OL} = 2 \cdot 10^5 V/V$ e $f_T = 3 MHz$ (TEXAS INSTRUMENTS, 2004).

$$A(s) = \frac{A_{OL}}{\frac{A_{OL}}{2 \cdot \pi \cdot f_t} \cdot s + 1} = \frac{2 \cdot 10^5}{0,0106 \cdot s + 1} \quad (4.3)$$

O diagrama de Bode, referente à Eq. (4.3), pode ser visto na Figura 4.1. A área cinza no diagrama indica a região de trabalho do TL081, ou seja, nenhuma resposta em frequência que ultrapasse a área cinza (delimitada pela curva em azul) pode ser obtida.

Figura 4.1 – Resposta em frequência do TL081 para o máximo ganho.



Fonte: Autor (2022).

4.2. ANÁLISE DO SISTEMA CLÁSSICO DE WINTER & WEBSTER (1983)

As características dos AmpOps apresentadas são a base da discussão presente no trabalho seminal de Winter & Webster (1983). Os autores foram pioneiros na avaliação de sistemas DRL em termos de malha de controle, levando em consideração as limitações dos AmpOps e suas implicações em termos de estabilidade. O objetivo do projeto proposto no artigo citado é a de garantir $PM \geq 45^\circ$. Para o projeto do circuito, são assumidos valores de “pior caso” (que geram, em tese, a pior margem de fase) para o sistema em malha aberta $L(s) = A(s) \cdot G(s)$.

Para fazer a análise através das ferramentas de controle robusto, foram utilizados valores intervalares de referência, retirados da literatura, para os principais parâmetros incertos (capacitâncias de acoplamento e impedância das interfaces eletrodo-pele). Os valores intervalares das capacitâncias foram retirados de Guerrero & Spinelli (2017), enquanto que os valores das impedâncias das interfaces eletrodo-pele foram consideradas dentro do intervalo indo de 0Ω (acoplamento ideal, perfeito) até $100 k\Omega$ (valor considerado como o pior caso no

projeto a ser analisado). Todos os outros parâmetros (referentes à instrumentação) foram considerados como fixos, de forma a simplificar a análise. Um resumo dos parâmetros pode ser visto na Tabela 4.1.

Tabela 4.1 – Valores utilizados para a análise do sistema de Winter & Webster (1983).

Constante	Valores nominais	Valores intervalares	Observação
C_s	200 pF	[18 – 200] pF	–
C_b	200 pF	[116 – 300] pF	–
C_{sup}	0 pF	[0 – 100] pF	–
C_p	2 pF	[0,06 – 3] pF	–
C_f	200 pF	Parâmetro do instrumento – incerteza não considerada.	Associado ao filtro de RF.
R_f	10 kΩ	Parâmetro do instrumento – incerteza não considerada.	Associado ao filtro de RF.
R_p	10 kΩ	Parâmetro do instrumento – incerteza não considerada.	Resistência de proteção na saída do DRL.
Z_o e Z_e	100 kΩ	[0 – 100] kΩ	Impedâncias das interfaces eletrodo-pele
N	2	–	Número de entradas do amplificador biopotencial utilizadas na estimação de V_{cm} .

Fonte: Autor (2022).

As capacitâncias de acoplamento, como apresentado no Capítulo 2, Eq. (2.26), podem ser condensadas em uma única capacitância C_{eq} para fins de análise. Escrevendo novamente a expressão para C_{eq} :

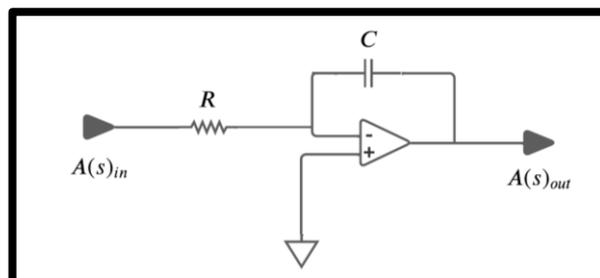
$$C_{eq} = \frac{(C_p + C_b) \cdot (C_{sup} + C_s)}{C_s + C_b + C_s + C_{sup}} \quad (4.4)$$

Calculando numericamente os possíveis valores para C_{eq} , chega-se a um intervalo que varia na faixa [15,58 – 150,75] pF. Existem, portanto, três parâmetros incertos no modelo: C_{eq} , Z_o e Z_e , os quais se combinam de forma multilinear no denominador a função de transferência $G(s)$.

Com as condições nominais citadas na Tabela 4.1, o trabalho de Winter & Webster (1983) conclui que, de forma a obter um sistema estável em malha fechada, o circuito DRL deve ser composto por um AmpOp em configuração integradora e inversora, com uma constante de tempo de malha fechada $\tau_{CL} = 130 \mu s$. O circuito em questão é ilustrado pela

Figura 4.2. Nela, o valor de R será igual à R_a/N , onde N é o número de entradas do instrumento e R_a são os mesmos resistores vistos na Figura 1.2. O capacitor C , por sua vez, tem a função de ajustar a constante de tempo do sistema.

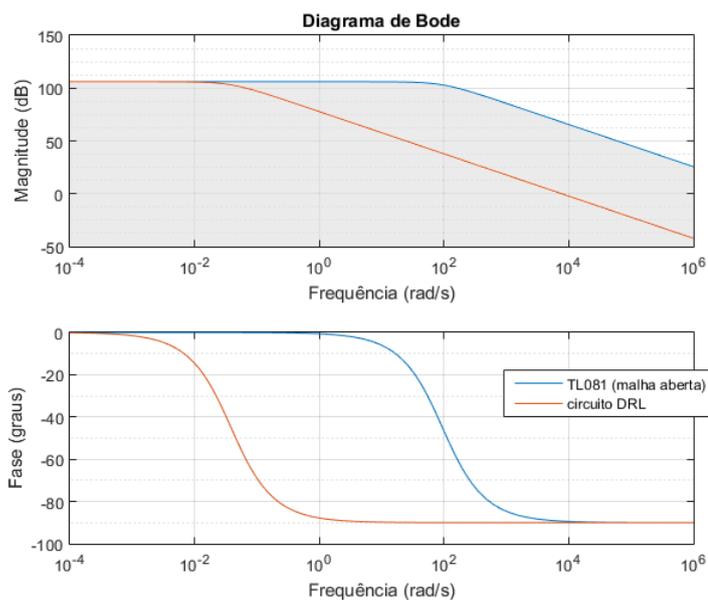
Figura 4.2 – Circuito DRL clássico presente em Winter & Webster (1983).



Fonte: Autor (2022).

O sistema de medição em análise possui $N = 2$, ou seja, duas entradas. Escolhendo $R_a = 25\text{ k}\Omega$ – um valor típico de acordo com Webster (2010) – e, conseqüentemente, $C = 10,4\text{ nF}$, têm-se as especificações necessárias para definir o sistema em malha fechada. Comparando a resposta em frequência do circuito DRL com a do amplificador TL081, é possível verificar que, de fato, o sistema é realizável (a resposta do circuito DRL está dentro da região de trabalho do TL081). Essa comparação pode ser vista através da Figura 4.3:

Figura 4.3 – Comparação entre a resposta em frequência do TL081 e o circuito DRL proposto por Winter & Webster (1983).



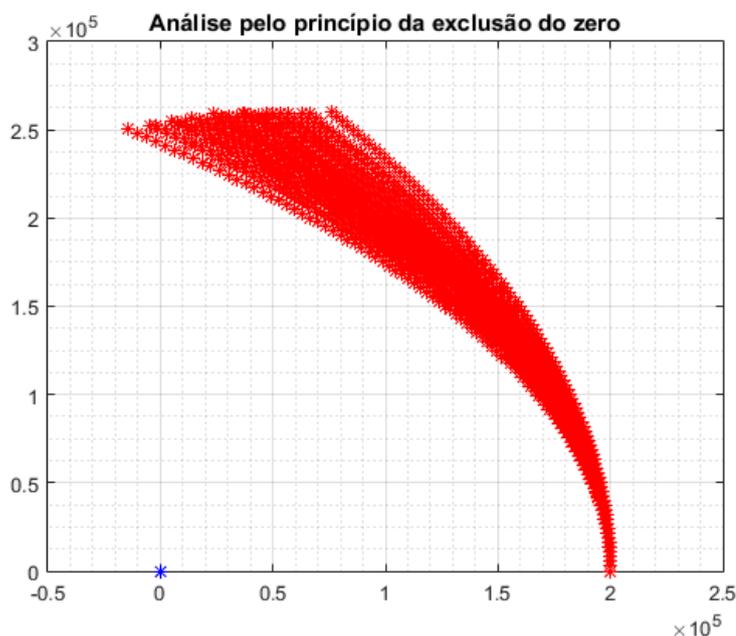
Fonte: Autor (2022).

Verificada a possibilidade de implementar, fisicamente, o sistema DRL, agora parte-se para a análise de robustez propriamente dita. Utilizando o princípio da exclusão do zero para fazer uma análise de estabilidade absoluta, temos o comportamento ilustrado na Figura 4.4. Para construir a figura, tem-se que a família de polinômios característicos de malha fechada do sistema com incertezas paramétricas é dada por:

$$\Delta(s, \mathbf{p}) = \text{den}[L(s, \mathbf{p})] + \text{num}[L(s, \mathbf{p})] \quad (4.5)$$

Onde “ $\text{den}()$ ” é o denominador da função de transferência L e “ $\text{num}()$ ” o numerador. Os intervalos para os parâmetros C_{eq} , R_e e R_o foram divididos igualmente em 5 pontos cada, com as frequências sendo avaliadas de 1 rad/s à 10^4 rad/s . Foram utilizados 100 pontos de frequência espaçados igualmente em uma base logarítmica.

Figura 4.4 – Análise pelo princípio da exclusão do zero do circuito DRL proposto por Winter & Webster (1983).

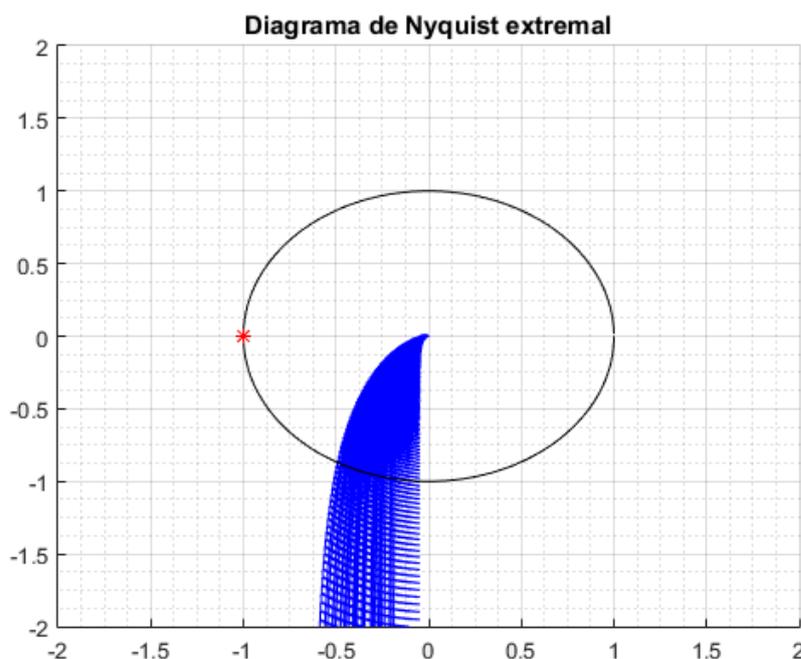


Fonte: Autor (2022).

Percebe-se que, como a nuvem de pontos não contém o ponto $(0,0)$, o sistema é absolutamente estável para todos os intervalos de variação paramétrica. Diante disso, pode-se prosseguir com a análise para avaliar as margens de estabilidade relativa extremas do sistema.

A partir do TGK é possível construir o diagrama de Nyquist considerando as incertezas intervalares. Para isso, basta considerar certa quantidade de pontos para o parâmetro λ da Eq. (3.12), N_λ ; certo intervalo para a frequência ω ; e o particionamento da hipercaixa Π apresentados no capítulo anterior. Para essa análise (e as posteriores, de forma a ter uma padronização) foi considerado que $N_\lambda = 3$, $\omega = [1 - 10^6] \text{ rad/s}$ e que os intervalos dos parâmetros C_{eq} , R_o e R_e fossem divididos, respectivamente, em 3, 4 e 3 subintervalos, particionando Π em 36 partes. Portanto, cada uma dessas partições (que terá um sistema intervalar correspondente) será avaliada através do TGK e, por fim, o conjunto de respostas será a resposta do sistema. O resultado obtido a partir desse processo é dado pela Figura 4.5.

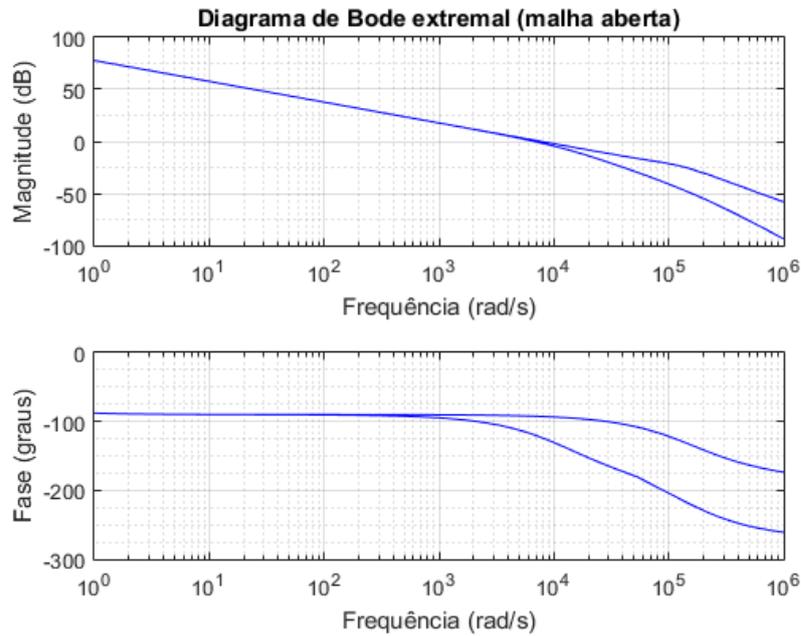
Figura 4.5 – Diagrama de Nyquist do sistema em malha aberta para o DRL clássico obtido através do TGK e do teorema do mapeamento.



Fonte: Autor (2022).

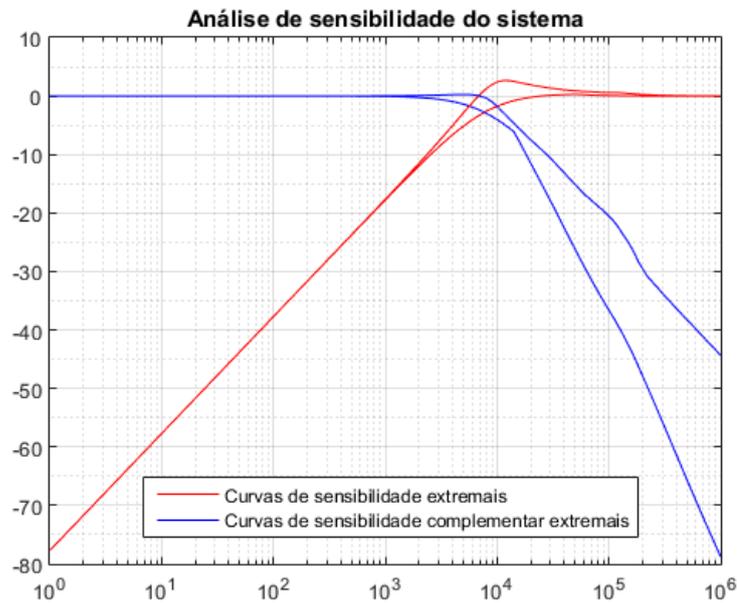
O diagrama de Nyquist ilustra o comportamento do sistema intervalar através da análise realizada. Para avaliar as margens extremas, foram plotados os diagramas de bode extremas de malha aberta e as curvas de sensibilidade, $S(j\omega)$, e sensibilidade complementar, $T(j\omega)$ (a qual representa a resposta do sistema em malha fechada). Os diagramas podem ser vistos nas Figuras 4.6 e 4.7.

Figura 4.6 – Diagrama de Bode extremal do sistema DRL clássico em malha aberta.



Fonte: Autor (2022).

Figura 4.7 – Análise de sensibilidade extremal do sistema DRL clássico em malha fechada.



Fonte: Autor (2022).

Dos diagramas de resposta em frequência, foi possível obter as seguintes margens extremas para o sistema: $PM = 57^\circ$, $GM = 16,21 \text{ dB}$ e $\Delta M = -2,65 \text{ dB}$. A margem de fase é o único valor que, de fato, é explorado na literatura referente a sistemas DRL, sendo o objetivo obter um sistema com uma margem de fase maior ou superior à 45° (WINTER &

WEBSTER, 1983; SPINELLI, MARTÍNEZ & MAYOSKY, 1999; HABERMAN & SPINELLI, 2010, 2012; GUERRERO & SPINELLI, 2017). Com relação à margem de ganho, visto que não há informações de um valor apropriado para esse sistema, foi considerado que um valor na faixa de $[6 - 15]$ dB ou maior seria adequado, de acordo com referências encontradas na literatura de controle (SEBORG, EDGAR & MELLICHAMP, 2004; STEVENS, LEWIS & JOHNSON, 2016). Para a margem de módulo, segundo Landau (1998), um valor apropriado seria maior ou igual a -6 dB.

De acordo com as referências encontradas, portanto, o sistema possui uma estabilidade robusta. As margens poderiam, inclusive, ser diminuídas, de forma a aumentar o desempenho do sistema, mas sem sacrificar a estabilidade. A análise realizada mostra com segurança, portanto, que o desempenho do sistema poderia ser melhorado para as condições dadas.

4.3. ANÁLISE DO SISTEMA DRL DE ALTO GANHO PROPOSTO POR GUERRERO & SPINELLI (2017)

A análise feita na seção anterior, descrita com mais detalhes, pode ser aplicada de forma sistemática para qualquer circuito DRL analógico, seguindo os mesmos passos. Com os valores intervalares sendo valores obtidos da literatura, é necessário somente avaliar os componentes relativos à instrumentação do amplificador biopotencial (número de entradas, filtros de RF, características do AmpOp utilizado, entre outros).

No artigo de Guerrero & Spinelli (2017), é proposto um sistema DRL de alto ganho, o qual é utilizado para sistemas com eletrodo a seco que, por não possuírem um eletrólito para fazer o acoplamento entre o eletrodo e a pele, geram uma maior impedância nessa interface (WEBSTER, 2010). No trabalho em questão, os valores para análise via controle robusto são descritos na Tabela 4.2. No artigo, ainda é sugerido que as impedâncias das interface-eletrodo pele (quando utilizados eletrodos a seco) podem chegar a $1 M\Omega$ no início da aplicação, atingindo valores menores com o passar do tempo. Estudos mostram que essa variação temporal, após 20 minutos de aplicação, pode atingir 20% do valor inicial ou até menos, dependendo do material do qual o eletrodo é confeccionado (GEDDES & VALENTINUZZI, 1973). Dessa forma, a incerteza considerada para a análise do projeto foi no intervalo de $1 M\Omega$ até $100 k\Omega$ (com este último sendo considerado um valor razoável pelos autores).

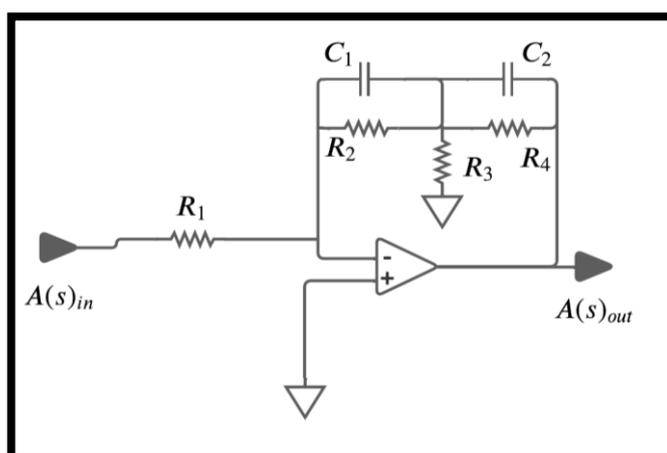
Tabela 4.2 – Valores utilizados para a análise do sistema de Guerrero & Spinelli (2017).

Constante	Valores nominais	Valores intervalares	Observação
C_S	200 pF	[18 – 200] pF	–
C_b	200 pF	[116 – 300] pF	–
C_{Sup}	100 pF	[0 – 100] pF	–
C_p	3 pF	[0,06 – 3] pF	–
C_f	5 pF	Parâmetro do instrumento – incerteza não considerada.	Capacitância de entrada do AmpOp utilizado (O sistema não possui filtro de RF).
R_f	0 Ω	–	O sistema não possui filtro de RF.
R_p	1 kΩ	Parâmetro do instrumento – incerteza não considerada.	Resistência de proteção na saída do DRL.
Z_o e Z_e	100 kΩ	[0,1 – 1] MΩ	Impedâncias das interfaces eletrodo-pele
N	1	–	Número de entradas do amplificador biopotencial utilizadas na estimação de V_{cm} .

Fonte: Autor (2022).

O circuito DRL proposto também é feito com base em um único amplificador operacional, mas com mais componentes passivos, resultando em uma estrutura com dois polos e um zero, conforme ilustra a Figura 4.8. O Cálculo dos componentes mostrados pode ser visto com detalhes em Guerrero & Spinelli (2017).

Figura 4.8 – Sistema DRL de alto ganho proposto por Guerrero & Spinelli (2017).



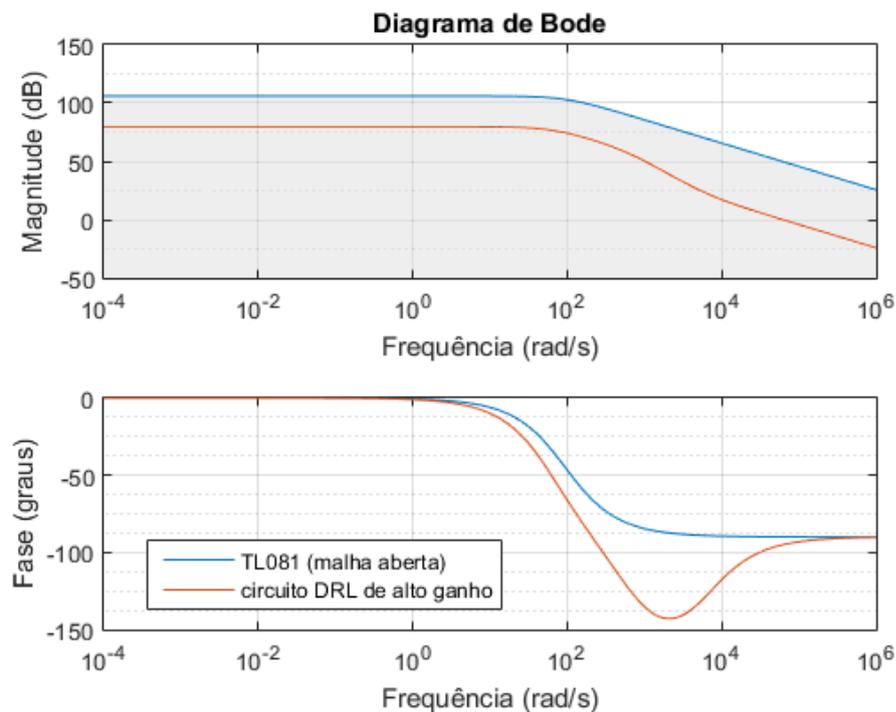
Fonte: Autor (2022).

Para tal configuração, tem-se a seguinte função de transferência do circuito DRL:

$$A(s) = \frac{1,564 \cdot s + 9659}{2,56 \cdot 10^{-5} \cdot s^2 + 0,0176 \cdot s + 1} \quad (4.6)$$

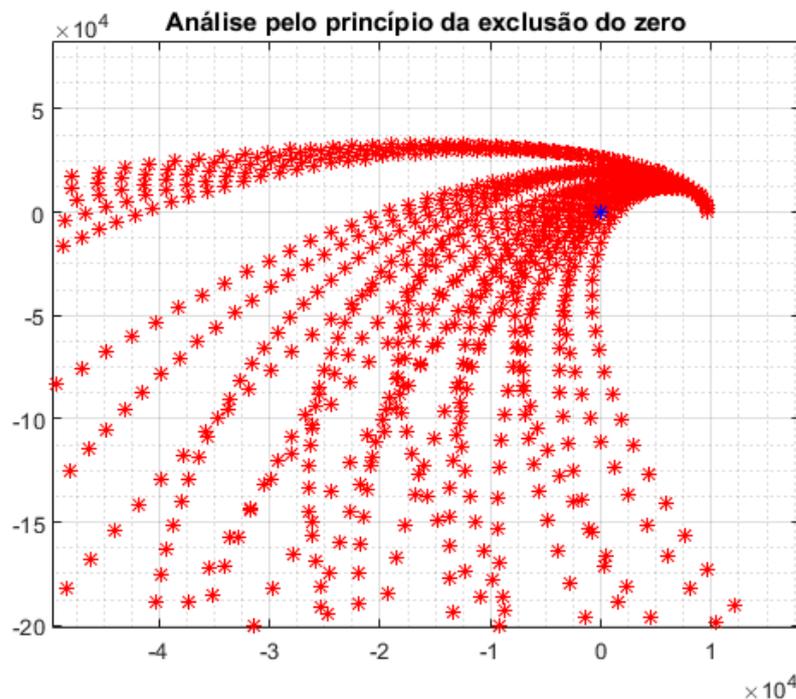
Prosseguindo com a análise, verifica-se, primeiro, a possibilidade de implementar o sistema com base em um amplificador operacional genérico, como o TL081. A Figura 4.9 mostra que, de fato, a função de transferência é realizável.

Figura 4.9 – Resposta em frequência do TL081 e do circuito DRL de alto ganho.



A análise pelo princípio da exclusão do zero (Figura 4.10) mostra que, para essa família de sistemas, o circuito DRL proposto não é robustamente estável, pois a nuvem de pontos inclui a origem. Isso significa que, em algum dos possíveis sistemas em malha fechada, existe ao menos um polo instável.

Figura 4.10 – Análise de do circuito DRL de alto ganho pelo princípio da exclusão do zero.

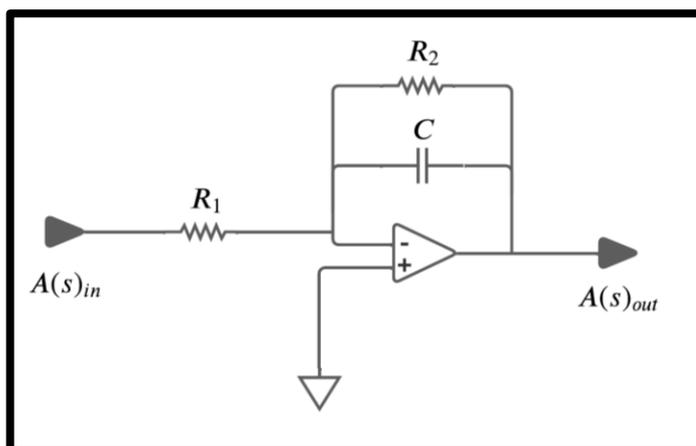


Fonte: Autor (2022).

Ainda no trabalho de Guerrero & Spinelli (2017), os autores comparam o seu sistema com um DRL clássico, projetado especificamente para os valores nominais do sistema descritos na Tabela 4.2. Esse circuito também foi analisado.

Apesar do circuito DRL a ser discutido ser “clássico”, há uma ligeira diferença com relação ao sistema apresentado na subseção anterior: o circuito tem, agora, uma resistência de realimentação em paralelo com o capacitor de realimentação, o que diminui o ganho máximo em baixas frequências. Isso significa que o sistema não usa seu ganho máximo possível em malha aberta, ou por questões de estabilidade, ou para ter um comportamento mais previsível, visto que trabalhar muito próximo do ganho máximo em malha aberta de um AmpOp pode gerar uma resposta em frequência que se desvia muito do esperado (CARTER & MANCINI, 2018). De qualquer forma, para fins de análise de sistemas de controle, o circuito ainda faz uma compensação por polo dominante, tendo a adição de um único componente extra em sua implementação física (conforme ilustrado na Figura 4.11), podendo ser chamado ainda de DRL “clássico”.

Figura 4.11 – DRL clássico presente em Guerrero & Spinelli (2017).

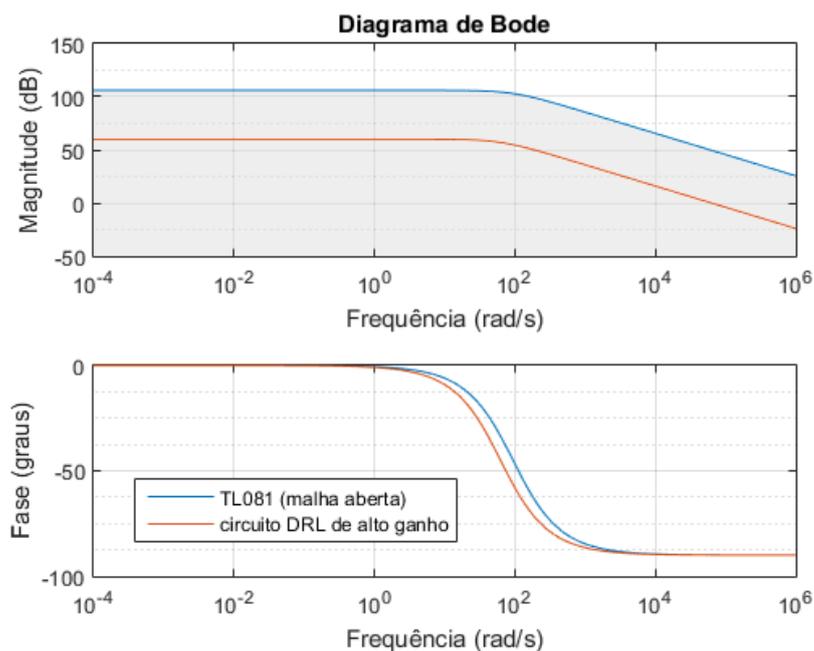


Fonte: Autor (2022).

A função de transferência do circuito em questão (de acordo com os dados retirados do artigo de referência) é mostrada na Eq. (4.7), e a comparação da sua resposta em frequência com a do TL081 é mostrada na Figura 4.12, evidenciando que o sistema é realizável.

$$A(s) = \frac{1000}{0,016 \cdot s + 1} \tag{4.7}$$

Figura 4.12 – Comparação entre o TL081 e o circuito DRL clássico presente em Guerrero & Spinelli (2017).

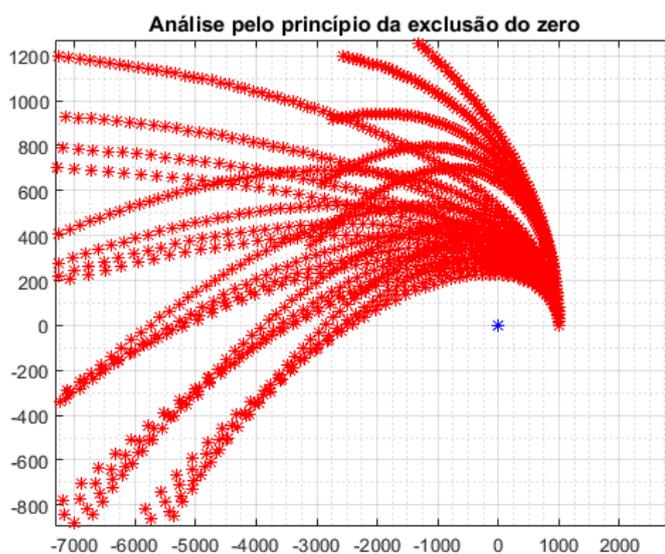


Fonte: Autor (2022).

O próximo passo, portanto, é analisar o controlador pelo princípio da exclusão do zero. Essa análise, ilustrada pela Figura 4.13, indica que o sistema é robustamente estável para as incertezas paramétricas consideradas.

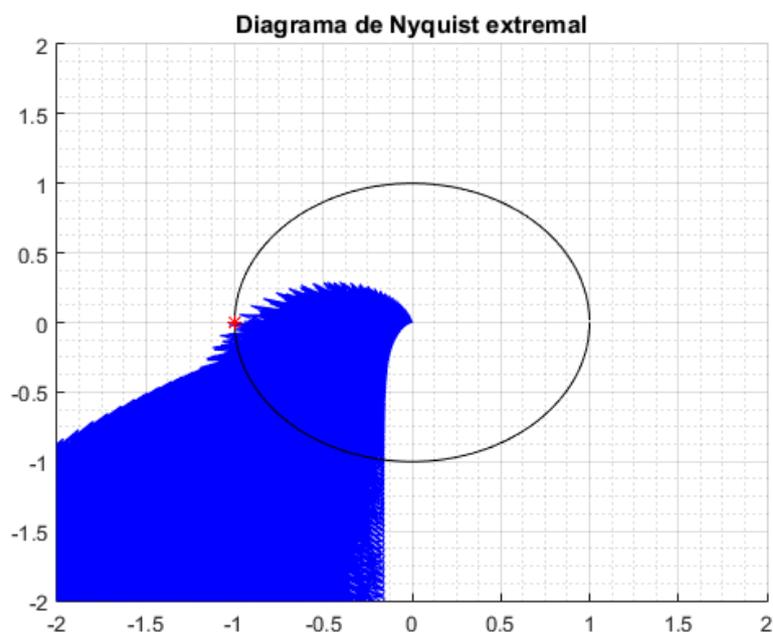
Checada a estabilidade absoluta do sistema, prossegue-se para a análise das margens de estabilidade relativa. Para essa análise, a divisão da hipercaixa Π em 36 partes não foi suficiente, visto que o diagrama de Nyquist acusou que o sistema seria instável. Essa situação demonstra a importância de checar a estabilidade robusta de um sistema com mais de uma ferramenta, de forma a garantir que os resultados obtidos não são fruto de uma imprecisão numérica. O resultado obtido a partir da divisão citada é o ilustrado na Figura 4.14.

Figura 4.13 – Análise através do princípio de exclusão do zero para o circuito DRL clássico presente em Guerrero & Spinelli (2017).



Fonte: Autor (2022).

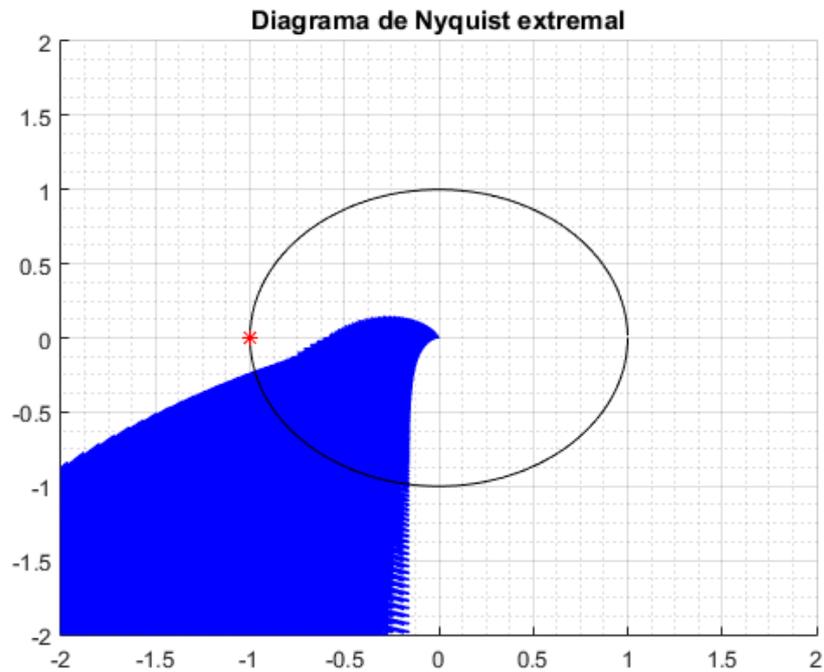
Figura 4.14 – Diagrama de Nyquist do sistema em malha aberta para o circuito DRL clássico de Guerrero & Spinelli (2017) com uma divisão inadequada da hipercaixa Π .



Fonte: Autor (2022).

Para poder realizar uma análise mais coerente, foi necessário realizar novas divisões na hipercaixa Π . Cada parâmetro foi dividido em 6 partes, gerando 216 subconjuntos em Π . O diagrama de Nyquist resultante dessa análise pode ser visto na Figura 4.15. Foi possível perceber, conforme o número de divisões aumentava, que a região central do diagrama de Bode sofria mais modificações, tendendo a uma curva bem comportada. O fato dessa região central ficar aumentada piora a estimativa, por exemplo, da margem de ganho extremal do sistema. Optou-se por parar de realizar as divisões em Π quando as margens de fase e de módulo parecessem, visualmente, mais confiáveis – ou seja, quando a região próxima ao ponto $(-1, 0)$ parecesse mais bem comportada.

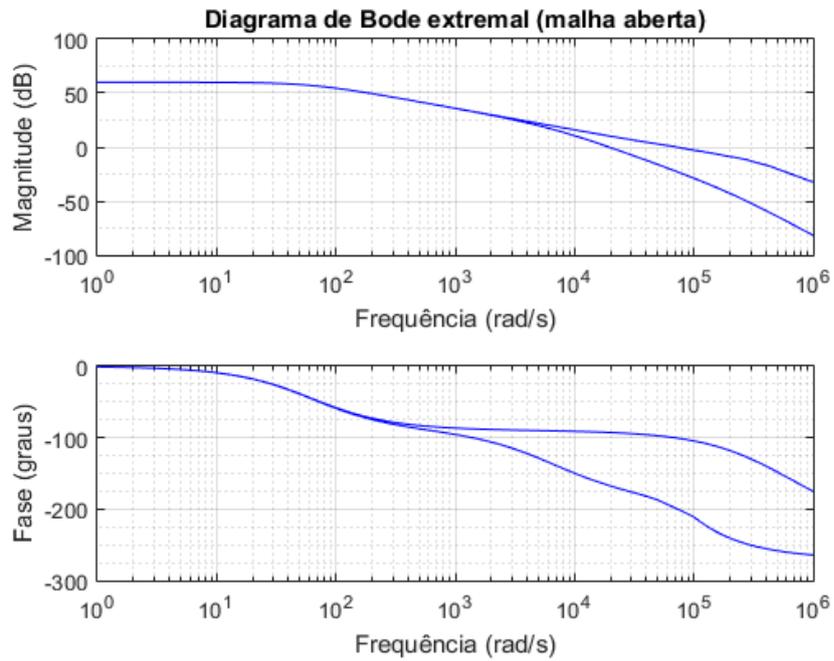
Figura 4.15 – Diagrama de Nyquist do sistema em malha aberta para o circuito DRL clássico de Guerrero & Spinelli (2017) com uma divisão mais adequada da hipercaixa Π .



Fonte: Autor (2022).

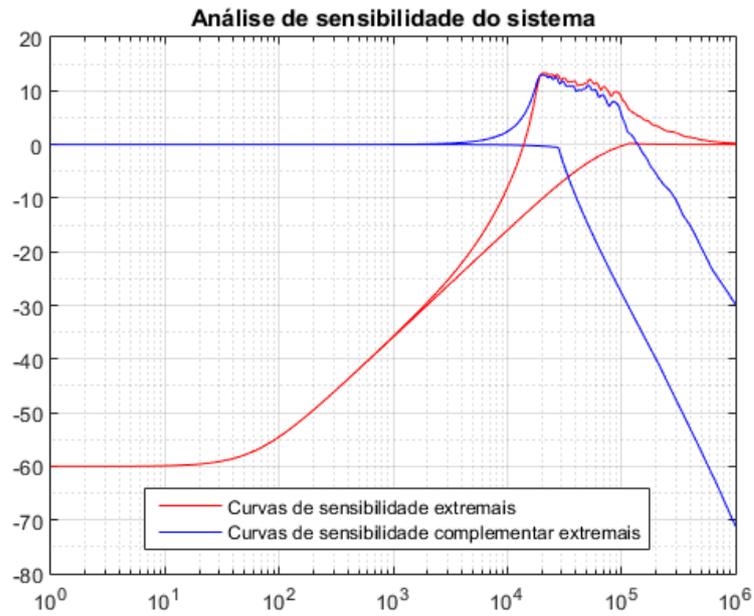
O diagrama de Bode de malha aberta extremal e as curvas de sensibilidade e sensibilidade complementar extremas podem ser vistos nas Figuras 4.16 e 4.17, respectivamente. Analisando as curvas, para a análise realizada o sistema obteve $PM = -19,5^\circ$, $GM = -5,14 \text{ dB}$ e $\Delta M = -13,3 \text{ dB}$. É possível observar, portanto, que o sistema possui péssimas margens de estabilidade relativas, apesar de ser robustamente estável do ponto de vista absoluto.

Figura 4.16 – Diagrama de Bode extremal do sistema em malha aberta para o circuito DRL clássico de Guerrero & Spinelli (2017).



Fonte: Autor (2022).

Figura 4.17 – Curvas de sensibilidade extremas para o circuito DRL clássico de Guerrero & Spinelli (2017).



Fonte: Autor (2022).

O fato do sistema ser absolutamente estável, mas apresentar margens de ganho e de fase extremas negativas (o que indica o instabilidade), pode ser explicado por uma peculiaridade do diagrama de Bode extremal: tais margens são encontradas olhando para a curva de ganho superior e a curva de fase inferior, as quais não possuem correlação direta (BHATTACHARYYA, CHAPPELLAT & KEEL, 1995). Essa análise acaba sendo mais conservadora, gerando uma extrapolação do pior caso. Isso evidencia ainda mais a importância de analisar não somente o diagrama de Bode extremal, mas também as curvas de sensibilidade e o diagrama de Nyquist, além da análise por ferramentas como o princípio de exclusão do zero.

Dentre as margens citadas, a margem de módulo extremal não possui o conservadorismo mostrado pelas outras duas margens, visto que os valores obtidos pela curva de sensibilidade e pelo diagrama de Nyquist irão coincidir. Ainda assim, a margem de módulo obtida está bem abaixo do critério adotado de -6 dB , mostrando que o sistema, em malha fechada, tem uma alta sensibilidade a ruídos.

Por fim, vale ressaltar que os resultados encontrados fazem sentido de acordo com a literatura, visto que sistemas com eletrodo a seco são mais difíceis de serem estabilizados devido à alta incerteza associada à impedância de tais componentes (XU *et al.*, 2011). Logo, o projeto de sistemas baseados em eletrodo a seco é, por consequência, mais desafiador do ponto de vista de engenharia.

4.4. ANÁLISE DO SISTEMA PI RESSONANTE DE HABERMAN & SPINELLI (2010, 2012)

O último sistema DRL a ser analisado é o proposto por Haberman & Spinelli (2010, 2012), o qual possui uma ação de controle integral, proporcional e ressonante. A proposta do sistema é a de utilizar a estrutura ressonante para elevar o ganho ao máximo na frequência que se deseja rejeitar, ou seja, a frequência da rede elétrica (50 Hz ou 60 Hz). Os valores considerados para análise são os descritos na Tabela 4.3.

Vale ressaltar que, para este estudo, não ficou claro nos artigos estudados como os parâmetros R_f , R_p , Z_o e Z_e foram considerados para fins de projeto. Em Haberman & Spinelli (2010), só é dito que Z_o e Z_e seriam um pior caso e foram considerados iguais a $200\text{ k}\Omega$ (o que não costuma ser o caso para eletrodos convencionais, mas que parece ser o caso do trabalho). Em Haberman & Spinelli (2012) é considerado, fora o eletrodo, que há uma resistência $R_p = 100\text{ k}\Omega$ em alguns ensaios experimentais. Dessa forma, foram utilizados os

dados presentes em Spinelli, Martínez & Mayosky (1999), o qual possui um dos autores em comum e mostra um conjunto de dados bem definidos para o modelo, os quais parecem ter sido utilizados como base para os trabalhos envolvendo o DRL do tipo PI ressonante.

Tabela 4.3 – Valores utilizados para a análise do sistema de Guerrero & Spinelli (2017).

Constante	Valores nominais	Valores intervalares	Observação
C_S	200 pF	[18 – 200] pF	–
C_b	200 pF	[116 – 300] pF	–
C_{Sup}	0 pF	[0 – 100] pF	–
C_p	2 pF	[0,06 – 3] pF	–
C_f	200 pF	Parâmetro do instrumento – incerteza não considerada.	Capacitância associada a blindagem dos cabos, AmpOp, circuitos de proteção e filtros RF.
R_f	10 kΩ	–	Resistência associada a entrada a um possível filtro de RF.
R_p	100 kΩ	–	Resistor de proteção na saída do DRL.
Z_o e Z_e	100 kΩ	[0 – 100] kΩ	Impedâncias das interfaces eletrodo-pele
N	1	–	Número de entradas do amplificador biopotencial utilizadas na estimação de V_{cm} .

Fonte: Autor (2022).

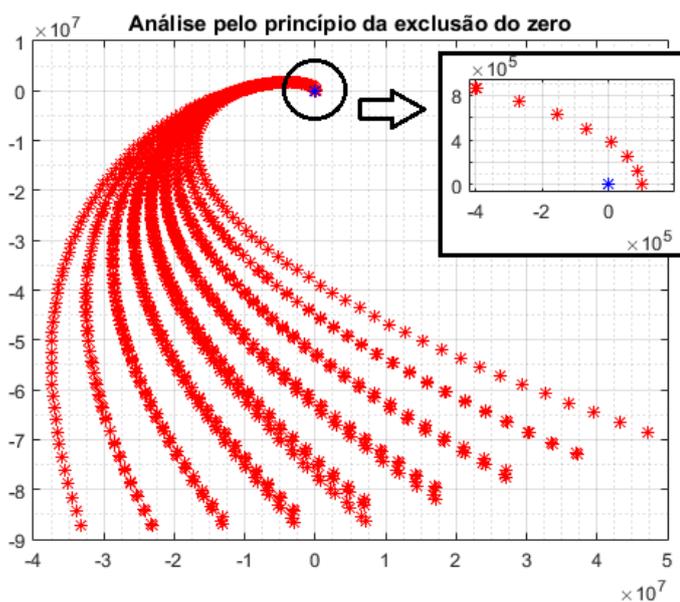
Outra peculiaridade do trabalho em questão é que, apesar do projeto ser pensado no domínio contínuo, o controlador foi implementado digitalmente. Essa proposta vem do fato de que, para implementar um controlador com ação ressonante capaz de rejeitar uma frequência específica, é necessária uma precisão nos componentes analógicos que pode ser muito mais difícil de alcançar do que utilizando um sistema digital (HABERMAN & SPINELLI, 2012). Dessa forma, ao contrário das seções anteriores, não será feita uma análise baseada em AmpOps, visto que eles não são utilizados na implementação desse tipo de sistema.

Prosseguindo com a análise, primeiro, deve-se definir a função de transferência do sistema DRL, o qual é dado pela Eq. (4.8). Mais detalhes sobre o projeto do controlador propriamente dito podem ser encontrados nas referências utilizadas (HABERMAN & SPINELLI, 2010; HABERMAN & SPINELLI, 2012).

$$A(s) = \frac{10^4 \cdot s^2 + 1,25 \cdot 10^7 \cdot s + 9,84 \cdot 10^8}{s^3 + 2,41 \cdot s^2 + 9,84 \cdot 10^4 \cdot s} \quad (4.8)$$

O próximo passo é, de posse do projeto do controlador, verificar a estabilidade absoluta do sistema através do princípio da exclusão do zero. Conforme ilustrado na Figura 4.18, o sistema possui uma estabilidade absoluta robusta.

Figura 4.18 – Princípio da exclusão do zero para o sistema DRL PI ressonante. A região ao redor da origem foi ampliada, evidenciando a estabilidade absoluta do sistema.

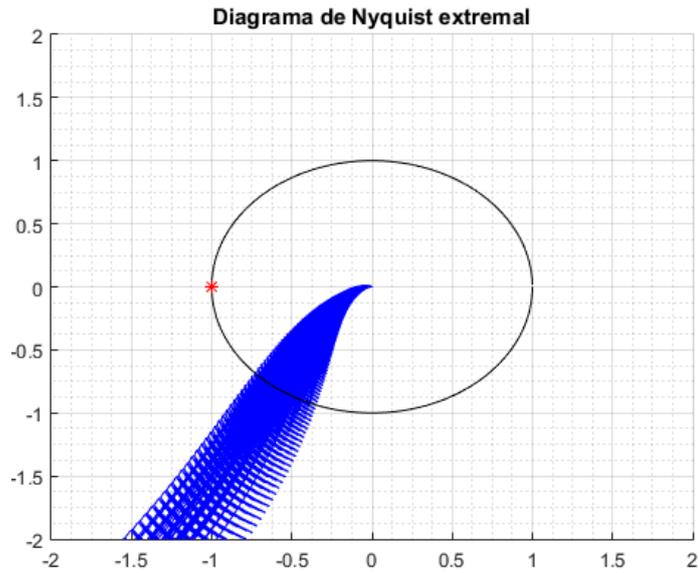


Fonte: Autor (2022).

Plotando o diagrama de Nyquist, tem-se o comportamento ilustrado pela Figura 4.19. A hipercaixa Π foi dividido em 36 partes, conforme feito na análise do DRL clássico de Winter & Webster (1983).

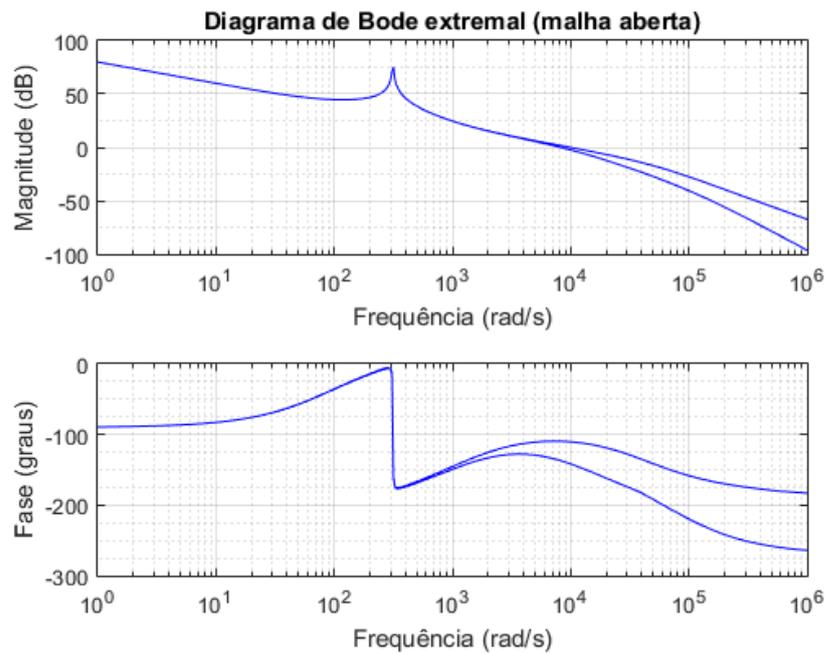
Visto que o diagrama de Nyquist não apresentou irregularidades como o diagrama gerado na análise de Guerreiro & Spinelli (2017), foram analisados, em seguida, o diagrama de Bode extremal e as curvas de sensibilidade e sensibilidade complementar extremas, conforme ilustrado pelas Figuras 4.20 e 4.21. A partir dos gráficos, foram obtidos $PM = 38,7^\circ$, $GM = 13,1 \text{ dB}$ e $\Delta M = -4,4 \text{ dB}$. A análise das margens extremas indica, portanto, uma boa margem de módulo e de ganho, mas uma margem de fase ligeiramente menor do que o desejado.

Figura 4.19 – Diagrama de Nyquist extremal para o DRL PI ressonante.



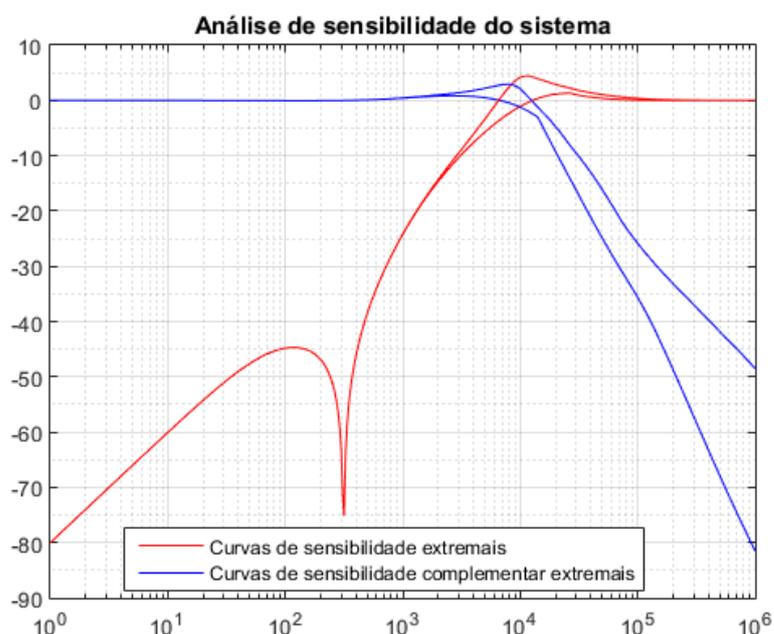
Fonte: Autor (2022).

Figura 4.20 – Diagrama de Bode extremal para o DRL PI ressonante.



Fonte: Autor (2022).

Figura 4.21 – Curvas de sensibilidade e sensibilidade complementar extremas para o DRL PI ressonante.



Fonte: Autor (2022).

É interessante avaliar o formato das curvas de sensibilidade extremas apresentadas na Figura 4.21. A depressão apresentada entre os valores de 100 – 1000 rad/s mostra o efeito causado pela parcela ressonante do controlador: uma atenuação mais intensa em uma frequência desejada, sem interferir significativamente em outras características do sistema em malha fechada.

4.5. CONCLUSÃO

As análises realizadas evidenciaram métricas que não constam na literatura sobre sistemas DRL, em especial as margens de módulo e ganho desses sistemas. Além disso, todas as margens levantadas foram avaliadas do ponto de vista do pior caso imaginável (curvas extremas). As métricas mostraram sistemas que, para as incertezas paramétricas consideradas, obtiveram: margens de fase e de ganho extremas maiores que o necessário, podendo tornar a resposta do sistema mais lenta ou com menor desempenho (sistema DRL clássico); instabilidade, se considerada a faixa de incerteza paramétrica (sistema DRL de alto ganho); desempenho próximo do esperado, mas com uma margem de fase ligeiramente abaixo do desejado (sistema DRL com estrutura PI ressonante).

O capítulo tratou, essencialmente, da utilização das ferramentas para fim de análise, sem entrar em detalhes sobre o projeto dos sistemas. O próximo capítulo irá tratar da síntese de um sistema DRL com base, também, nas ferramentas discutidas.

5. SÍNTESE DE SISTEMAS DRL BASEADA EM CONTROLE ROBUSTO PARAMÉTRICO

Neste capítulo, é discutido o projeto de sistemas DRL baseado na teoria apresentada nos capítulos anteriores. O controlador projetado é do tipo *lead-lag*, baseado em um único amplificador operacional, cuja função de transferência foi encontrada através de um processo de *loop-shaping* utilizando os diagramas de Bode extremas.

5.1. DEFINIÇÃO DO PROBLEMA

O projeto de sistemas DRL, como já foi visto, depende de parâmetros incertos (impedâncias da interface eletrodo-pele e acoplamentos capacitivos) e de parâmetros associados ao instrumento (resistor de proteção, número de entradas do equipamento, filtros de RF, entre outros). Para este projeto, decidiu-se adotar os parâmetros da tabela 5.1, cujos valores do projeto nominal foram baseados em Spinelli, Martínez & Mayosky (1999).

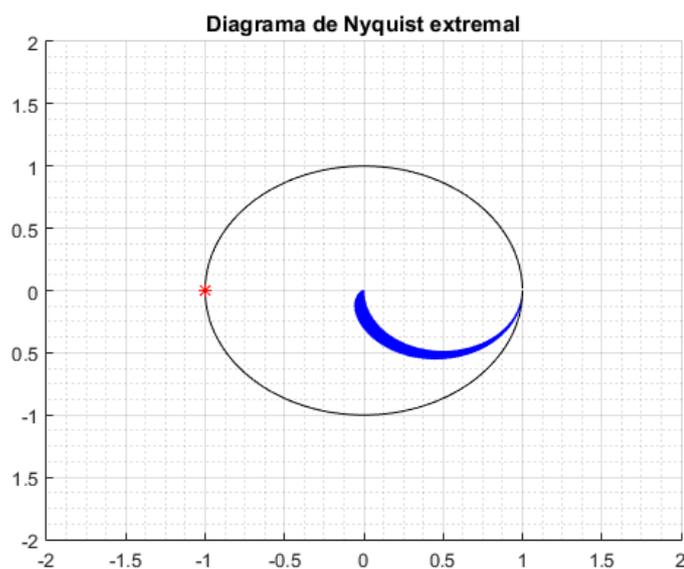
Tabela 5.1 – Valores utilizados para o projeto do sistema.

Constante	Valores nominais	Valores intervalares	Observação
C_s	200 pF	[18 – 200] pF	–
C_b	200 pF	[116 – 300] pF	–
C_{Sup}	0 pF	[0 – 100] pF	–
C_p	2 pF	[0,06 – 3] pF	–
C_f	200 pF	Parâmetro do instrumento – incerteza não considerada.	Associado ao filtro de RF.
R_f	10 kΩ	Parâmetro do instrumento – incerteza não considerada.	Associado ao filtro de RF.
R_p	100 kΩ	Parâmetro do instrumento – incerteza não considerada.	Resistência de proteção na saída do DRL.
Z_o e Z_e	100 kΩ	[0 – 100] kΩ	Impedâncias das interfaces eletrodo-pele
N	2	–	Número de entradas do amplificador biopotencial utilizadas na estimação de V_{cm} .

Fonte: Autor (2022).

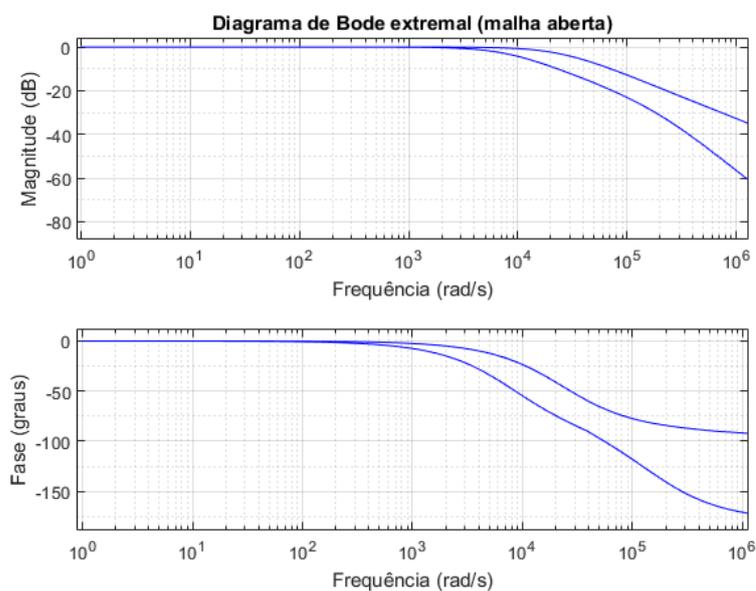
Definidos os parâmetros do modelo, deve-se fazer um estudo da resposta em malha aberta do sistema $G(s)$. Os diagramas extremais de Nyquist e de Bode referentes à $G(s)$ podem ser vistos nas Figuras 5.1 e 5.2, respectivamente. Todos os gráficos referentes às análises extremas foram feitos com a hipercaixa Π dividido em 36 partes, como feito em algumas das análises do capítulo 4. Além disso, foi escolhido $N_\lambda = 3$, 500 pontos para a análise na frequência e uma região de análise na faixa $[1 - 10^6 \text{rad/s}]$.

Figura 5.1 – Diagrama de Nyquist extremal do sistema $G(s)$ em malha aberta.



Fonte: Autor (2022).

Figura 5.2 – Diagrama de Bode extremal do sistema $G(s)$ em malha aberta.



Fonte: Autor (2022).

Percebe-se que a planta não possui um ganho alto nas baixas frequências – inclusive no 60 Hz (que é a principal frequência de interesse). Além disso, o sistema possui unicamente dois polos, podendo ter um atraso de fase máximo de 180°. Deve-se ressaltar, novamente, que a utilização de um amplificador operacional no projeto irá acarretar em, no mínimo, a presença de mais um polo, o que pode causar a instabilidade em malha fechada. Diante disso, foram definidos os seguintes objetivos para guiar o projeto do sistema de controle, os quais pareceram razoáveis de acordo com a literatura estudada (WINTER & WEBSTER 1983; GUERRERO & SPINELLI, 2017):

- Deve-se garantir as margens extremas $PM \geq 45^\circ$, $GM \geq 10 \text{ dB}$ e $\Delta M \geq -6 \text{ dB}$;
- A largura de banda deve ser, no mínimo, igual a 1 kHz (ou $3,214 \cdot 10^3 \text{ rad/s}$);
- O ganho estático do controlador deve ser de, no mínimo, 60 dB.

Para atingir os objetivos de projeto, optou-se por utilizar um controlador do tipo *lead-lag*, o qual é brevemente introduzido a seguir.

5.2. CONTROLADORES LEAD-LAG

Um controlador do tipo *lead-lag* (ou atraso e avanço de fase) pode ser descrito pela seguinte função de transferência (OGATA, 2010):

$$C(s) = K \cdot \frac{(T_{z1}s+1)}{(T_{p1}s+1)} \cdot \frac{(T_{z2}s+1)}{(T_{p2}s+1)} \quad (5.1)$$

Onde: K é o ganho estático do sistema; T_{p1} e T_{z1} são, respectivamente, as constantes de tempo associadas ao polo e zero da parcela de atraso de fase; e T_{p2} e T_{z2} são as constantes de tempo associadas à parcela de avanço de fase. Obrigatoriamente, é necessário que o compensador possua $T_{p1} > T_{z1}$ e $T_{z2} > T_{p2}$.

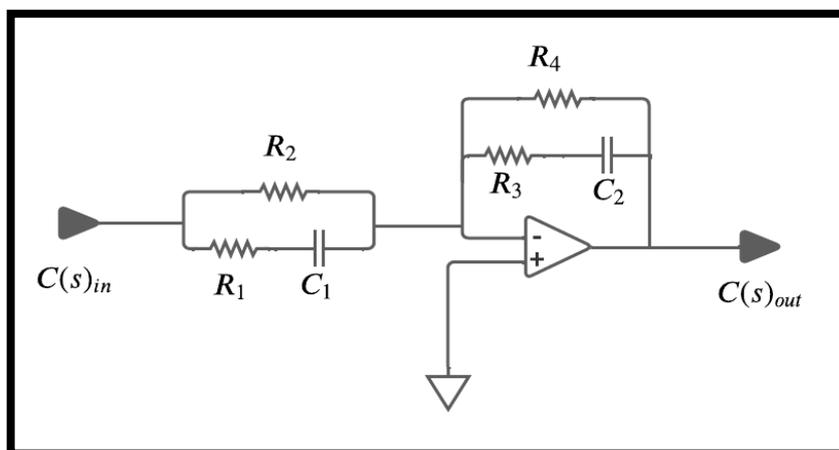
O controle *lead-lag* é uma estrutura que se encaixa muito bem em projetos onde o interesse principal se encontra no domínio da frequência. Enquanto a parcela de atraso de fase gera um decaimento de 20 dB/década em uma região limitada, junto com uma variação de fase máxima de 90° momentânea nessa região, a parcela de avanço de fase tem ação contrária, proporcionando um aumento de 20 dB/década e uma variação de fase máxima possível de

$+90^\circ$. Somado a isso, pode-se adicionar um ganho no sistema para deslocar a curva de ganho conforme desejado.

As características citadas de um controlador *lead-lag* proporcionam ao projetista a capacidade de moldar a curva da resposta em frequência do sistema em malha aberta de acordo com as características desejadas, acarretando em um processo conhecido como *loop-shaping* (ÄSTROM & MURRAY, 2008). Pensando em um sistema sujeito a incertezas paramétricas, o *loop-shaping* pode ser realizado convencionalmente a partir de um diagrama de Bode extremal.

Há várias formas de se projetar um compensador *lead-lag* eletronicamente. Para o caso em estudo, optou-se por uma estrutura que dependesse de um único amplificador operacional, aumentando somente o número de componentes passivos em relação ao circuito DRL clássico. Tal decisão foi tomada de forma a não aumentar muito a complexidade e o custo do sistema do ponto de vista de uma possível confecção de um equipamento. O circuito utilizado foi retirado de Ogata (2010), e pode ser visto na Figura 5.3.

Figura 5.3 – Circuito do controlador *lead-lag* implementado.



Fonte: Autor (2022).

A função de transferência $C(s)$ do circuito, de acordo com a Figura 5.3, é dada por:

$$C(s) = -\frac{R_4}{R_2} \cdot \left(\frac{R_3 C_2 s + 1}{(R_3 + R_4) C_2 s + 1} \right) \cdot \left(\frac{(R_1 + R_2) C_1 s + 1}{R_1 C_1 s + 1} \right) \quad (5.2)$$

Logo, fazendo a correspondência entre as constantes de tempo do controlador *lead-lag* e a Eq. (5.2), podem-se calcular os componentes na seguinte ordem:

-
- Resistores R_4 e R_2 (ganho do sistema);
 - Capacitor C_2 e resistor R_3 (alocação de um par polo-zero do sistema);
 - Capacitor C_1 e resistor R_1 (alocação de outro par polo-zero do sistema).

5.3. PROJETO DE UM SISTEMA DRL ROBUSTO

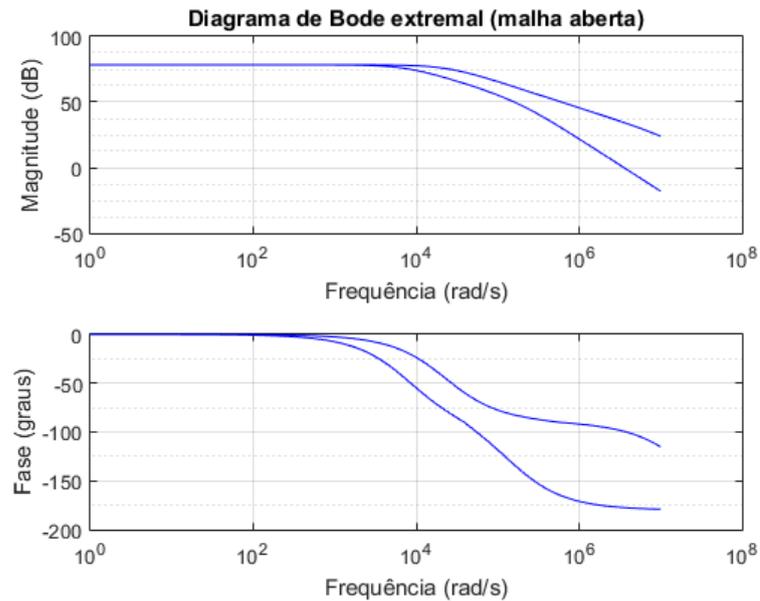
Com o problema e a estrutura do controlador definidos, a próxima etapa do projeto é encontrar o ganho e as constantes de tempo adequadas para o sistema DRL. O primeiro passo adotado foi o cálculo do ganho, pensando também na questão da implementação eletrônica utilizando um amplificador operacional. Uma boa prática de projeto para amplificadores envolvendo AmpOps é utilizar, como ganho máximo, um valor de até 20 dB menor que o ganho de malha aberta do sistema. Para ganhos mais altos, o sistema começa a apresentar erros muito altos no valor esperado, devido a efeitos como a deriva térmica do AmpOp e dos próprios componentes (CARTER & MANCINI, 2018).

Como o ganho máximo do TL081 é de $2 \cdot 10^5\text{ V/V}$ (106 dB), foi considerado que o maior ganho possível seria de 86 dB . De forma a ter alguma margem extra para o valor, adotou-se um ganho um pouco menor que 80 dB , mais precisamente o valor de $78,42\text{ dB}$ (ou $8,333 \cdot 10^3\text{ V/V}$). Esse valor foi escolhido por também ser facilmente implementável com os valores comerciais de resistores, podendo ser utilizado um resistor de $10\text{ M}\Omega$ e um de $1,2\text{ k}\Omega$.

Calculado o ganho, verificou-se o formato da curva de resposta em frequência para avaliar como o resto da estrutura do controlador deve ser definida. O diagrama de bode extremal para o sistema em malha aberta, considerando somente um controlador com ganho proporcional, pode ser visto na Figura 5.4.

O próximo passo do projeto é definir uma largura de banda adequada para o sistema. Para isso, deve-se olhar para a curva de magnitude inferior, verificando o ganho ou atenuação necessários para atingir a frequência de operação desejada do sistema. Optou-se por definir uma largura de banda igual a $5 \cdot 10^4\text{ rad/s}$ (o que dá em torno de $7,95\text{ kHz}$). Nessa frequência, o ganho do sistema é igual a, aproximadamente, 60 dB . Portanto, o controlador deve gerar uma atenuação de 60 dB na frequência desejada.

Figura 5.4 – Resposta em malha aberta considerando somente um ganho proporcional.



Fonte: Autor (2022).

Para gerar a atenuação desejada, alocou-se o polo de atraso de fase do controlador na frequência $a \cdot \omega_c$. Isso significa que a constante de tempo relacionada a esse polo, T_{p1} , é dada por (BHATTACHARYYA, CHAPPELLAT & KEEL, 1995):

$$T_{p1} = \frac{1}{a \cdot \omega_c} \quad (5.3)$$

Onde a é a atenuação desejada (em V/V) e ω_c é a largura de banda (ou frequência de cruzamento de ganho). Utilizando a fórmula dada, obtêm-se uma constante de tempo $T_{p1} = 20 \text{ ms}$. A constante de tempo do zero associado ao atraso de fase, por sua vez, foi alocada de forma que a diminuição no ganho, devido ao controlador, parasse na frequência ω_c , ou seja:

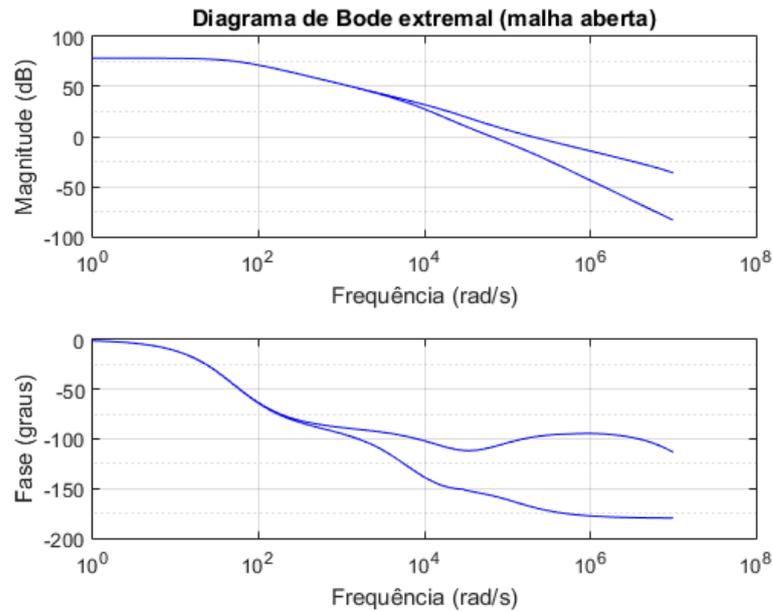
$$T_{z1} = \frac{1}{\omega_c} \quad (5.4)$$

Dessa forma, tem-se que $T_{z1} = 20 \mu\text{s}$. Logo, o controlador, somente com o atraso de fase e o ganho, possui a seguinte função de transferência:

$$A_1(s) = 8,333 \cdot 10^3 \cdot \frac{20 \cdot 10^{-6} \cdot s + 1}{20 \cdot 10^{-3} \cdot s + 1} \quad (5.5)$$

Analisando a função de transferência do sistema em malha aberta, agora com a parcela referente ao atraso de fase, obtêm-se o diagrama de Bode extremal visto na Figura 5.5.

Figura 5.5 – Resposta em malha aberta considerando o ganho proporcional e a parcela de atraso de fase.

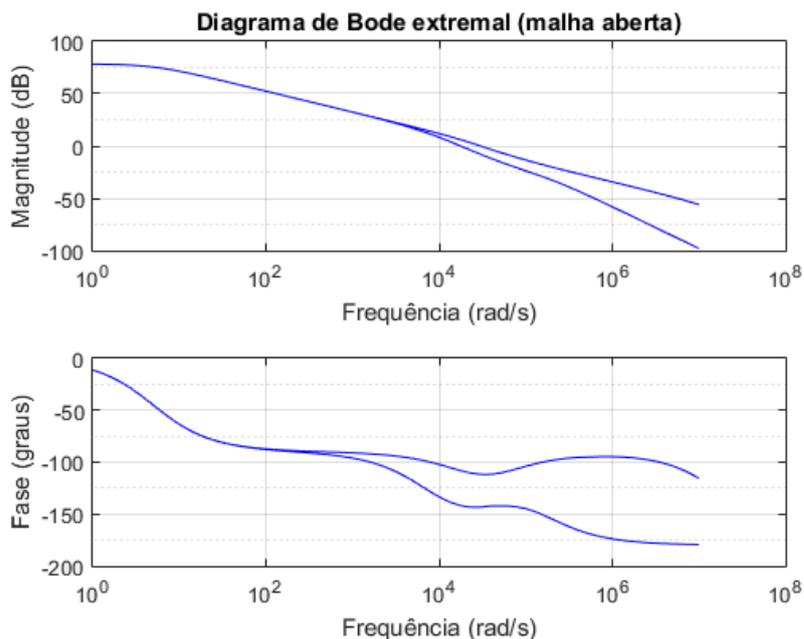


Fonte: Autor (2022).

Avaliando os diagramas da Figura 5.5, é possível perceber que o sistema ficou com uma margem de fase extremal muito baixa ($PM < 15^\circ$). Após essa avaliação parcial, optou-se por mover o polo da parcela de atraso de fase para uma década antes da frequência $a \cdot \omega_c$, o que gera uma melhoria na margem de fase e diminui, em troca, a largura de banda do sistema. Após esse ajuste, têm-se a função de transferência apresentada na Eq. (5.6) e o diagrama de Bode extremal apresentado na Figura 5.6.

$$A_2(s) = 8,333 \cdot 10^3 \cdot \frac{20 \cdot 10^{-6} \cdot s + 1}{200 \cdot 10^{-3} \cdot s + 1} \quad (5.6)$$

Figura 5.6 – Resposta em malha aberta considerando o ganho proporcional e a parcela de atraso de fase (após o ajuste do polo de atraso de fase).



Fonte: Autor (2022).

A largura de banda obtida, nessa nova fase intermediária, foi de aproximadamente $1,76 \cdot 10^4 \text{ rad/s}$, o que equivale a $2,8 \text{ kHz}$. Tal valor foi considerado adequado de acordo com os requisitos de projeto estabelecidos.

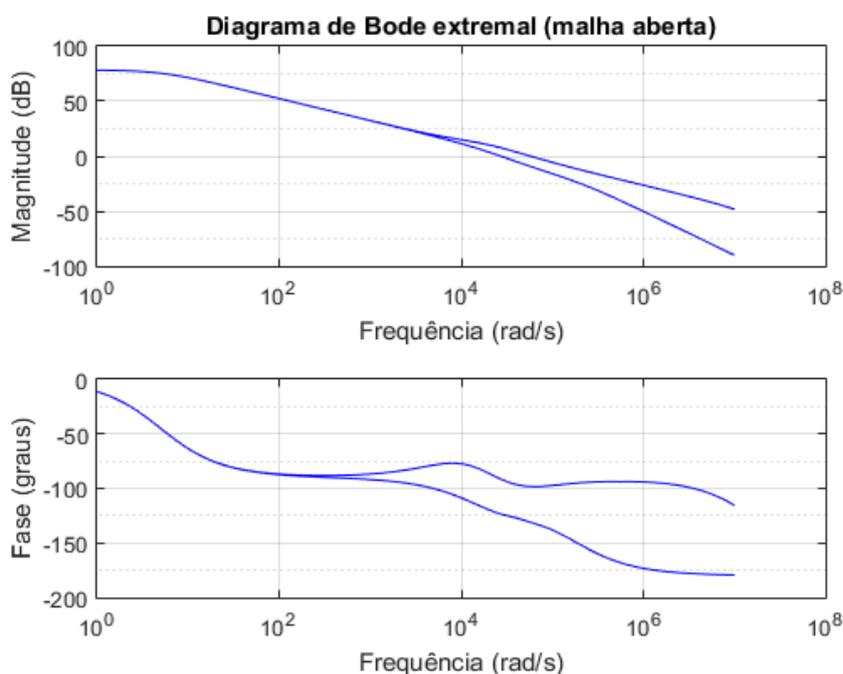
Analisando a margem de fase extremal do sistema para esse caso, o valor obtido foi $PM = 36,8^\circ$. Portanto, é preciso realizar uma compensação de fase na frequência de cruzamento de ganho superior, a qual vale $3 \cdot 10^4 \text{ rad/s}$. Para esse fim, utiliza-se a parcela de avanço de fase do controlador *lead-lag*.

Optou-se por alocar o polo do avanço de fase em $2 \cdot 10^4 \text{ rad/s}$ de forma que, na frequência de ganho superior, o compensador de avanço de fase estivesse finalizando a sua atuação, gerando um avanço de fase aproximado de 10° necessário. O zero associado ao avanço de fase foi alocado por tentativa e erro em um valor razoavelmente próximo ao polo, até se obter o formato das curvas de resposta em frequência desejada. Esse procedimento indicou que uma frequência razoável para o zero da função de transferência seria em, aproximadamente, $8 \cdot 10^3 \text{ rad/s}$. Em termos de constantes de tempo, isso quer dizer que se obteve $T_{p2} = 50 \mu\text{s}$ e $T_{z2} = 125 \mu\text{s}$. Logo, a função de transferência do sistema *lead-lag* obtido é dada por:

$$A_3(s) = 8,333 \cdot 10^3 \cdot \left(\frac{20 \cdot 10^{-6} \cdot s + 1}{200 \cdot 10^{-3} \cdot s + 1} \right) \cdot \left(\frac{125 \cdot 10^{-6} \cdot s + 1}{50 \cdot 10^{-6} \cdot s + 1} \right) \quad (5.7)$$

O diagrama de Bode extremal para o sistema em malha aberta com o compensador *lead-lag* é ilustrado na Figura 5.7. A análise do diagrama mostrou uma largura de banda mínima de $2,71 \cdot 10^4 \text{ rad/s}$ (ou $4,31 \text{ kHz}$) e uma margem de fase extremal de 49° (a frequência de cruzamento de ganho superior foi igual a $5,75 \cdot 10^4 \text{ rad/s}$). Por fim, o ganho estático do controlador foi de $78,42 \text{ dB}$, o que indica que todos os requisitos de projeto foram atendidos.

Figura 5.7 – Resposta em malha aberta considerando o *lead-lag* ideal projetado.

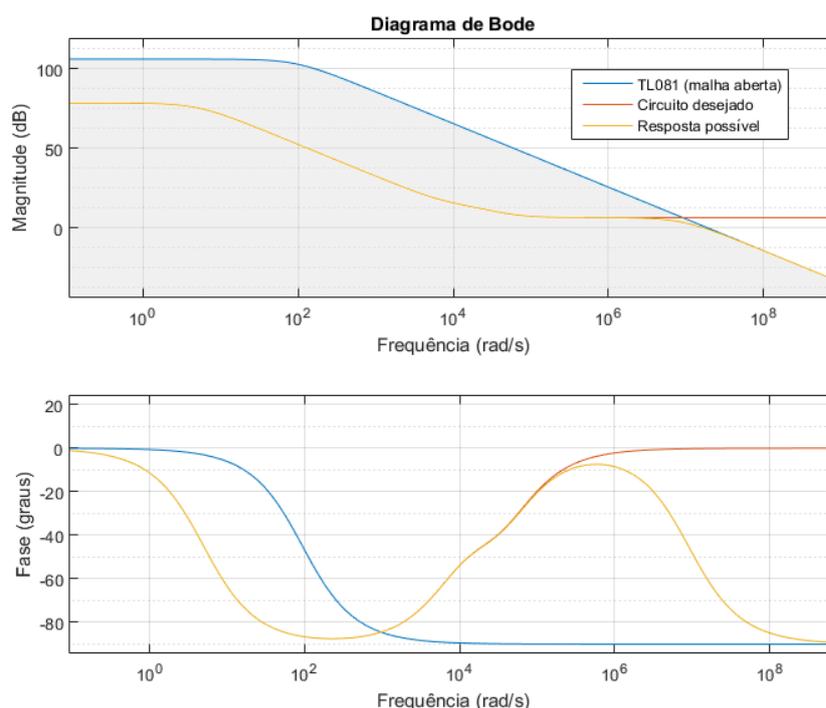


Fonte: Autor (2022).

De posse da função de transferência do compensador *lead-lag*, deve-se avaliar o comportamento não ideal do sistema – o que ocorre devido à largura de banda limitada do AmpOp utilizado. Para fazer tal avaliação, os diagramas de Bode do AmpOp em malha aberta e do controlador projetado devem ser plotados em um mesmo gráfico. O local de cruzamento entre as curvas de ganho é onde ficará o polo adicional do sistema devido às características do componente. As curvas citadas, bem como a curva que representa a resposta física possível de ser obtida para o DRL *lead-lag*, podem ser observadas na Figura 5.8.

Figura 5.8 – Resposta do controlador *lead-lag* considerando as características não ideais do

AmpOp.



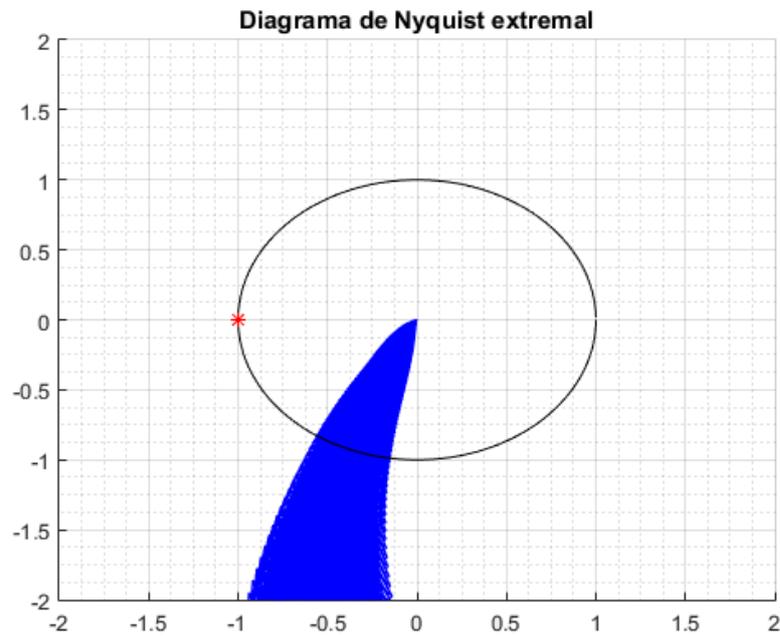
Fonte: Autor (2022).

A análise das curvas indicou que esse polo adicional seria incluído na frequência aproximada de $9,048 \cdot 10^6 \text{ rad/s}$ (que equivale a uma constante de tempo de, aproximadamente, $1,11 \cdot 10^{-7} \text{ s}$). Por fim, a função de transferência do controlador que de fato irá atuar na planta é dada pela Eq. (5.8):

$$A(s) = 8,333 \cdot 10^3 \cdot \left(\frac{20 \cdot 10^{-6} \cdot s + 1}{200 \cdot 10^{-3} \cdot s + 1} \right) \cdot \left(\frac{125 \cdot 10^{-6} \cdot s + 1}{50 \cdot 10^{-6} \cdot s + 1} \right) \cdot \left(\frac{1}{1,11 \cdot 10^{-7} \cdot s + 1} \right) \quad (5.8)$$

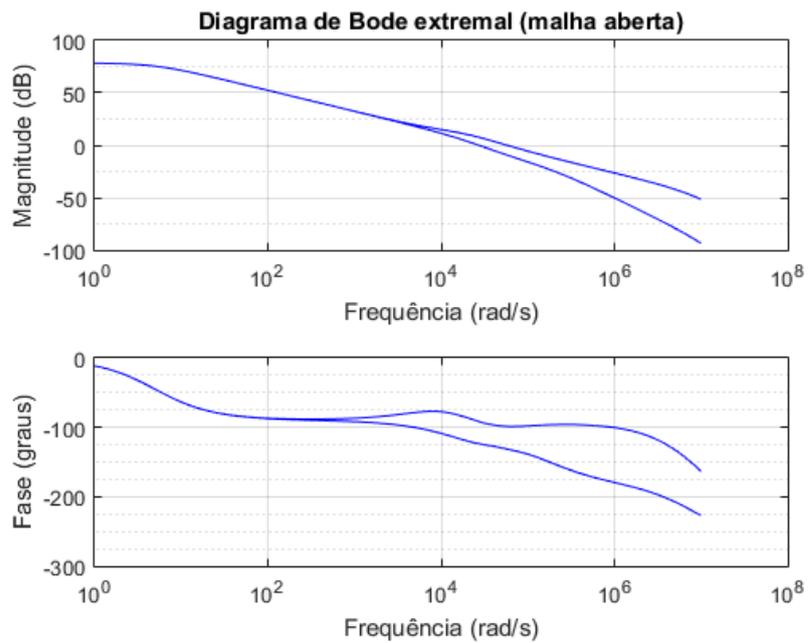
A última etapa de avaliação do projeto é verificar se as características do sistema em malha aberta e malha fechada atendem aos requisitos de projeto desejados, mesmo diante do comportamento não ideal do AmpOp. Os diagramas de Nyquist e de Bode extremais são ilustrados nas Figuras 5.9 e 5.10. Além disso, as curvas de sensibilidade e sensibilidade complementar extremais podem ser observadas na Figura 5.11.

Figura 5.9 – Diagrama de Nyquist de malha aberta considerando as características não ideais do AmpOp.



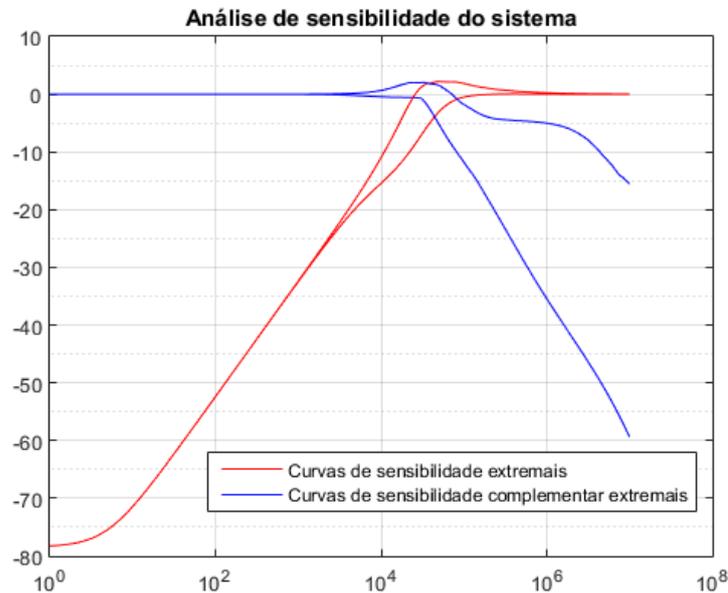
Fonte: Autor (2022).

Figura 5.10 – Diagrama de Bode de malha aberta considerando as características não ideais do AmpOp.



Fonte: Autor (2022).

Figura 5.11 – Curvas de sensibilidade extremas para o sistema $G(s)$ em malha fechada com o *lead-lag* ideal projetado.



Fonte: Autor (2022).

A avaliação final do sistema evidenciou margens extremas iguais a $PM = 48,7^\circ$, $GM = 26,81 \text{ dB}$ e $\Delta M = -2,19 \text{ dB}$. A frequência de cruzamento de ganho inferior obtida se manteve em $4,31 \text{ kHz}$, assim como o ganho estático de $78,42 \text{ dB}$. Logo, o projeto do ponto de vista de controle foi finalizado.

5.4. CÁLCULO DOS VALORES DOS COMPONENTES PARA TESTES EM BANCADA

Para implementar o sistema que seria utilizado nos testes experimentais, foram calculados valores de componentes que poderiam ser utilizados para obter as constantes de tempo do controlador. Os resistores de ganho, como citado anteriormente, já foram definidos, sendo $R_4 = 10 \text{ M}\Omega$ e $R_2 = 1,2 \text{ k}\Omega$. Analisando a Eq. (5.2) e as constantes de tempo obtidas, pode-se chegar ao seguinte sistema de equações:

$$\begin{cases} R_3 \cdot C_2 = 20 \cdot 10^{-6} \\ (R_3 + 10^6) \cdot C_2 = 200 \cdot 10^{-3} \\ (R_1 + 1,2 \cdot 10^3) \cdot C_1 = 125 \cdot 10^{-6} \\ R_1 C_1 = 50 \cdot 10^{-6} \end{cases} \quad (5.9)$$

Analisando o sistema de equações, é possível perceber que o mesmo tem solução única e bem definida. A resolução do sistema gera, para os componentes, os seguintes resultados: $R_1 = 800 \Omega$, $C_1 = 62,5 \text{ nF}$, $R_3 = 1 \text{ k}\Omega$, $C_2 = 20 \text{ nF}$. Valores próximos ou iguais aos calculados para as resistências e capacitâncias podem ser facilmente obtidos com componentes discretos, seja fazendo aproximações nos valores ou realizando a combinação de componentes.

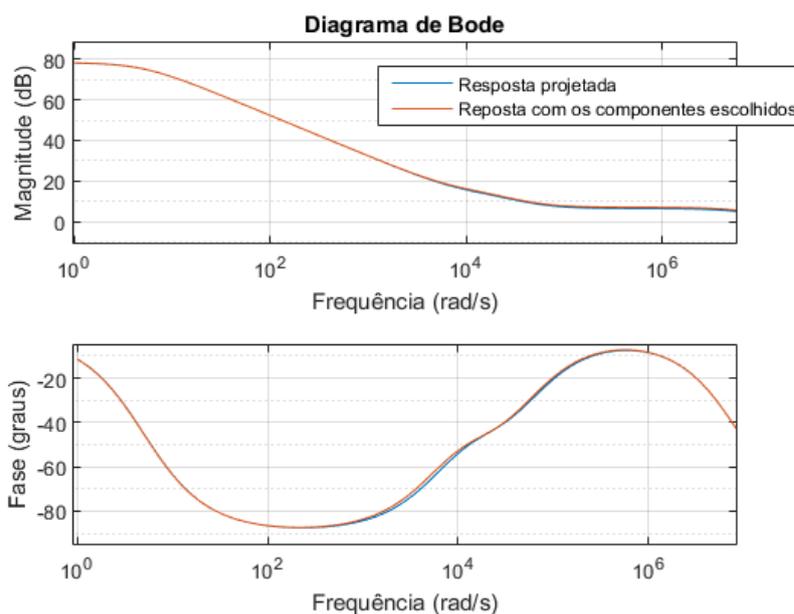
Os valores reais dos componentes utilizados foram medidos com um multímetro, de forma a avaliar se a função de transferência implementada experimentalmente iria desviar muito da desejada. Os valores medidos foram: $R_1 = 805 \Omega$, $R_2 = 1,2 \text{ k}\Omega$, $R_4 = 10,05 \text{ M}\Omega$, $1,08 \text{ k}\Omega$, $C_1 = 71 \text{ nF}$ e $C_2 = 20 \text{ nF}$. Dessa forma, a função de transferência do sistema eletrônico confeccionado, considerando o polo adicional do AmpOp, é dada pela Eq. (5.10):

$$A(s) = 8,333 \cdot 10^3 \cdot \left(\frac{21,60 \cdot 10^{-6} \cdot s + 1}{201,00 \cdot 10^{-3} \cdot s + 1} \right) \cdot \left(\frac{142,36 \cdot 10^{-6} \cdot s + 1}{57,16 \cdot 10^{-6} \cdot s + 1} \right) \cdot \left(\frac{1}{1,11 \cdot 10^{-7} \cdot s + 1} \right) \quad (5.10)$$

Na eq. (5.10), o sinal negativo (indicando que a configuração do AmpOp é inversora) foi omitido. Isto porque, na prática, tal sinal está relacionado à realimentação negativa do sistema de controle, não precisando ser considerado para a análise em malha aberta do sistema. Entretanto, no momento de levantar a curva de resposta em frequência do controlador experimentalmente, esse sinal precisa ser considerado (como relatado no capítulo 6).

A Figura 5.12 ilustra a comparação entre os diagramas de bode da função de transferência da Eq. (5.8) e a da Eq. (5.10), evidenciando que o desvio entre os valores das constantes de tempo projetadas e as implementadas não foram significativos. Dessa forma, o projeto foi considerado adequado de acordo com as simulações realizadas.

Figura 5.12 – Desvio entre a resposta projetada e a resposta com os componentes eletrônicos escolhidos.



Fonte: Autor (2022).

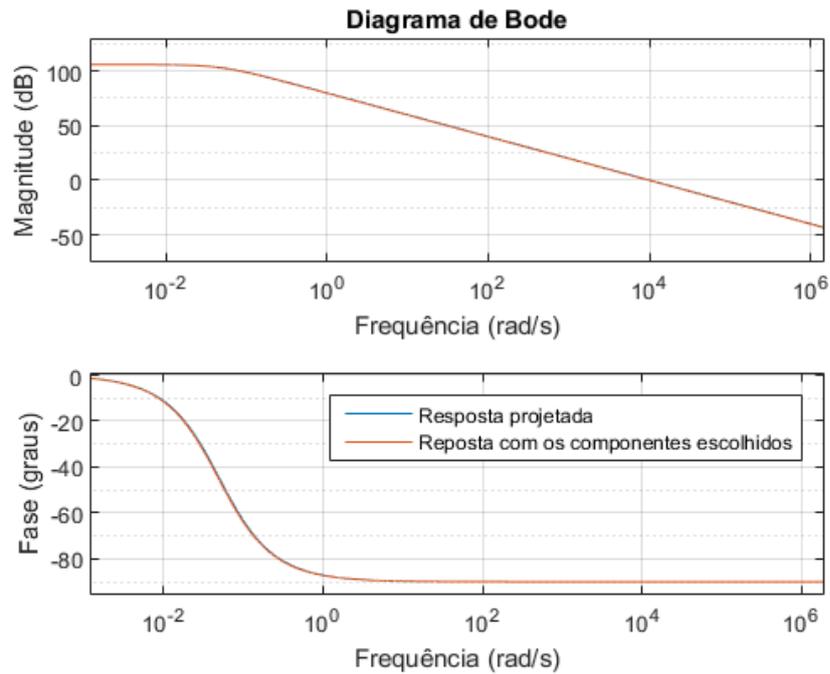
5.5. PROJETO DO DRL CLÁSSICO

Para fins de comparação, um sistema DRL clássico, com a mesma estrutura vista no trabalho clássico de Winter & Webster (1983) (mas com uma constante de tempo diferente), também foi implementado eletronicamente. Para a planta em questão, o sistema DRL clássico que gera uma margem de fase de, aproximadamente, 45° é um que possui uma constante de tempo de $100 \mu s$ (SPINELLI, MARTÍNEZ & MAYOSKY, 1999). Adotando $R = 1 k\Omega$ e $C = 100 nF$, o circuito possuirá a constante de tempo desejada.

O sistema foi implementado fisicamente com os valores medidos $R = 995 \Omega$ e $C = 103 nF$, o que resulta em uma constante de tempo, na prática, de $102,49 \mu s$. A comparação entre as respostas pode ser realizada através da Figura 5.13.

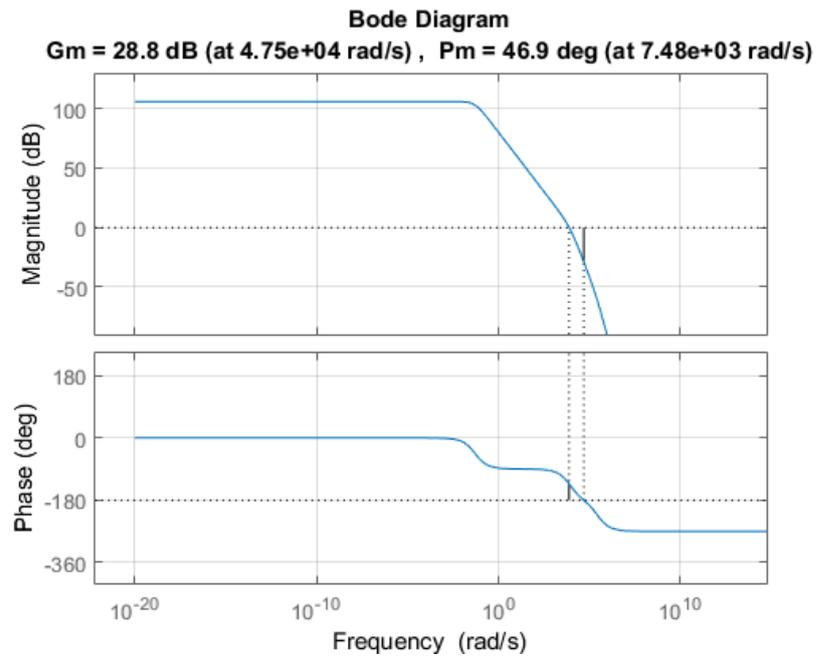
A resposta da função de transferência em malha aberta, para a planta com valores nominais, pode ser vista na Figura 5.14. A margem de fase obtida, considerando somente o projeto nominal, é de $46,9^\circ$.

Figura 5.13 – Comparação entre as respostas desejada e a implementada com os componentes escolhidos para o sistema DRL clássico.



Fonte: Autor (2022).

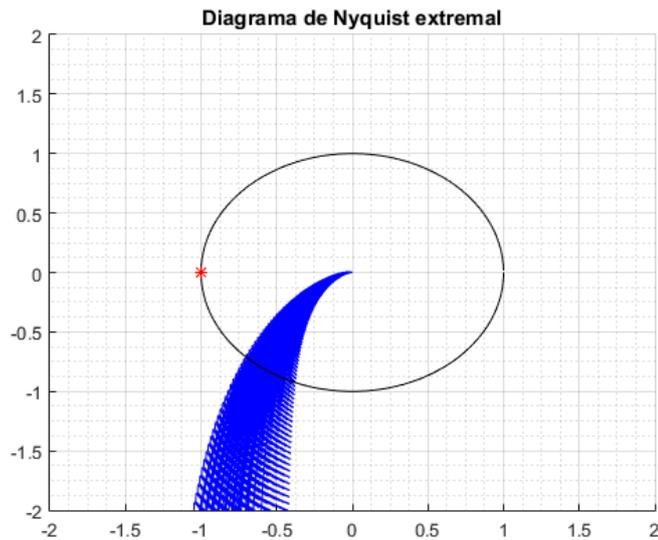
Figura 5.14 – Margens de ganho e de fase para o sistema nominal com o sistema DRL clássico.



Fonte: Autor (2022).

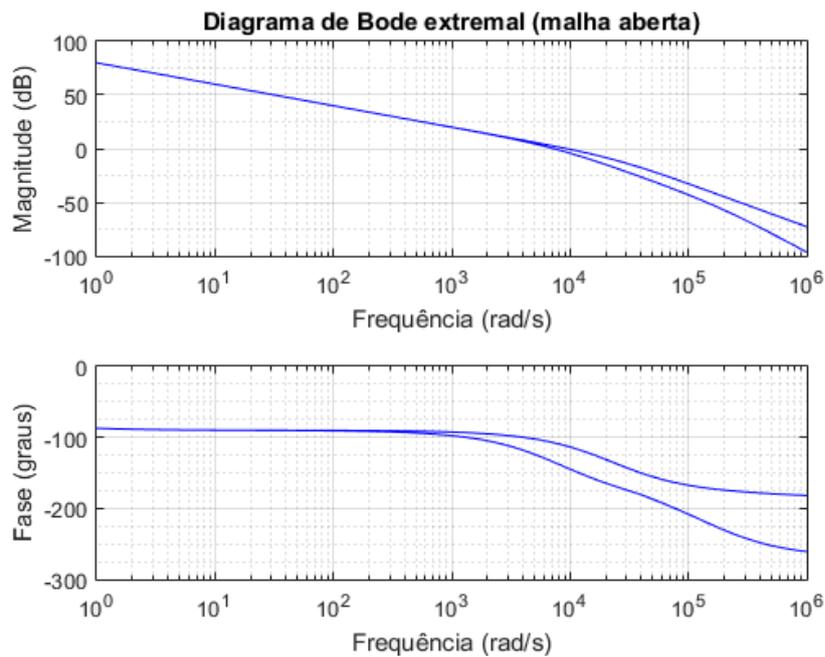
As Figuras 5.15 e 5.16 ilustram, respectivamente, os diagramas de Nyquist e Bode extremais. Analisando as curvas, é possível verificar que, para o sistema DRL clássico, temos as margens extremas $PM = 37,5^\circ$ e $GM = 17,41 \text{ dB}$. Além disso, a largura de banda mínima do sistema é 7241 rad/s (ou $1,15 \text{ kHz}$). Na Figura 5.17, podem-se observar as curvas de malha fechada do sistema, evidenciando uma margem de módulo de $\Delta M = -4,29 \text{ dB}$.

Figura 5.15 – Diagrama de Nyquist extremal para o sistema em estudo com o DRL clássico.



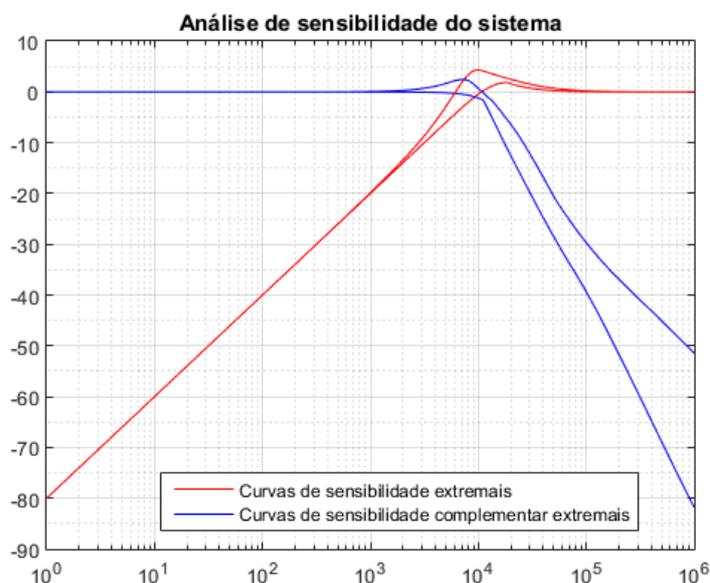
Fonte: Autor (2022).

Figura 5.16 – Diagrama de Bode extremal para o sistema em estudo com o DRL clássico.



Fonte: Autor (2022).

Figura 5.17 – Curvas de sensibilidade e sensibilidade complementar extremas para o sistema em estudo com o DRL clássico.



Fonte: Autor (2022).

5.6. CONCLUSÃO

O projeto do sistema DRL de topologia *lead-lag* mostrou margens de estabilidade extremas melhores que o sistema DRL clássico. As implementações eletrônicas, a partir da simulação envolvendo os componentes utilizados e o modelo não ideal do AmpOp considerando um polo, se mostraram viáveis para testes experimentais. O capítulo 6, portanto, trata da apresentação e da comparação entre ambos os sistemas em malha fechada, tanto de forma experimental quanto em ambiente de simulação Proteus, próprio para a análise de circuitos.

6. RESULTADOS EXPERIMENTAIS E EM AMBIENTE DE SIMULAÇÃO COMPUTACIONAL

Esta seção aborda os resultados experimentais e de simulação obtidos. Foi feita uma planta para testes de forma a testar os controladores projetados, em malha fechada, dentro e fora do ambiente de simulação computacional. Os testes foram conduzidos tanto no domínio do tempo quanto no domínio da frequência. A bancada de testes utilizada, presente no Laboratório de Instrumentação Biomédica da UFPa, pode ser vista na Figura 6.1.

Figura 6.1 – Bancada de testes utilizada para a realização dos ensaios experimentais.



Fonte: Autor (2022).

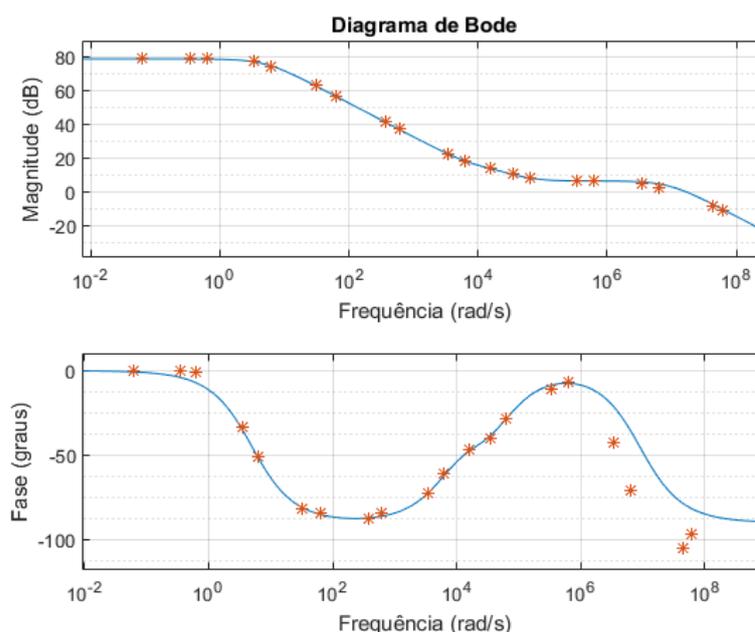
6.1. LEVANTAMENTO DA RESPOSTA EM FREQUÊNCIA DOS CONTROLADORES

De forma a verificar experimentalmente se os controladores, de fato, estavam se comportando conforme projetado, a resposta em frequência dos mesmos foi levantada. Os dados foram comparados com a resposta ideal do *lead-lag* projetado, conforme ilustra a Figura 6.2. Tal levantamento experimental também foi realizado para circuito DRL clássico, o qual é ilustrado pela Figura 6.3. Para caracterizar a resposta em frequência dos controladores, senóides de várias frequências foram aplicadas na entrada de cada sistema e comparadas com a senóide de saída (de forma a verificar o módulo e a fase da função de transferência dos sistemas). A amplitude das senóides de teste foi ajustada de forma a não saturar a saída dos

amplificadores operacionais. Procurou-se avaliar o comportamento do sistema em algumas décadas de frequência (1 Hz, 10 Hz, 100 Hz, ...) e nos pontos médios entre as décadas (5,5 Hz, 55 Hz, 550 Hz, ...). Em alguns momentos, ao invés de fazer a avaliação nas frequências citadas, optou-se por fazer a avaliação em outras frequências que fossem de interesse (como, ao invés de avaliar o 55 Hz, avaliar o 60 Hz). Optou-se também por coletar um maior número de pontos na região entre 10^3 rad/s e 10^5 rad/s do controlador *lead-lag*, devido ao formato da curva de fase esperada nessa região.

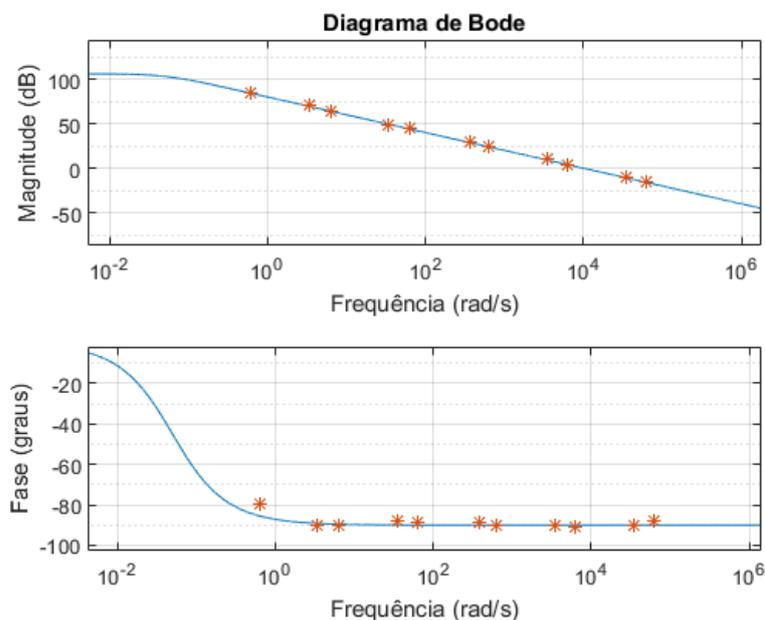
Vale ressaltar que, em ambos os casos, foi necessário levar em conta que o sinal de saída dos sistemas DRL estaria invertido com relação à entrada. Isso acontece devido à configuração inversora dos AmpOps (conforme comentado na seção 5.4 do capítulo 5), os quais já deixam o sinal pronto para fechar a malha de controle pela realimentação negativa. Isso quer dizer que, ao levantar a curva dos sistemas DRL na prática, surge um deslocamento na curva de fase de -180° em relação aos gráficos mostrados nas Figuras 5.12 e 5.13. De forma a padronizar os gráficos obtidos experimentalmente com os obtidos no capítulo 5, os dados coletados foram ajustados, sendo deslocados $+180^\circ$.

Figura 6.2 – Resposta em frequência desejada do sistema DRL robusto (em azul) e resposta experimental obtida (em laranja).



Fonte: Autor (2022).

Figura 6.3 – Resposta em frequência desejada do sistema DRL clássico (em azul) e resposta experimental obtida (em laranja).

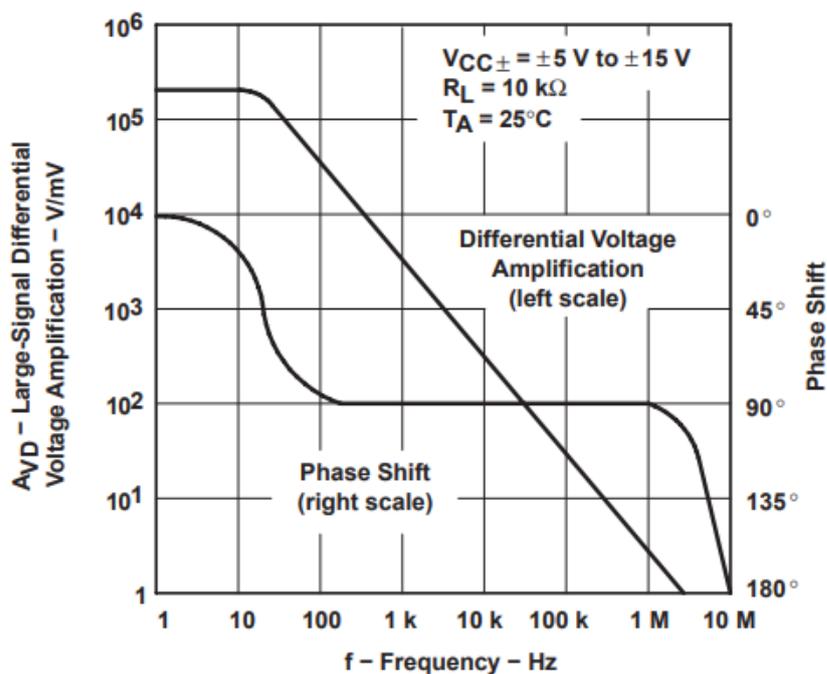


Fonte: Autor (2022).

As respostas em frequência levantadas ficaram consideravelmente próximas das desejadas. A maior diferença pode ser vista na curva de fase do sistema DRL *lead-lag*, o qual tem um defasamento mais acentuado em frequências mais altas. Isso pode ser explicado pela própria folha de dados do TL081, a qual mostra que o AmpOp possui, na verdade, mais um polo nas altas frequências, conforme ilustrado na Figura 6.4. Esse comportamento não modelado, entretanto, não afeta a região de atuação do sistema que é de interesse, podendo, nesse caso, ser desprezado.

Vale ressaltar, ainda, que não foi possível verificar o ganho máximo do sistema DRL clássico, visto que os instrumentos disponíveis para ensaiar o circuito não eram capazes de fornecer uma tensão pequena o suficiente para o AmpOp amplificar sem saturar. Apesar disso, os pontos coletados também dão indícios do bom casamento entre teoria e prática.

Figura 6.4 – Resposta em frequência de malha aberta para o TL081.



Fonte: Texas Instruments (2004).

6.2. PLANTA PARA TESTES DO SISTEMA EM MALHA FECHADA

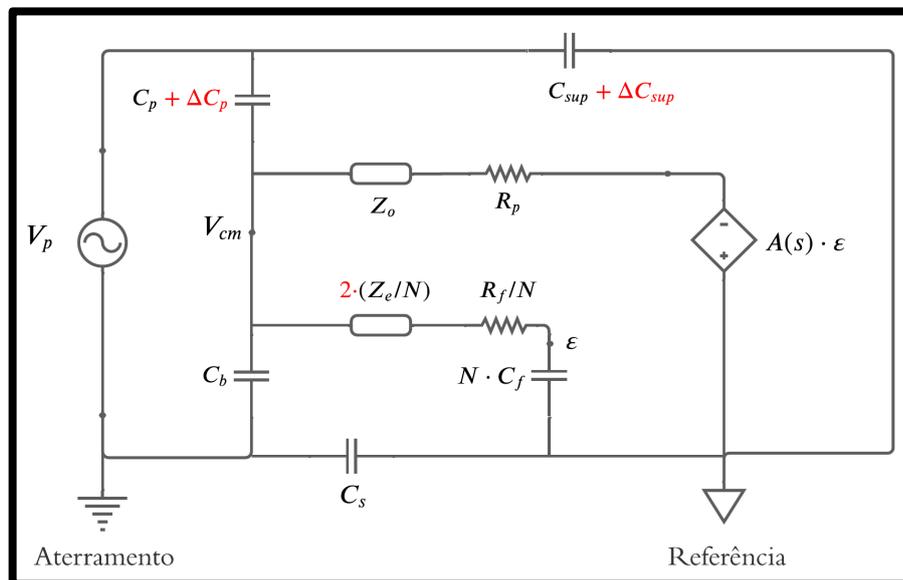
Para a realização dos testes em malha fechada, uma planta eletrônica foi montada. A planta, para maior simplicidade, foi feita considerando o circuito equivalente para um único canal de entrada no DRL (de forma semelhante ao ilustrado na Figura 2.3). Os diagramas de simulação do sistema completo, no Proteus, são descritos com detalhes nos Apêndices A e B, onde estão especificados os valores medidos dos componentes. Os diagramas de simulação também ilustram como os ensaios experimentais devem ser realizados (onde a perturbação deve ser aplicada no sistema e onde o osciloscópio deve ser conectado para coletar os sinais de erro e de controle). Todos os sinais coletados foram medidos com uma ponta de prova passiva com atenuação de 10 vezes.

Não foi possível medir, com os instrumentos disponibilizados durante a construção do sistema, os valores de C_p e C_{sup} , os quais foram construídos por associação de capacitores. Portanto, tais valores foram estimados a partir dos valores nominais dos componentes (e, portanto, possuem uma incerteza). Os outros elementos do modelo estão descritos com base em valores medidos.

No modelo físico construído, as capacitâncias C_p e C_{sup} foram escolhidas maiores que o valor nominal, de forma a gerar uma tensão em modo comum considerável a partir de uma

fonte que gere, no máximo, $20 V_{pp}$ senoidal (tensão máxima gerada pelo equipamento disponível em laboratório). Além disso, as impedâncias da interface eletrodo-pele foram representadas por um circuito RC paralelo, com o intuito de deixar o modelo mais próximo da realidade. Os valores do circuito RC foram definidos com base na norma ABNT NBR IEC 60601-2-26:2014, a qual descreve circuitos próprios para ensaios de equipamentos de aquisição de sinais de EEG. Entre eles, tem-se o circuito para ensaio de modo comum. Por fim, vale ressaltar que, no modelo, a impedância equivalente dos dois canais de entrada do DRL foi considerada dobrada, com o intuito de simular uma condição extra que pudesse degradar a resposta prevista no projeto. Esses descasamentos entre o modelo de projeto (robusto e nominal) e o modelo de testes não são um problema, pois geram condições não ideais e, conseqüentemente, põem à prova a robustez dos sistemas. O esquemático do modelo simplificado, contendo as alterações destacadas em C_{sup} , C_p e Z_e , pode ser visto na Figura 6.5.

Figura 6.5 – Diagrama simplificado do modelo evidenciando as diferenças propositalmente colocadas com relação ao modelo de projeto nominal.

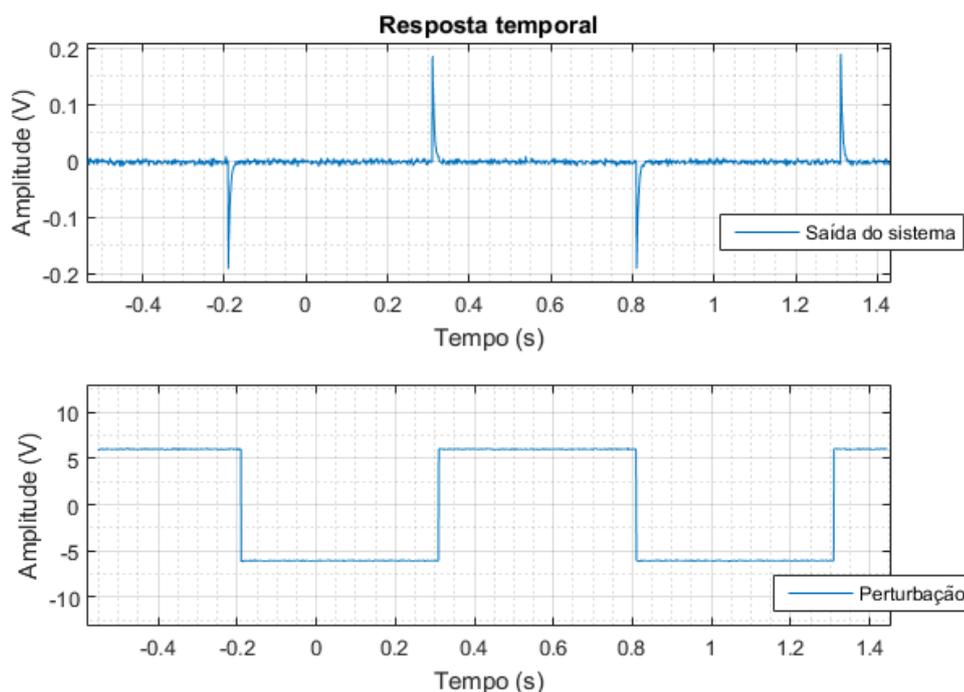


Fonte: Autor (2022).

De forma a caracterizar a dinâmica do modelo no domínio do tempo, foi aplicada uma perturbação do tipo degrau no lugar da tensão V_p da Figura 6.5. Vale ressaltar que não há, a princípio, variação no sinal de referência, o qual se mantém sempre zero. Logo, de forma a fazer comparações de desempenho dos sistemas e caracterizá-los no domínio do tempo, esse

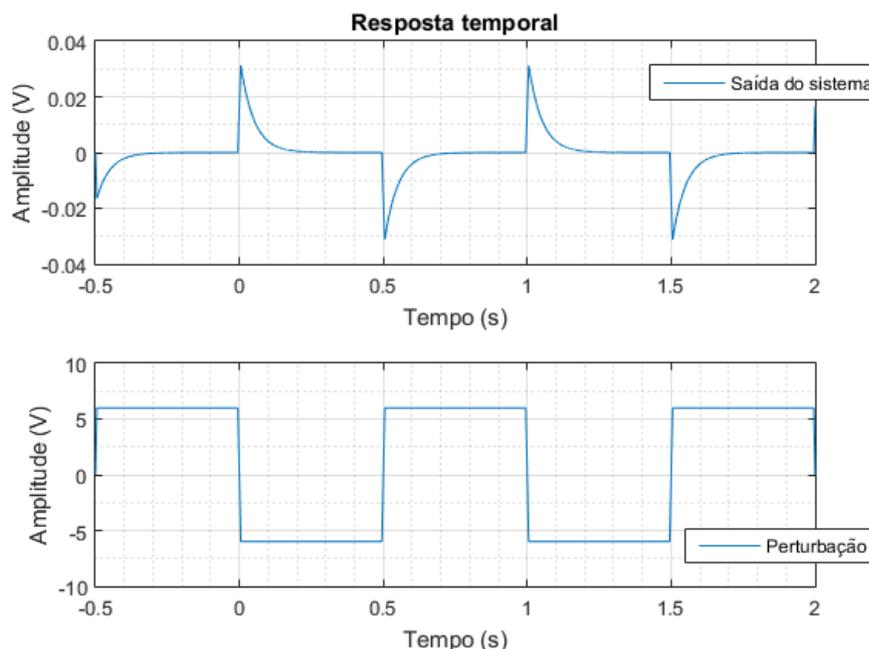
tipo de teste pareceu ser adequado para complementar o estudo. A Figura 6.6 mostra essa resposta experimental para uma sequência de perturbações do tipo degrau (dadas por uma onda quadrada de 12 V pico a pico e frequência de 1 Hz). A Figura 6.7 mostra a mesma resposta, mas obtida no software Proteus (ambiente de simulação). As respostas diferem consideravelmente com relação à amplitude. Após investigação da provável causa desse efeito, esse fenômeno foi atribuído aos instrumentos utilizados para medição, os quais não operam em modo diferencial. Como tanto o gerador de funções quanto o osciloscópio usam o terra real da instalação elétrica do laboratório como referência (terra de sinal), o experimento realizado em bancada acabou curto circuitando o capacitor C_s (o aterramento e a referência na Figura 6.5 estão diretamente ligados). Esse problema poderia ser resolvido com a utilização de um osciloscópio com entrada diferencial ou com um gerador de funções diferencial, entretanto, tais recursos não estavam disponíveis.

Figura 6.6 – Resposta experimental a uma perturbação do tipo degrau na planta.



Fonte: Autor (2022).

Figura 6.7 – Resposta simulada a uma perturbação do tipo degrau na planta.



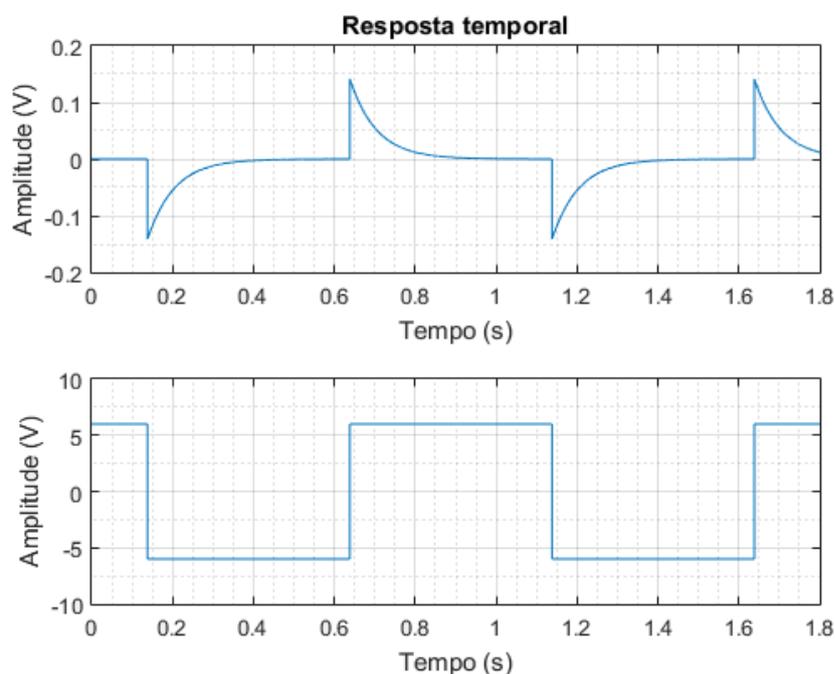
Fonte: Autor (2022).

Do ponto de vista do modelo dinâmico, para a avaliação de estabilidade, os valores C_{sup} , C_s , C_b e C_p são todos condensados em um único parâmetro C_{eq} (como discutido no capítulo 4). Avaliando o valor de C_{eq} quando C_s tende ao infinito (o que representa um curto circuito do capacitor), tem-se:

$$C_{eq} = \lim_{C_s \rightarrow \infty} \frac{(C_p + C_b) \cdot (C_{sup} + C_s)}{C_s + C_b + C_s + C_{sup}} = C_p + C_b \quad (6.1)$$

Logo, o problema ocorrido na hora de montar a bancada para testes experimentais fez com que, na prática, a capacitância C_{eq} fosse maior do que a prevista, o que resultaria em uma pior condição de medição para um amplificador biopotencial (a tensão de modo comum aumenta). Isso está de acordo com as discussões realizadas descrito em Winter & Webster (1983). Como essa condição coloca o sistema em um cenário ainda mais desafiador (com uma perturbação ainda maior do que a esperada), optou-se por prosseguir com os testes da mesma forma, e um curto circuito do capacitor C_s foi acrescentado no modelo de simulação utilizado para comparação. A Figura 6.8 ilustra a simulação da planta após os ajustes feitos, demonstrando que, agora, a resposta simulada está consideravelmente mais próxima da resposta real.

Figura 6.8 – Resposta simulada a uma perturbação do tipo degrau na planta (após curto circuito de C_s).

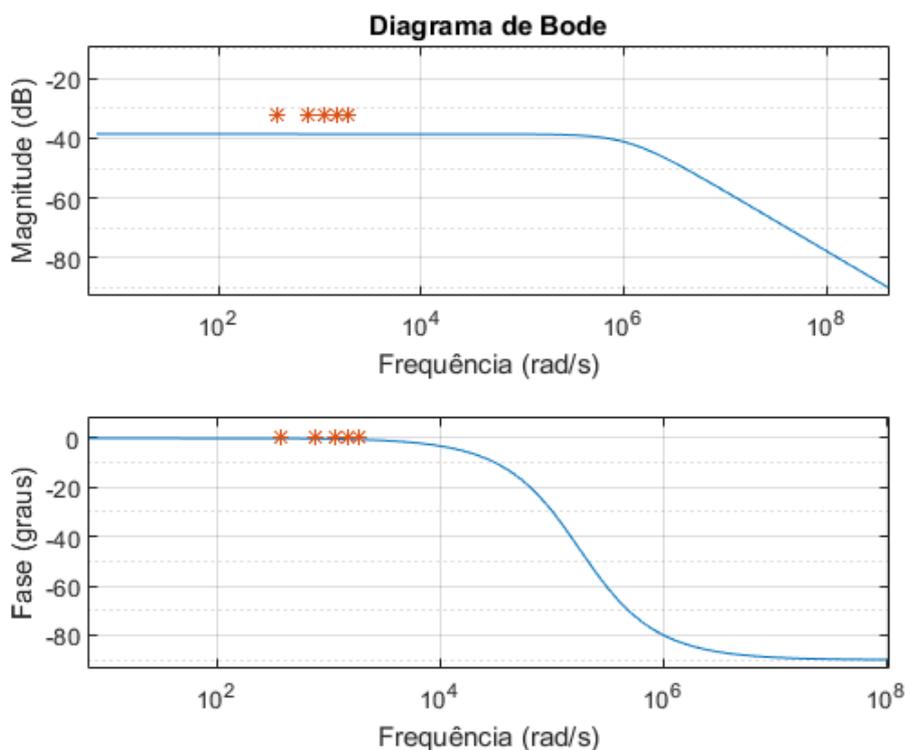


Fonte: Autor (2022).

Como o formato das respostas foi consideravelmente semelhante (no sentido de que ambas indicam uma resposta impulsiva do sistema), considerou-se o modelo adequado de acordo com o analisado no domínio do tempo.

A resposta em frequência relacionada à função de transferência do ruído para a saída do modelo também foi simulada no software Proteus, conforme pode ser visto na Figura 6.9. É possível perceber que o sistema atenua baixas frequências naturalmente com um valor constante nas frequências de interesse. Nas medições experimentais, a atenuação (medida em 60 Hz e seus harmônicos, indo até 300 Hz) também foi aproximadamente constante, mas menor que o esperado, tendo o valor médio de 32,19 dB. Em todos os casos, a fase medida foi de 0°. Isso evidencia que ainda há um desvio entre o sistema construído e o simulado (mesmo após os ajustes referentes à capacitância C_s), provavelmente devido à incerteza nos valores de C_{sup} e C_p utilizados e às não idealidades dos componentes presentes. Optou-se por utilizar o sistema mesmo assim, visto que o interesse maior está em fazer uma comparação relativa entre o funcionamento dos circuitos DRL clássico e do DRL robusto projetado quando inseridos em malha fechada com o sistema.

Figura 6.9 – Resposta em frequência simulada da planta, junto com os pontos referentes à frequência 60 Hz e seus harmônicos (medidos experimentalmente).



Fonte: Autor (2022).

6.3. COMPARAÇÃO ENTRE OS SISTEMAS NO DOMÍNIO DA FREQUÊNCIA

A Comparação entre sistemas no domínio da frequência foi realizada verificando a capacidade dos circuitos, em malha fechada, de rejeitar as tensões em 60 Hz e seus harmônicos, indo até 300 Hz. A atenuação de perturbações senoidais nessas frequências é o principal objetivo do sistema DRL, visto que o valor 60 Hz e seus harmônicos representam a rede elétrica. As comparações entre os valores obtidos experimentalmente podem ser vistos na Tabela 6.1, enquanto as comparações entre os valores obtidos por simulação podem ser visualizadas na Tabela 6.2. Em ambas as tabelas, a coluna “variação entre os ganhos, em dB” apresenta o resultado do cálculo representado pela Eq. (6.2). Na prática, esse valor mostra o quanto o DRL robusto atenuou a perturbação na saída a mais que o DRL clássico.

$$\Delta \text{Ganho} = 20 \cdot \log_{10} \left(\frac{V_{DRL \text{ clássico}}}{V_{sem DRL}} \right) - 20 \cdot \log_{10} \left(\frac{V_{DRL \text{ robusto}}}{V_{sem DRL}} \right) \quad (6.2)$$

De forma a realizar também uma comparação visual do comportamento desses sistemas para perturbações senoidais, os sinais de erro e de controle para os circuitos DRL clássico e robusto foram plotados, conforme ilustrado pela Figura 6.10. Os sinais são referentes a uma perturbação senoidal de 60 Hz e foram obtidos por simulação.

Tabela 6.1 – Comparação experimental entre o desempenho dos circuitos DRL, em malha fechada, no domínio da frequência.

Frequência	Sem o sistema DRL ($V_{sem\ DRL}$)	Com o sistema DRL clássico ($V_{DRL\ clássico}$)	Com o sistema DRL robusto ($V_{DRL\ robusto}$)	Varição entre os ganhos, em dB ($\Delta Ganho$)
60 Hz	500 mV	1 mV	380 μ V	8,40 dB
120 Hz	498 mV	2,76 mV	750 μ V	11,32 dB
180 Hz	496 mV	6,03 mV	1,84 mV	10,31 dB
240 Hz	484 mV	9,30 mV	2,50 mV	11,41 dB
300 Hz	481 mV	14,60 mV	3,52 mV	12,36 dB

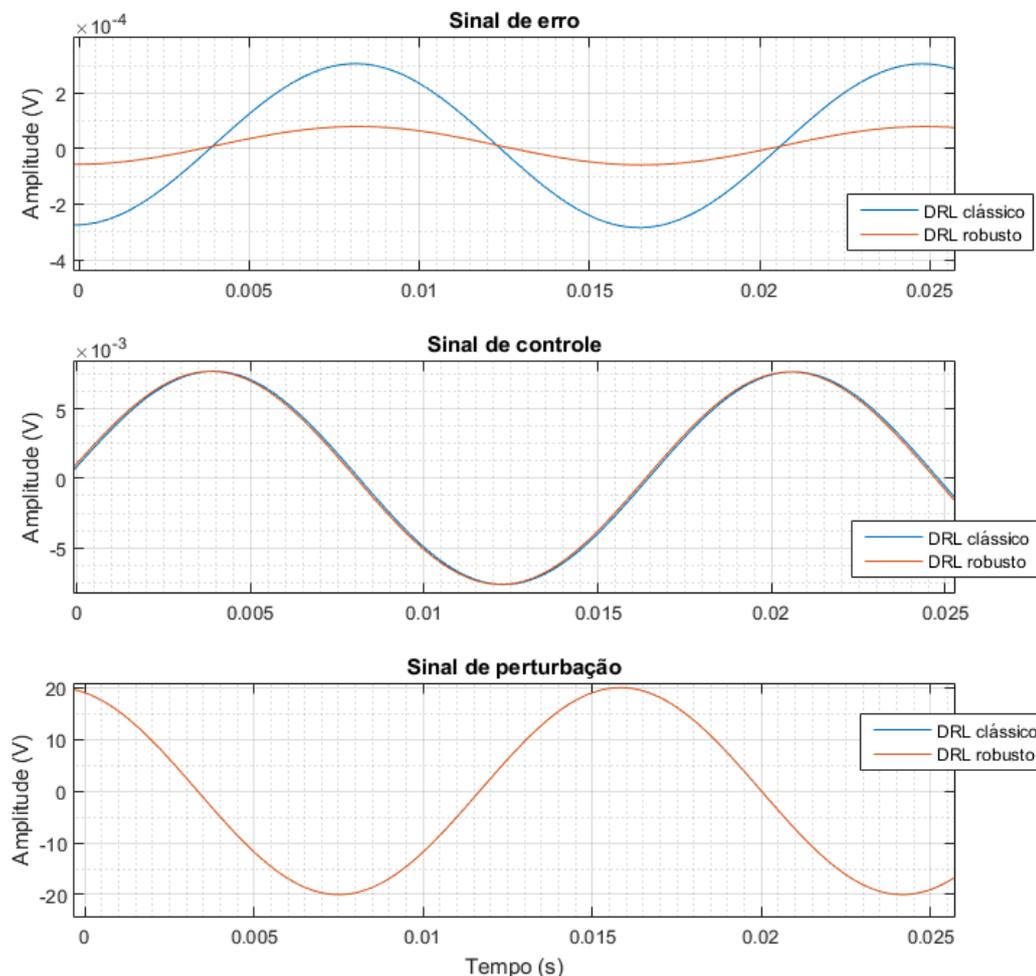
Fonte: Autor (2022).

Tabela 6.2 – Comparação por simulação entre o desempenho dos circuitos DRL, em malha fechada, no domínio da frequência.

Frequência	Sem o sistema DRL ($V_{sem\ DRL}$)	Com o sistema DRL clássico ($V_{DRL\ clássico}$)	Com o sistema DRL robusto ($V_{DRL\ robusto}$)	Varição entre os ganhos, em dB ($\Delta Ganho$)
60 Hz	470mV	615 μ V	160 μ V	11,70 dB
120 Hz	470 mV	2 mV	505 μ V	11,95 dB
180 Hz	470 mV	4,4 mV	1 mV	12,87 dB
240 Hz	470 mV	7,6 mV	1,8 mV	12,51 dB
300 Hz	470 mV	11,8 mV	2,6 mV	13,14 dB

Fonte: Autor (2022).

Figura 6.10 – Sinais de erro e de controle dos sistemas em malha fechada para uma perturbação senoidal de 60 Hz.



Fonte: Autor (2022).

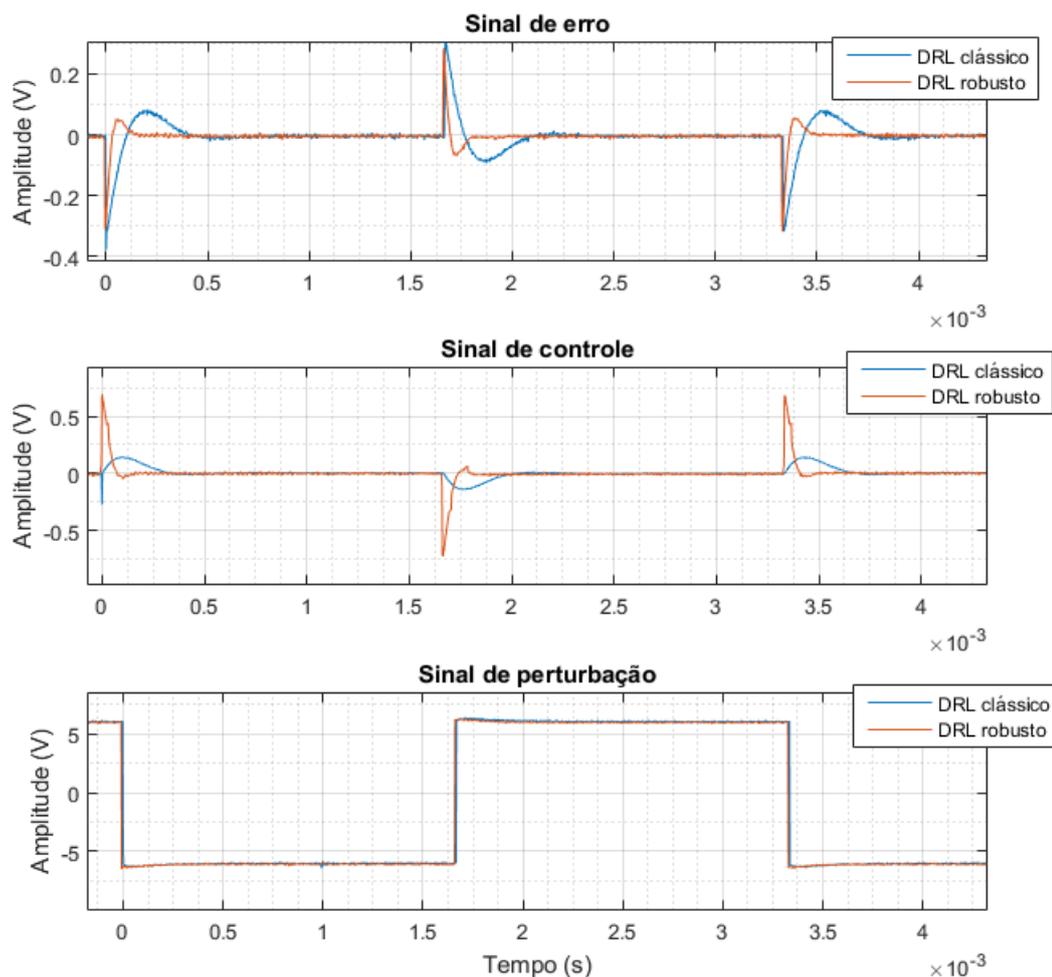
Os desvios entre experimento e simulação nas Tabelas 6.1 e 6.2 podem ser explicados pela baixa amplitude dos sinais medidos, pela capacidade de medição do osciloscópio e da amplitude máxima do gerador de sinais, os quais foram fatores limitantes para a realização dos ensaios. Além disso, a interferência da rede elétrica real também pode ter causado desvios, sendo este um parâmetro do qual é difícil ter controle. Ainda assim, é possível perceber que, tanto por simulação quanto experimentalmente, o circuito DRL robusto projetado teve um desempenho melhor que o circuito DRL clássico, atingindo uma atenuação da tensão em modo comum maior para as frequências avaliadas. Analisando a Figura 6.10, é possível perceber que, para a frequência de 60 Hz, os sinais de controle de ambos os sistemas possuem mesma amplitude, mas uma pequena diferença de fase. Essa pequena diferença de

fase, aparentemente, é o suficiente para gerar a atenuação adicional verificada pelo DRL robusto.

6.4. COMPARAÇÃO ENTRE OS SISTEMAS NO DOMÍNIO DO TEMPO

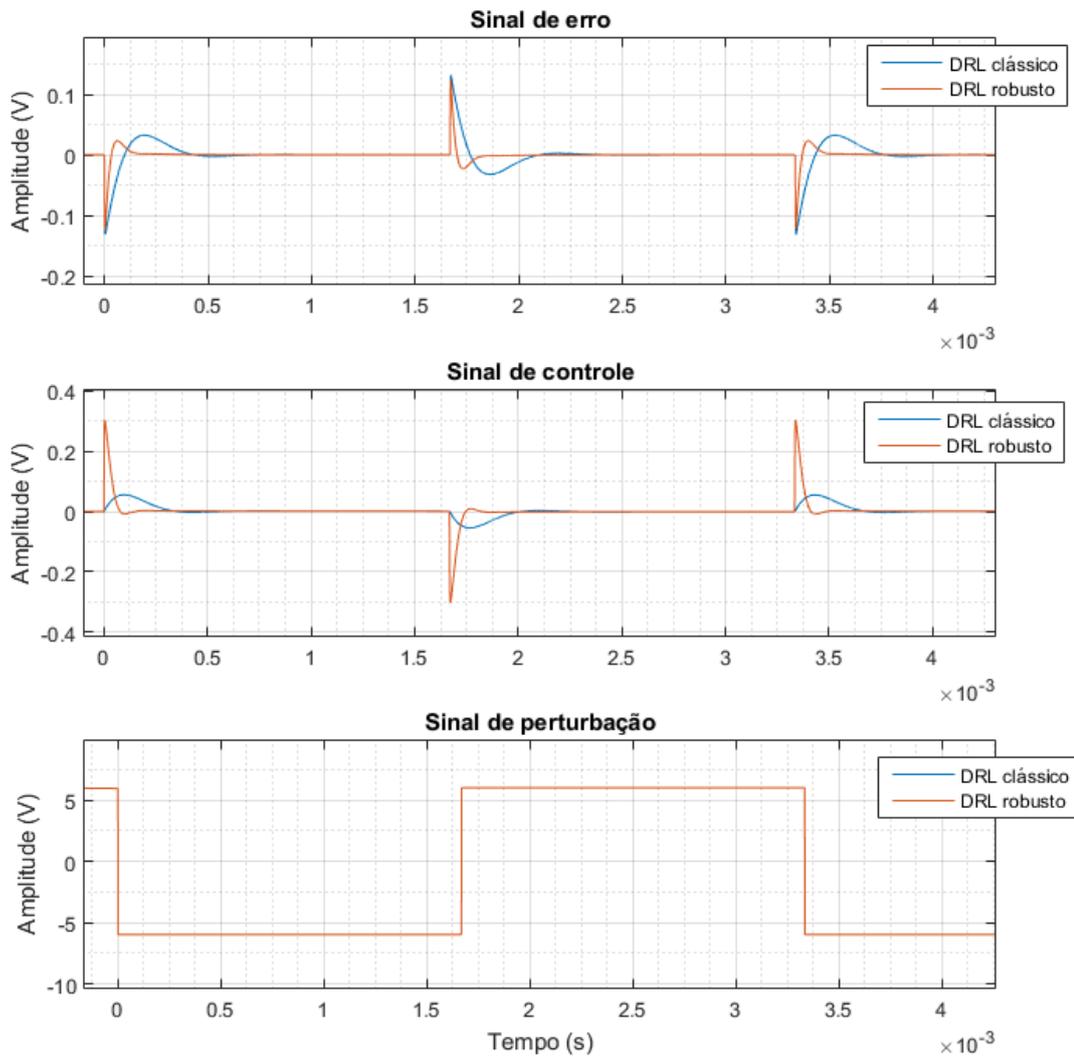
A avaliação no domínio do tempo foi realizada verificando como os sistemas de controle, em malha fechada, rejeitam as perturbações do tipo degrau na saída. Para os testes em questão, foi aplicada uma onda quadrada de amplitude 12 V (pica a pico) e frequência de 300 Hz , tanto em ambiente de simulação quanto experimentalmente. Os sinais obtidos através dos ensaios podem ser vistos na Figuras 6.11, enquanto os sinais obtidos por simulação podem ser vistos na Figuras 6.12.

Figura 6.11 – Resposta experimental à perturbação do tipo degrau dos sistemas em malha fechada com o circuito DRL robusto e DRL clássico.



Fonte: Autor (2022).

Figura 6.12 – Resposta simulada à perturbação do tipo degrau dos sistemas em malha fechada com o circuito DRL robusto e DRL clássico.



Fonte: Autor (2022).

Os formatos dos sinais coletados mostram uma coerência entre simulação e testes práticos. De forma a avaliar quantitativamente o desempenho dos sistemas, foi calculado, para cada simulação e cada sistema, a integral do quadrado do sinal de erro (ISE) e a integral do quadrado do sinal de controle (ISU). Esses índices, de forma generalizada, podem ser escritos como a integral do quadrado de um sinal (ISS), o qual é uma métrica relacionada à energia de um sinal de interesse $x(t)$ e é dada pela Eq. (6.2) (LATHI, 2007). Para realizar a integração numérica e encontrar os índices ISE e ISU, foi utilizado o método de integração trapezoidal.

$$ISS = \int_{-\infty}^{\infty} |x(t)|^2 dt \quad (6.2)$$

A partir da Tabela 6.3, a qual mostra os valores de todos os índices calculados, é possível perceber que, de fato, o circuito DRL robusto teve um índice ISE menor, logo, o sistema é capaz de eliminar melhor os erros na saída, possuindo um melhor desempenho. Avaliando os índices ISU, é possível concluir que o sistema também utiliza mais energia para esse fim, possuindo um sinal de controle mais agressivo. A soma dos índices integrais, a qual dá uma ideia da eficiência do sistema, evidenciam que o sistema projetado é menos eficiente, ou seja, gasta mais energia para poder atingir um mesmo fim.

Tabela 6.3 – Valor dos índices ISE e ISU.

Sistema	ISE ($V^2 \cdot s$)	ISU ($V^2 \cdot s$)	Soma (ISE+ISU)
DRL clássico (simulação)	$1,90 \cdot 10^{-6}$	$1,29 \cdot 10^{-6}$	$3,19 \cdot 10^{-6}$
DRL robusto (simulação)	$5,54 \cdot 10^{-7}$	$5,84 \cdot 10^{-6}$	$6,39 \cdot 10^{-6}$
DRL clássico (experimental)	$1,21 \cdot 10^{-5}$	$8,56 \cdot 10^{-6}$	$2,07 \cdot 10^{-5}$
DRL robusto (experimental)	$4,15 \cdot 10^{-6}$	$3,46 \cdot 10^{-5}$	$3,88 \cdot 10^{-5}$

Fonte: Autor (2022).

6.5. SIMULAÇÃO EM DIFERENTES PONTOS DE OPERAÇÃO PARA AVALIAÇÃO DE ROBUSTEZ

Além dos testes experimentais e por simulação já explorados, decidiu-se realizar mais simulações explorando as incertezas paramétricas do sistema, tanto para o circuito DRL robusto quanto para o DRL clássico. As simulações foram feitas com base nos valores descritos na Tabela 5.1, explorando três situações, as quais são descritas na Tabela 6.4. A situação 1 ocorre quando os parâmetros incertos assumem o menor valor possível dentro do intervalo; a situação 2 ocorre quando os parâmetros incertos assumem os valores médios dentro dos respectivos intervalos; e a situação 3, por fim, ocorre quando os parâmetros incertos assumem o maior valor possível dentro do intervalo. Os parâmetros fixos têm o exato mesmo valor mostrado na Tabela 5.1 para todas as três situações. Para os testes foram utilizados, como sinais de perturbação, uma onda quadrada de 300 Hz e 12 V (pico a pico) e ondas senoidais nas frequências 60 Hz, 120 Hz, 180 Hz, 240 Hz e 300 Hz com 12 V (pico a

pico). Os sistemas DRL considerados na simulação são os mesmos utilizados nas simulações anteriores.

Tabela 6.4 – Valores dos parâmetros incertos para três situações diferentes.

Parâmetro	Situação 1	Situação 2	Situação 3
C_s	18 pF	109 pF	200 pF
C_b	116 pF	208 pF	300 pF
C_{sup}	0 pF	50 pF	100 pF
C_p	0,06 pF	1,53 pF	3 pF
Z_o	0 kΩ	50 kΩ	100 kΩ
Z_e	0 kΩ	50 kΩ	100 kΩ

Fonte: Autor (2022).

As análises no domínio da frequência nas situações 1, 2 e 3 estão descritas nas Tabelas 6.5, 6.6 e 6.7. Em todos os casos, os sistemas se mostraram estáveis, com o DRL robusto atingindo uma melhor atenuação das perturbações.

Tabela 6.5 – Comparação entre o desempenho dos circuitos DRL, em malha fechada, no domínio da frequência (situação 1).

Frequência	Sem o sistema DRL ($V_{sem\ DRL}$)	Com o sistema DRL clássico ($V_{DRL\ clássico}$)	Com o sistema DRL robusto ($V_{DRL\ robusto}$)	Varição entre os ganhos, em dB (ΔGanho)
60 Hz	235 mV	140 nV	34 nV	12,29 dB
120 Hz	235 mV	580 nV	130 nV	12,99 dB
180 Hz	235 mV	1,30 μV	300 nV	12,74 dB
240 Hz	235 mV	2,30 μV	550 nV	12,43 dB
300 Hz	235 mV	3,54 μV	800 nV	12,92 dB

Fonte: Autor (2022).

Tabela 6.6 – Comparação entre o desempenho dos circuitos DRL, em malha fechada, no domínio da frequência (situação 2).

Frequência	Sem o sistema DRL ($V_{sem\ DRL}$)	Com o sistema DRL clássico ($V_{DRL\ clássico}$)	Com o sistema DRL robusto ($V_{DRL\ robusto}$)	Varição entre os ganhos, em dB (ΔGanho)
60 Hz	680 mV	750 μV	170 μV	12,89 dB
120 Hz	680 mV	2,94 mV	680 μV	12,72 dB
180 Hz	680 mV	6,64 mV	1,52 mV	12,81 dB
240 Hz	680 mV	11,80 mV	2,60 mV	13,14 dB
300 Hz	680 mV	18,60 mV	4,20 mV	12,93 dB

Fonte: Autor (2022).

Tabela 6.7 – Comparação entre o desempenho dos circuitos DRL, em malha fechada, no domínio da frequência (situação 3).

Frequência	Sem o sistema DRL ($V_{sem\ DRL}$)	Com o sistema DRL clássico ($V_{DRL\ clássico}$)	Com o sistema DRL robusto ($V_{DRL\ robusto}$)	Varição entre os ganhos, em dB ($\Delta Ganho$)
60 Hz	1,07 V	1,70 mV	400 μ V	12,56 dB
120 Hz	1,07 V	6,90 mV	1,60 mV	12,69 dB
180 Hz	1,07 V	15,70 mV	3,56 mV	12,89 dB
240 Hz	1,07 V	28,20 mV	6,30 mV	13,02 dB
300 Hz	1,07 V	44,40 mV	9,80 mV	13,12 dB

Fonte: Autor (2022).

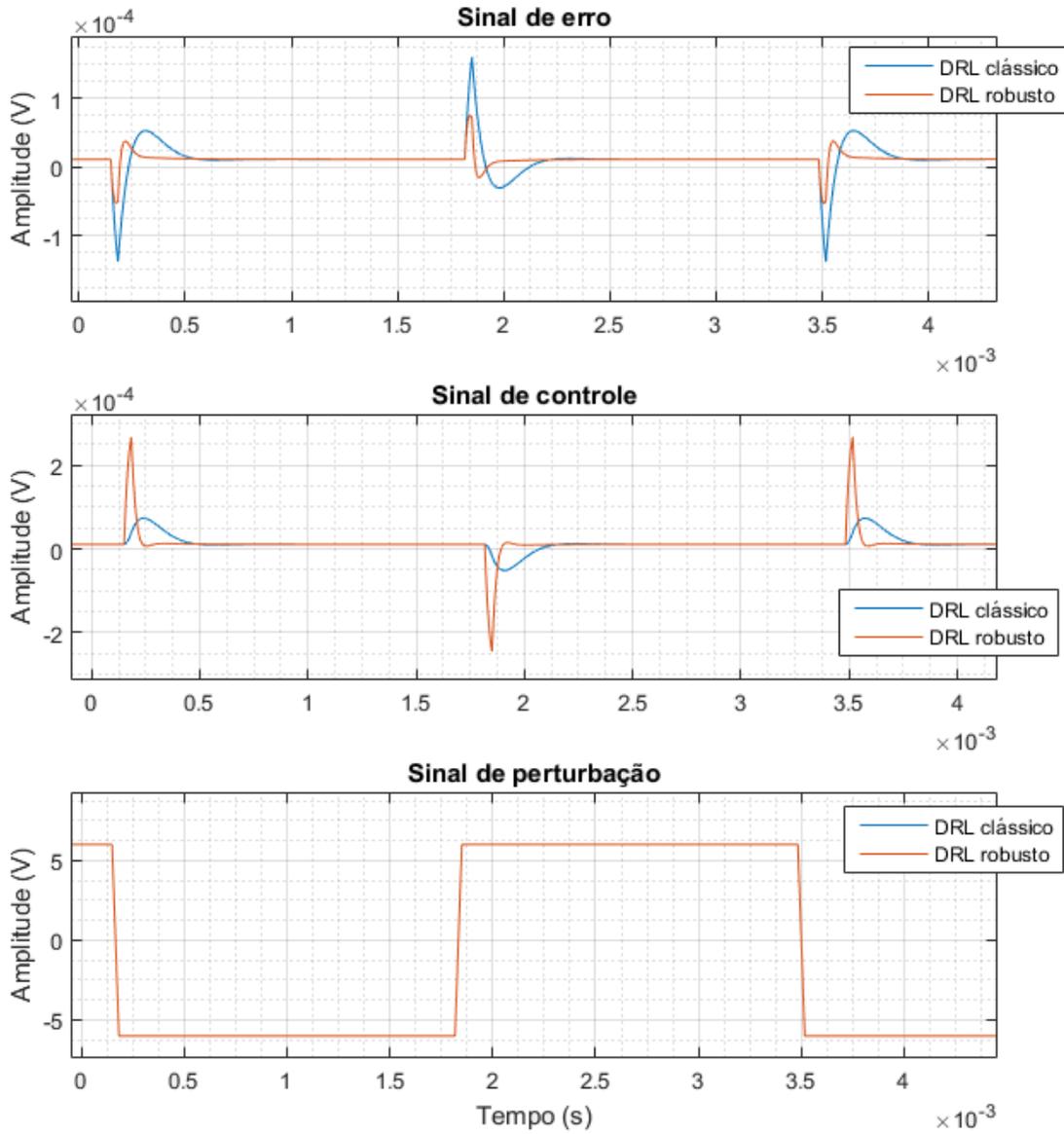
As Figuras 6.13, 6.14 e 6.15 mostram o sinal de erro e de controle para cada uma das simulações feitas considerando as situações 1, 2 e 3, respectivamente. Em todos os casos, os circuitos foram capazes de rejeitar as perturbações, com o sistema DRL robusto conseguindo rejeitar os erros mais rapidamente. Os índices integrais foram calculados para cada uma das três situações, conforme ilustrado na Tabela 6.7. Em todos os casos, o DRL robusto obteve um menor erro, em troca de mais energia (o que é coerente com as simulações e experimentos descritos anteriormente).

Tabela 6.7 – Valor dos índices ISE e ISU para as situações 1, 2 e 3 com o circuito DRL clássico e robusto.

Sistema	ISE ($V^2 \cdot s$)	ISU ($V^2 \cdot s$)	Soma (ISE+ISU)
DRL clássico (situação 1)	$3,10 \cdot 10^{-12}$	$2,16 \cdot 10^{-12}$	$5,26 \cdot 10^{-12}$
DRL robusto (situação 1)	$1,01 \cdot 10^{-12}$	$5,76 \cdot 10^{-12}$	$6,77 \cdot 10^{-12}$
DRL clássico (situação 2)	$3,97 \cdot 10^{-5}$	$3,68 \cdot 10^{-5}$	$7,65 \cdot 10^{-5}$
DRL robusto (situação 2)	$8,20 \cdot 10^{-6}$	$1,21 \cdot 10^{-4}$	$1,29 \cdot 10^{-4}$
DRL clássico (situação 3)	$1,53 \cdot 10^{-4}$	$2,08 \cdot 10^{-4}$	$3,61 \cdot 10^{-4}$
DRL robusto (situação 3)	$3,59 \cdot 10^{-5}$	$6,24 \cdot 10^{-4}$	$6,60 \cdot 10^{-4}$

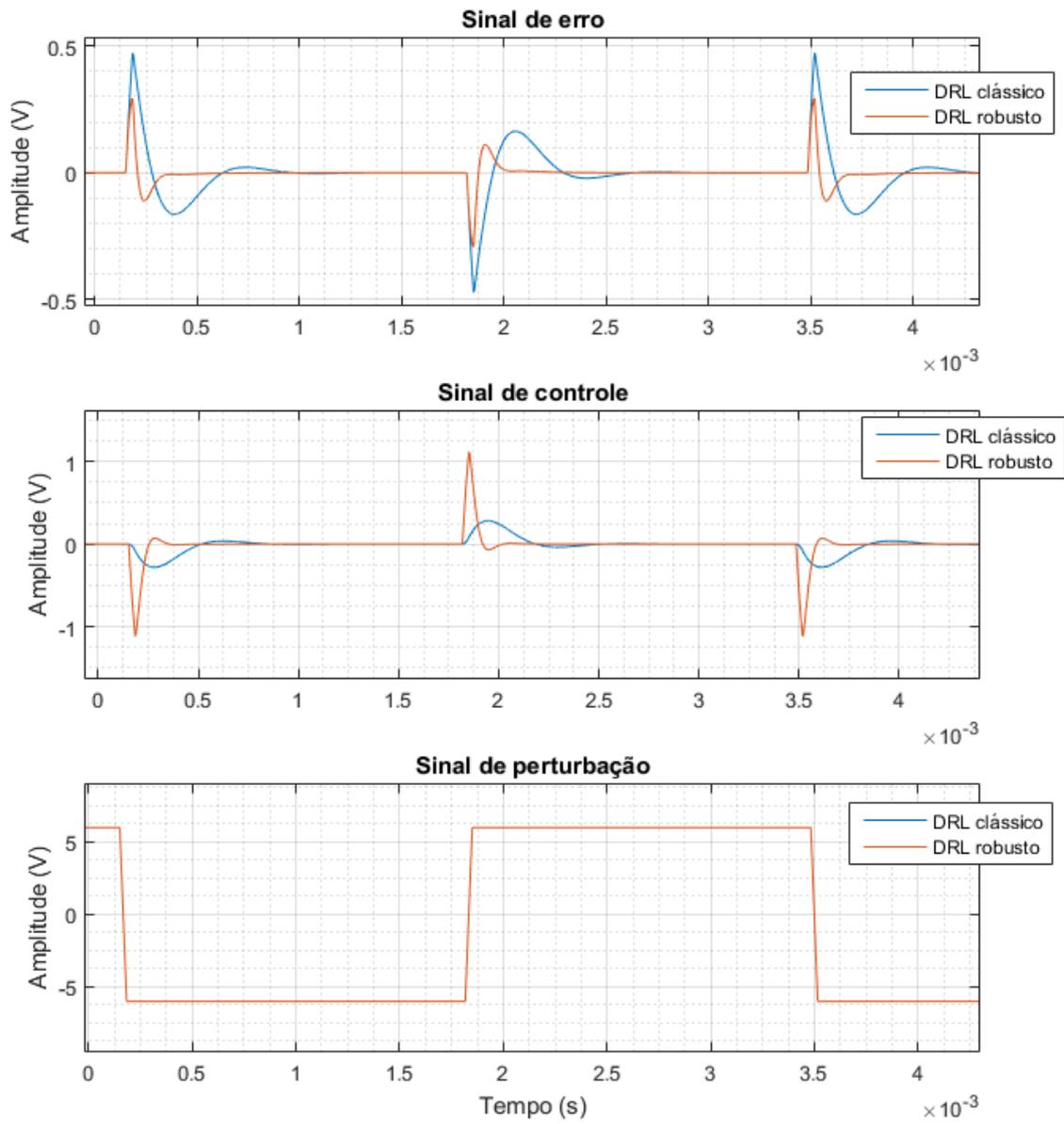
Fonte: Autor (2022).

Figura 6.13 – Resposta à perturbação do tipo degrau dos sistemas em malha fechada com o circuito DRL robusto e DRL clássico (situação 1).



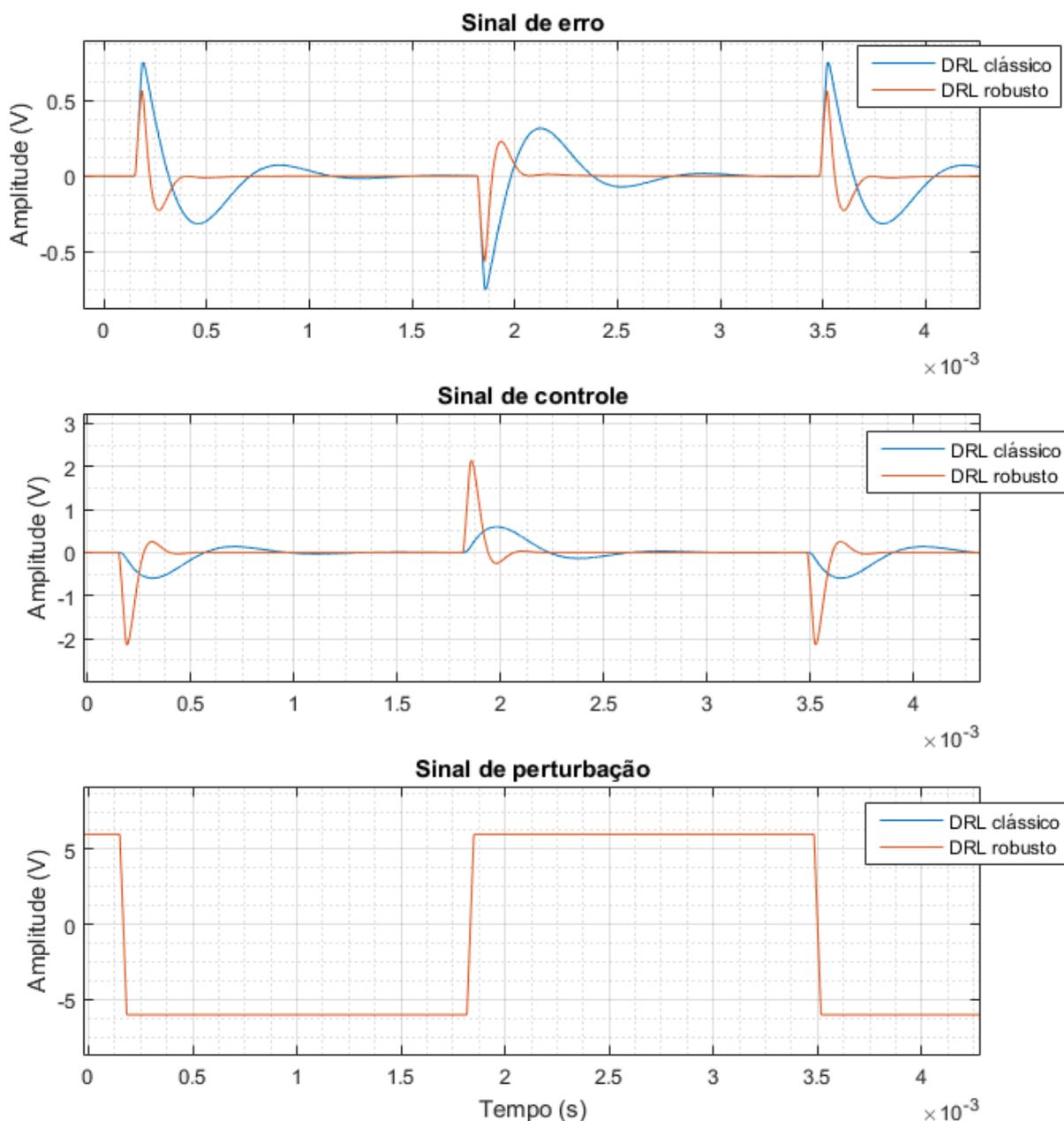
Fonte: Autor (2022).

Figura 6.14 – Resposta à perturbação do tipo degrau dos sistemas em malha fechada com o circuito DRL robusto e DRL clássico (situação 2).



Fonte: Autor (2022).

Figura 6.15 – Resposta à perturbação do tipo degrau dos sistemas em malha fechada com o circuito DRL robusto e DRL clássico (situação 3).



Fonte: Autor (2022).

6.6. CONCLUSÃO

As análises feitas no domínio da frequência mostraram uma maior atenuação do ruído, pelo circuito DRL robusto, nas frequências de interesse. As análises no domínio do tempo, por outro lado, evidenciaram que o sistema é capaz de rejeitar perturbações mais rapidamente, mas necessitando de mais energia para este fim. A energia gasta, entretanto, aumenta para dar

lugar a uma maior robustez e um maior desempenho do sistema, o que, para este projeto, foi considerado uma troca aceitável.

A avaliação do sistema em regiões de operação distintas forneceu evidências da robustez do sistema projetado e do sistema clássico, mas com o primeiro conseguindo rejeitar mais as perturbações na saída do que o segundo. Os resultados levam a concluir que a técnica de projeto utilizada é viável, podendo ser utilizada na síntese de sistemas DRL.

7. CONSIDERAÇÕES FINAIS

Esta dissertação buscou analisar como a teoria de controle robusto pode ser aplicada no estudo de sistemas DRL. Foi possível verificar, com a metodologia de projeto apresentada, que é possível melhorar as margens de estabilidade do circuito sem, necessariamente, utilizar mais componentes ativos ou aumentar muito a sua complexidade. Vale ressaltar, ainda, que no artigo clássico de Winter & Webster (1983), os autores citam que não foi tentada nenhuma compensação do tipo avanço de fase, pois só seria efetiva caso os polos do sistema fossem bem definidos e conhecidos. Com a metodologia apresentada, esse tipo de compensação, dentre outras, podem ser aplicadas. Nenhum dos trabalhos estudados apresentou alguma topologia que utilizasse avanço de fase.

Ambos os sistemas (DRL robusto e DRL clássico) foram capazes de minimizar a tensão em modo comum, mesmo em condições fora das projetadas. Isso mostra também o porquê do projeto clássico ser utilizado até os dias de hoje, apresentando simplicidade e confiabilidade. O projeto robusto, entretanto, apresentou um desempenho melhor para o mesmo problema, sendo necessário somente o aumento do número de componentes passivos para esse fim. Isso se deve ao fato do projeto robusto utilizando a estrutura *lead-lag* proporcionar um melhor aproveitamento da largura de banda do AmpOp utilizado, visto que, com base no diagrama de bode extremal, é possível fazer um *loop-shaping* que garante um robustez extra ao sistema utilizando técnicas clássicas da teoria de controle.

Outro ponto importante, mas pouco discutido nos trabalhos em geral, é relacionado à estimativa da tensão de modo comum. Para um sistema com N entradas no amplificador biopotencial, todos eles podem ser utilizados para estimação da tensão V_{cm} , mas isso torna o sistema DRL mais dependente do número de eletrodos utilizados no sistema – caso um dos eletrodos de coleta de sinal não seja utilizado, a estabilidade do sistema e a estimação de V_{cm} pode não ser garantida. Uma alternativa é utilizar um sistema DRL baseado em menos entradas ou com uma entrada própria e independente, o que é visto em equipamentos de aquisição de sinais de EEG, já que tais instrumentos costumam possuir um grande número de canais diferenciais e, conseqüentemente, de eletrodos (HABERMAN & SPINELLI, 2012). Outra alternativa seria, caso possível, configurar o DRL de acordo com o número de entradas do amplificador biopotencial a serem utilizadas, algo que talvez fosse viável utilizando circuitos integrados como o ADS1298 e ADS1299, os quais permitem a reconfiguração dos eletrodos utilizados na estimação de V_{cm} (TEXAS INSTRUMENTS, 2015, 2017).

Para o teste de técnicas mais sofisticadas de controle, é possível utilizar estruturas baseadas no domínio digital, conforme proposto por Haberman & Spinelli (2010, 2012). Não foram encontrados, durante a pesquisa, outros sistemas DRL (menos ou mais complexos) implementados digitalmente. Os problemas envolvendo controle robusto digital também possuem outros desafios, visto que o teorema de Kharitonov é válido somente para sistemas contínuos (BHATTACHARYYA, CHAPPELLAT & KEEL, 1995).

Outro ponto interessante verificado durante a pesquisa é que existem formas de estimar a impedância das interfaces eletrodo-pele. A estimação desse parâmetro também é objeto de pesquisa com publicações recentes, sendo uma das mais interessantes, dentre as encontradas, o trabalho de Alonso *et al.* (2020), o qual propõe um circuito para estimação dessa impedância e que não depende da injeção de correntes elétricas no corpo (algo comumente feito para tais estimações). Entende-se que o acesso a essa variável, do ponto de vista da teoria de controle, poderia ser utilizado para criar algoritmos que usufríssem dessa informação acerca do modelo. Esse é um ponto que pode ser mais interessante de ser explorado ao se desenvolver sistemas baseados em eletrodos a seco, nos quais a impedância da interface eletrodo-pele é um problema mais crítico (GEDDES & VALENTINUZZI, 1973; XU *et al.*, 2011).

Vale ressaltar, ainda, que houve uma estrutura de controle que chamou atenção durante a pesquisa e que merece destaque: o controle repetitivo. O controle repetitivo pode ser encarado como uma generalização do controle ressonante, agindo sobre uma frequência base e suas harmônicas (WANG, GAO & DOYLE III, 2009). Tal estrutura é indicada para rejeição de perturbações periódicas, podendo ser utilizada, por exemplo, para ter uma melhor rejeição não somente na frequência de 60 Hz, mas também em suas harmônicas. Esse pareceu ser um caminho natural para estender o trabalho proposto em Haberman & Spinelli (2012).

Por fim, é interessante salientar que o estudo de novas técnicas envolvendo a rejeição de ruídos em amplificadores biopotenciais (como a tensão de modo comum) é interessante não só para a captação de um sinal melhor, mas também do ponto de vista do projeto do equipamento como um todo – a utilização de sistemas com melhor desempenho nessa tarefa pode relaxar outros parâmetros do projeto, melhorando questões como custo ou complexidade. Um exemplo muito claro disso é o citado no trabalho de Haberman & Spinelli (2012), os quais devido ao uso do DRL digital, baseado na estrutura PI ressonante, puderam utilizar amplificadores operacionais no primeiro estágio de amplificação de um instrumento de aquisição de sinais de EEG. Convencionalmente, essa tarefa é realizada por amplificadores de instrumentação, os quais possuem um CMRR maior (WEBSTER, 2010).

7.1. PROJETOS FUTUROS

Diante do que foi exposto ao longo da dissertação, uma serie de possibilidades para projetos futuros foi verificada. Dentre algumas das principais, destacam-se as que são listadas a seguir:

- Realização de mais testes com o controlador projetado, verificando sua atuação em mais pontos do espaço de parâmetros incertos;
 - Investigação de como os harmônicos na rede elétrica podem afetar o sistema de medição, procurando projetar sistemas que melhor rejeitem essas perturbações;
 - Avaliação de como sistemas DRL se comportam em diferentes cenários que não sejam o hospitalar (pensando em aplicações envolvendo, por exemplo, equipamentos vestíveis);
 - Estudo de estratégias de controle que sejam mais eficientes, no sentido de conseguir uma rejeição às perturbações melhor, mas com a utilização de menos energia;
 - Investigação de outras técnicas de controle digital, fora a discretização do PI ressonante, para a síntese de sistemas DRL;
 - Investigação de como a estimação da impedância das interfaces eletrodo-pele pode ser utilizada para melhorar a rejeição da tensão de modo comum (para problemas envolvendo eletrodos a seco, principalmente);
 - Utilização de técnicas de controle direcionadas para a rejeição de perturbações periódicas, como o controle repetitivo;
 - Avaliação de novas estruturas de controle, que possam ser empregadas para a síntese dos sistemas DRL, através das ferramentas de controle robusto desenvolvidas.
-

REFERÊNCIAS

ACHARYA, V. **Improving Common-Mode Rejection Using the Right-Leg Drive Amplifier**. Texas Instruments Application Report. 2011.

ALNASSER, E. **Compensated transconductance driven-right-leg circuit**. IET Science, Measurement & Technology, v. 6, n. 6, p. 519-526, 2012.

ALONSO, E.; GIANNETTI, R.; RODRÍGUEZ-MORCILLO, C.; MATANZA, J.; MUÑOZ-FRÍAS, J. D. **A novel passive method for the assessment of skin-electrode contact impedance in intraoperative neurophysiological monitoring systems**. Scientific Reports, v. 10, n. 1, p. 1-11, 2020.

ANALOG DEVICES. **Folha de dados do AD620**. 2011.

ANGRISANI, L.; ARPAIA, P.; CASINELLI, D.; MOCCALDI, N. **A single-channel SSVEP-based instrument with off-the-shelf components for trainingless brain-computer interfaces**. IEEE Transactions on Instrumentation and Measurement, v. 68, n. 10, p. 3616-3625, 2018.

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. **ABNT NBR IEC 60601-2-26:2014 – Equipamento eletromédico parte 2-26: requisitos particulares para a segurança e desempenho essencial de eletroencefalógrafos**. Rio de Janeiro, 2014.

ÅSTRÖM, Karl Johan; MURRAY, Richard M. **Feedback Systems: An Introduction for Scientists and Engineers**. Princeton University Press, 2008.

BHATTACHARYYA, S. P.; CHAPPELLAT, H.; KEEL, L. H. **ROBUST CONTROL: The Parametric Approach**. Prentice Hall PTR, 1995.

BHATTACHARYYA, S. P. **Robust control under parametric uncertainty: An overview and recent results**. Annual Reviews in Control, v. 44, p. 45-77, 2017.

CARTER, Bruce; MANCINI, Ron. **Op Amps for everyone**. Newnes, 2018.

CHEN, M.; CHUN, H. S.; CASTRO, I. D.; TORFS, T.; LIN, Q.; HOOFF, C. V.; WANG, G.; LIAN, Y.; HELLEPUTTE, N. V. **A 400 G Ω input-impedance active electrode for non-contact capacitively coupled ECG acquisition with large linear-input-range and high CM-interference-tolerance.** IEEE Transactions on Biomedical Circuits and Systems, v. 13, n. 2, p. 376-386, 2019.

GEDDES, L. A.; VALENTINUZZI, M. E. **Temporal changes in electrode impedance while recording the electrocardiogram with “dry” electrodes.** Annals of biomedical engineering, v. 1, n. 3, p. 356-367, 1973.

GUERMANDI, Marco; SCARSELLI, Eleonora Franchi; GUERRIERI, Roberto. **A driving right leg circuit (DgRL) for improved common mode rejection in bio-potential acquisition systems.** IEEE transactions on biomedical circuits and systems, v. 10, n. 2, p. 507-517, 2015.

GUERRERO, Federico N.; SPINELLI, Enrique. **High gain driven right leg circuit for dry electrode systems.** Medical Engineering & Physics, v. 39, p. 117-122, 2017.

HABERMAN, M. A.; SPINELLI, E. M.; GARCÍA, P. A.; GUERRERO, F. N. **Capacitive driven–right–leg circuit design.** International Journal of Biomedical Engineering and Technology, v. 17, n. 2, p. 115-126, 2015.

HABERMAN, Marcelo Alejandro; SPINELLI, Enrique Mario. **A multichannel EEG acquisition scheme based on single ended amplifiers and digital DRL.** IEEE Transactions on Biomedical Circuits and Systems, v. 6, n. 6, p. 614-618, 2012.

HABERMAN, Marcelo; SPINELLI, Enrique. **A digital driven right leg circuit.** In: 2010 Annual International Conference of the IEEE Engineering in Medicine and Biology. IEEE, 2010. p. 6559-6562.

JAMAL, Muhammad Zahak; LEE, Dong-Hyun; HYUN, Dong Jin. **Real time adaptive filter based EMG signal processing and instrumentation scheme for robust signal acquisition**

using dry EMG electrodes. In: 2019 16th International Conference on Ubiquitous Robots (UR). IEEE, 2019. p. 683-688.

LATHI, B. P. **Sinais e Sistemas Lineares.** 2ª ed. Porto Alegre: Bookman, 2007.

LANDAU, I. D. **The RST digital controller design and applications.** Control Engineering Practice, v. 6, n. 2, p. 155-165, 1998.

LEVKOV, Ch L. Amplification of biosignals by body potential driving. Analysis of the circuit performance. **Medical and Biological Engineering and Computing**, v. 26, n. 4, p. 389-396, 1988.

MAHAJAN, Ruhi; MORSHED, Bashir I. **Performance analysis of a DRL-less AFE for battery-powered wearable EEG.** Measurement, v. 90, p. 583-591, 2016.

MALOBERTI, F. **Entendendo Microeletrônica: Uma bordagem Top-Down.** 1ª ed. Rio de Janeiro: LTC, 2015.

MALVINO, Albert P.; BATES, David J. **Eletrônica-Vol. 2.** 8ª Edição. McGraw Hill Brasil, 2016.

MARCILLO, K. E. L. **Performance evaluation of robust parametric control strategies applied on suppression of oscillations effects due to constant power loads in multi-converter buck-buck systems.** 2018.

MERLETTI, R.; CERONE, G. L. **Tutorial. Surface EMG detection, conditioning and pre-processing: best practices.** Journal of Electromyography and Kinesiology, v. 54, p. 102440, 2020.

METTING VAN RIJN, A. C.; PEPPER, Abraham; GRIMBERGEN, C. A. **High-quality recording of bioelectric events.** Medical and Biological Engineering and Computing, v. 28, n. 5, p. 389-397, 1990.

NEGRÃO, J. F. R.; ARAUJO, G. A. L.; COSTA JÚNIOR, C. T.; SOUZA, D. C.

Electromagnetic interference reduction by dynamic impedance balancing applied to biosensors. Revista Brasileira de Engenharia Biomédica, v. 29, n. 3, p. 269-277, 2013.

OGATA, K. **Engenharia de Controle Moderno.** 5^a ed. São Paulo: Pearson Prentice Hall, 2010.

PERTENCE JÚNIOR, A. **Amplificadores Operacionais e Filtros Ativos.** Bookman Editora, 2015.

RANGAYYAN, R. M. **Biomedical signal analysis.** John Wiley & Sons, 2015.

SEBORG, D. E.; EDGAR, T. F.; MELLICHAMP, D. A. **Process Dynamics and Control,** 2nd. 2004.

SEDRA, A. S.; SMITH, K. C. **Microelectronic circuits.** New York: Oxford university press, 2004.

SKOGESTAD, S.; POSTLETHWAITE, I. **Multivariable feedback control: analysis and design.** New York: Wiley, 2007.

SPINELLI, E. M.; MARTINEZ, N. H.; MAYOSKY, M. A.. **A transconductance driven-right-leg circuit.** IEEE transactions on biomedical engineering, v. 46, n. 12, p. 1466-1470, 1999.

STEVENS, Brian L.; LEWIS, Frank L.; JOHNSON, Eric N. **Aircraft control and simulation: dynamics, controls design, and autonomous systems.** John Wiley & Sons, 2016.

TANG, T.; GOH, W. L.; YAO, L.; CHEONG, J. H.; GAO, Y. **An integrated multi-channel biopotential recording analog front-end IC with area-efficient driven-right-leg circuit.** IEEE Transactions on Biomedical Circuits and Systems, v. 14, n. 2, p. 297-304, 2019.

TEXAS INSTRUMENTS. **Folha de dados do TL081**. 2004.

TEXAS INSTRUMENTS. **Folha de dados do ADS1298**. 2015.

TEXAS INSTRUMENTS. **Folha de dados do ADS1299**. 2017.

TOHIDI, Mohammad; MADSEN, Jens Kargaard; MORADI, Farshad. **Low-power high-input-impedance EEG signal acquisition SoC with fully integrated IA and signal-specific ADC for wearable applications**. IEEE Transactions on Biomedical Circuits and Systems, v. 13, n. 6, p. 1437-1450, 2019.

WANG, Youqing; GAO, Furong; DOYLE III, Francis J. **Survey on iterative learning control, repetitive control, and run-to-run control**. Journal of Process Control, v. 19, n. 10, p. 1589-1600, 2009.

WEBSTER, John G. **Medical Instrumentation Application and Design**. United States of America: John Wiley & Sons, inc., 2010.

WINTER, Bruce B.; WEBSTER, John G. **Driven-right-leg circuit design**. IEEE Transactions on Biomedical Engineering, n. 1, p. 62-66, 1983.

XU, J.; BÜSZE, B.; HOOF, C. V.; MAKINWA, K. A. A.; YAZICIOGLU, R. F. **A 15-channel digital active electrode system for multi-parameter biopotential measurement**. IEEE Journal of Solid-State Circuits, v. 50, n. 9, p. 2090-2100, 2015.

XU, J.; MITRA, S.; MATSUMOTO, A.; PATKI, S.; HOOF, C. V.; MAKINWA, K. A. A.; YAZICIOGLU, R. F. **A wearable 8-channel active-electrode EEG/ETI acquisition system for body area networks**. IEEE Journal of Solid-State Circuits, v. 49, n. 9, p. 2005-2016, 2014.

XU, J.; YAZICIOGLU, R. F.; GRUNDLEHNER, B.; HARPE, P.; MAKINAWA, K. A. A.; HOOF, C. V. **A 160 μ W 8-Channel Active Electrode System for EEG Monitoring**. IEEE Transactions on Biomedical circuits and systems, v. 5, n. 6, p. 555-567, 2011.

YANG, Wang. A New Type of Right-leg-drive Circuit ECG Amplifier Using New Operational Amplifier. In: Journal of Physics: Conference Series. IOP Publishing, 2021.

APÊNDICE A – DIAGRAMA DE SIMULAÇÃO NO PROTEUS PARA O SISTEMA DRL CLÁSSICO

O circuito desenvolvido, por questões de visualização, é mostrado na próxima página deste documento.

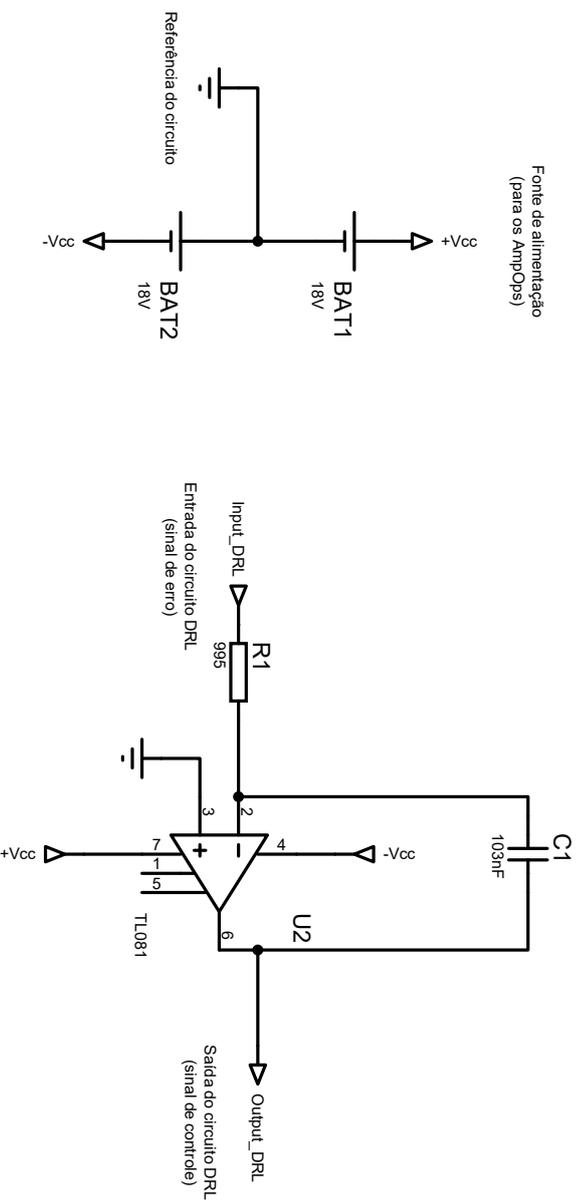
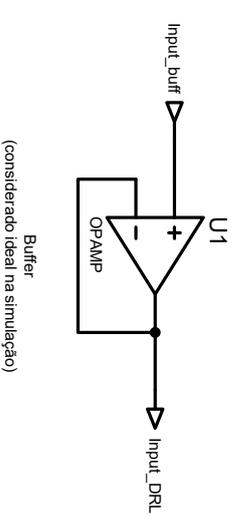
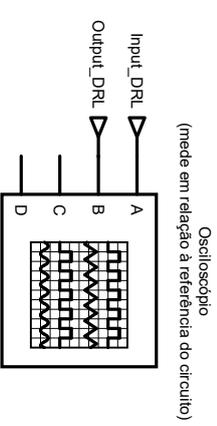
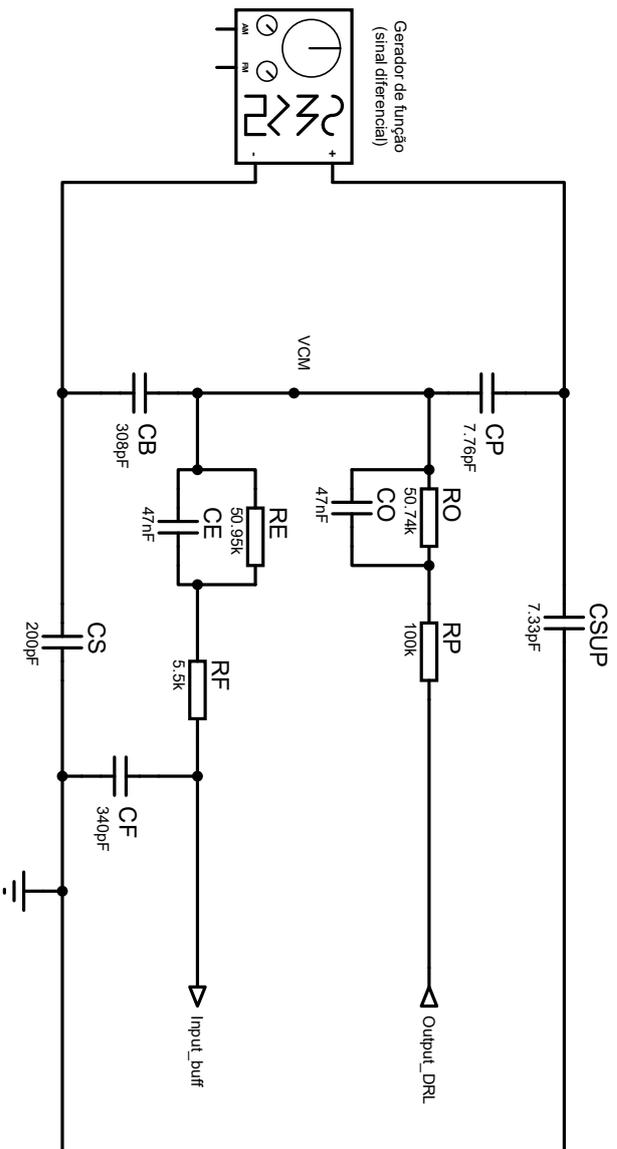
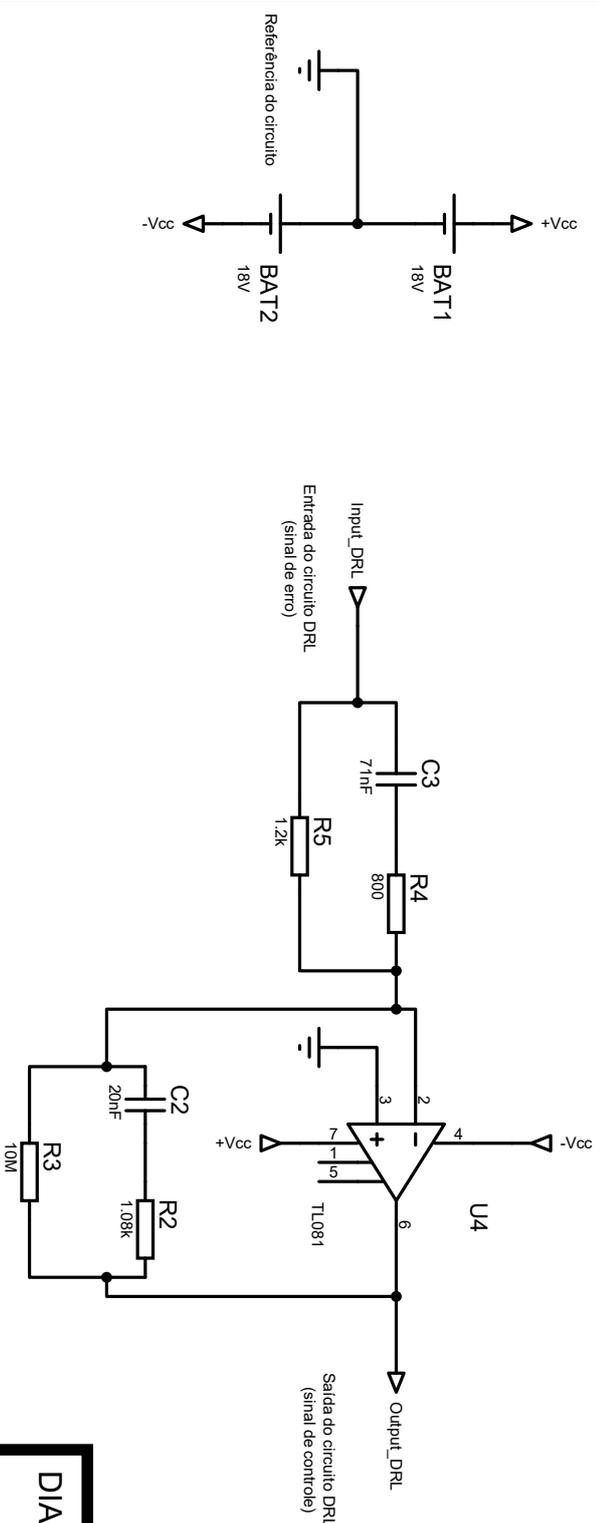
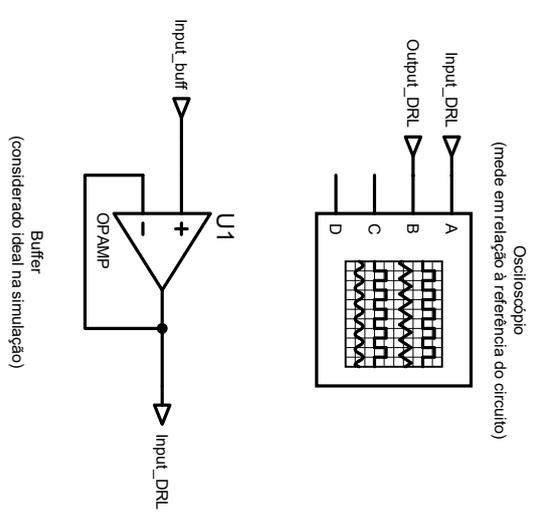
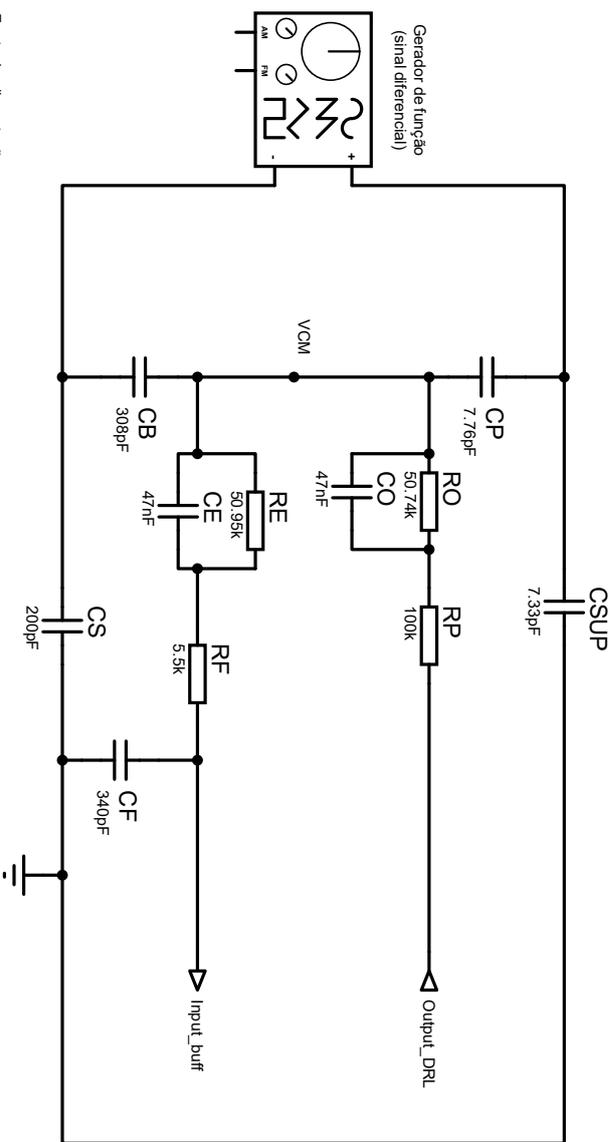


DIAGRAMA DE SIMULAÇÃO DRL CLÁSSICO

**APÊNDICE B – DIAGRAMA DE SIMULAÇÃO NO PROTEUS PARA O SISTEMA
DRL ROBUSTO**

O circuito desenvolvido, por questões de visualização, é mostrado na próxima página deste documento.



**DIAGRAMA DE SIMULAÇÃO
DRL ROBUSTO**

ANEXO A – FOLHA DE DADOS DO TL081 UTILIZADO

A folha de dados do TL081, por questões de visualização, é mostrada a partir da próxima página deste documento. O anexo contém a parte da folha de dados referente às características elétricas do componente.

TL081, TL081A, TL081B, TL082, TL082A, TL082B TL084, TL084A, TL084B JFET-INPUT OPERATIONAL AMPLIFIERS

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

- Low Power Consumption
- Wide Common-Mode and Differential Voltage Ranges
- Low Input Bias and Offset Currents
- Output Short-Circuit Protection
- Low Total Harmonic Distortion . . . 0.003% Typ
- High Input Impedance . . . JFET-Input Stage
- Latch-Up-Free Operation
- High Slew Rate . . . 13 V/ μ s Typ
- Common-Mode Input Voltage Range Includes V_{CC+}

description/ordering information

The TL08x JFET-input operational amplifier family is designed to offer a wider selection than any previously developed operational amplifier family. Each of these JFET-input operational amplifiers incorporates well-matched, high-voltage JFET and bipolar transistors in a monolithic integrated circuit. The devices feature high slew rates, low input bias and offset currents, and low offset-voltage temperature coefficient. Offset adjustment and external compensation options are available within the TL08x family.

The C-suffix devices are characterized for operation from 0°C to 70°C. The I-suffix devices are characterized for operation from –40°C to 85°C. The Q-suffix devices are characterized for operation from –40°C to 125°C. The M-suffix devices are characterized for operation over the full military temperature range of –55°C to 125°C.

ORDERING INFORMATION

T_J	V_{IOmax} AT 25°C	PACKAGE†	ORDERABLE PART NUMBER	TOP-SIDE MARKING	
0°C to 70°C	15 mV	PDIP (P)	Tube of 50	TL081CP	TL081CP
			Tube of 50	TL082CP	TL082CP
		PDIP (N)	Tube of 25	TL084CN	TL084CN
		SOIC (D)	Tube of 75	TL081CD	TL081C
			Reel of 2500	TL081CDR	
			Tube of 75	TL082CD	TL082C
			Reel of 2500	TL082CDR	
			Tube of 50	TL084CD	TL084C
			Reel of 2500	TL084CDR	
		SOP (PS)	Reel of 2000	TL081CPSR	T081
			Reel of 2000	TL082CPSR	T082
		SOP (NS)	Reel of 2000	TL084CNSR	TL084
		TSSOP (PW)	Tube of 150	TL082CPW	T082
			Reel of 2000	TL082CPWR	
			Tube of 90	TL084CPW	T084
			Reel of 2000	TL084CPWR	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2004, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

**TL081, TL081A, TL081B, TL082, TL082A, TL082B
TL084, TL084A, TL084B
JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

description/ordering information (continued)

ORDERING INFORMATION

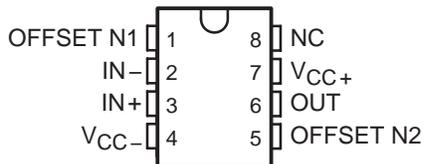
T _J	V _{IO} max AT 25°C	PACKAGE†	ORDERABLE PART NUMBER	TOP-SIDE MARKING	
0°C to 70°C	6 mV	PDIP (P)	Tube of 50	TL081ACP	TL081ACP
			Tube of 50	TL082ACP	TL082ACP
		PDIP (N)	Tube of 25	TL084ACN	TL084ACN
		SOIC (D)	Tube of 75	TL081ACD	081AC
			Reel of 2500	TL081ACDR	
			Tube of 75	TL082ACD	082AC
			Reel of 2500	TL082ACDR	
		SOIC (D)	Tube of 50	TL084ACD	TL084AC
	Reel of 2500		TL084ACDR		
	SOP (PS)	Reel of 2000	TL082ACPSR	T082A	
	SOP (NS)	Reel of 2000	TL084ACNSR	TL084A	
	3 mV	PDIP (P)	Tube of 50	TL081BCP	TL081BCP
			Tube of 50	TL082BCP	TL082BCP
		PDIP (N)	Tube of 25	TL084BCN	TL084BCN
		SOIC (D)	Tube of 75	TL081BCD	081BC
			Reel of 2500	TL081BCDR	
Tube of 75			TL082BCD	082BC	
Reel of 2500			TL082BCDR		
SOIC (D)		Tube of 50	TL084BCD	TL084BC	
	Reel of 2500	TL084BCDR			
-40°C to 85°C	6 mV	PDIP (P)	Tube of 50	TL081IP	TL081IP
			Tube of 50	TL082IP	TL082IP
		PDIP (N)	Tube of 25	TL084IN	TL081IN
		SOIC (D)	Tube of 75	TL081ID	TL081I
			Reel of 2500	TL081IDR	
			Tube of 75	TL082ID	TL082I
			Reel of 2500	TL082IDR	
		SOIC (D)	Tube of 50	TL084ID	TL084I
			Reel of 2500	TL084IDR	
		TSSOP (PW)	Reel of 2000	TL082IPWR	Z082
-40°C to 125°C	9 mV	SOIC (D)	Tube of 50	TL084QD	TL084QD
			Reel of 2500	TL084QDR	
-55°C to 125°C	9 mV	CDIP (J)	Tube of 25	TL084MJ	TL084MJ
		LCCC (FK)	Reel of 55	TL084FK	TL084FK
	6 mV	CDIP (JG)	Tube of 50	TL082MJG	TL082MJG
		LCCC (FK)	Tube of 55	TL082MFK	TL082MFK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

TL081, TL081A, TL081B, TL082, TL082A, TL082B TL084, TL084A, TL084B JFET-INPUT OPERATIONAL AMPLIFIERS

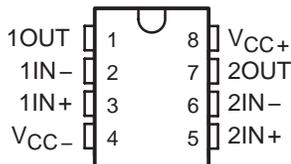
SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

**TL081, TL081A, TL081B
D, P, OR PS PACKAGE
(TOP VIEW)**

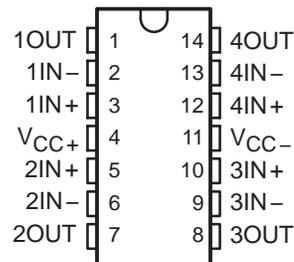


NC – No internal connection

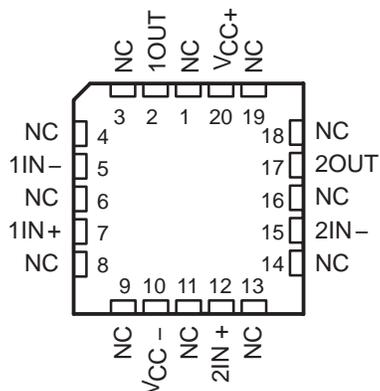
**TL082, TL082A, TL082B
D, JG, P, PS, OR PW PACKAGE
(TOP VIEW)**



**TL084, TL084A, TL084B
D, J, N, NS, OR PW PACKAGE
(TOP VIEW)**

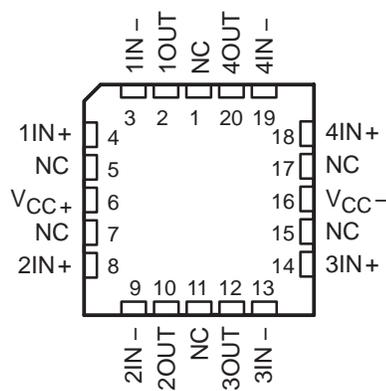


**TL082M . . . FK PACKAGE
(TOP VIEW)**



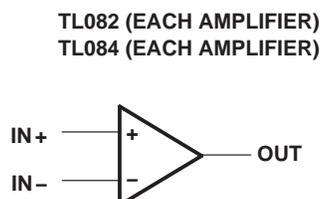
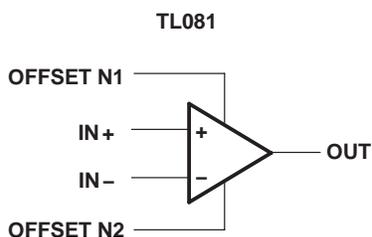
NC – No internal connection

**TL084M . . . FK PACKAGE
(TOP VIEW)**



NC – No internal connection

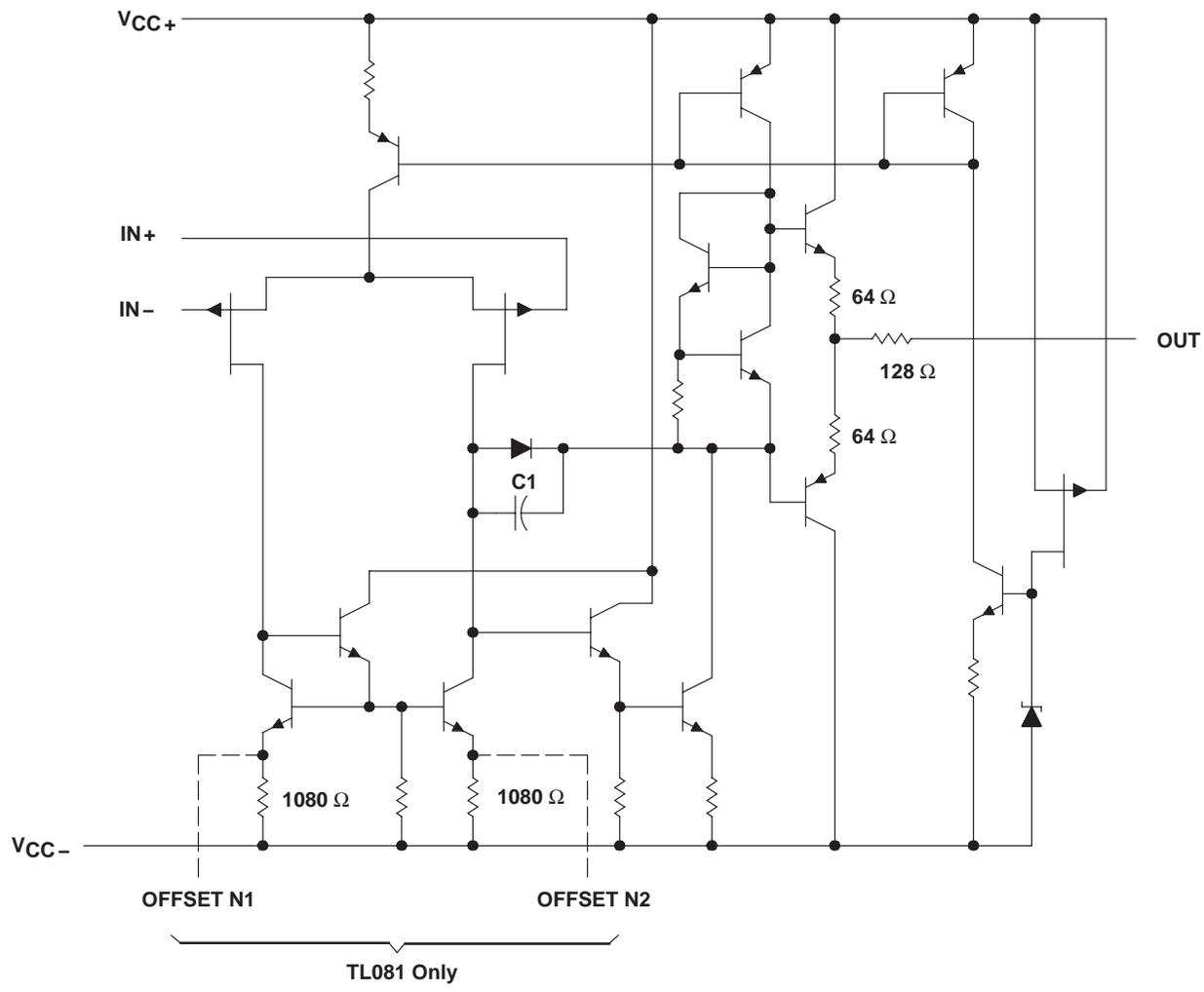
symbols



**TL081, TL081A, TL081B, TL082, TL082A, TL082B
 TL084, TL084A, TL084B
 JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

schematic (each amplifier)



Component values shown are nominal.



TL081, TL081A, TL081B, TL082, TL082A, TL082B TL084, TL084A, TL084B JFET-INPUT OPERATIONAL AMPLIFIERS

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

	TL08_C TL08_AC TL08_BC	TL08_I	TL084Q	TL08_M	UNIT
Supply voltage, V_{CC+} (see Note 1)	18	18	18	18	V
Supply voltage V_{CC-} (see Note 1)	-18	-18	-18	-18	V
Differential input voltage, V_{ID} (see Note 2)	± 30	± 30	± 30	± 30	V
Input voltage, V_I (see Notes 1 and 3)	± 15	± 15	± 15	± 15	V
Duration of output short circuit (see Note 4)	Unlimited	Unlimited	Unlimited	Unlimited	
Continuous total power dissipation	See Dissipation Rating Table				
Operating free-air temperature range, T_A	0 to 70	-40 to 85	-40 to 125	-55 to 125	$^{\circ}\text{C}$
Package thermal impedance, θ_{JA} (see Notes 5 and 6)	D package (8-pin)	97	97		$^{\circ}\text{C}/\text{W}$
	D package (14-pin)	86	86		
	N package (14-pin)	76	76		
	NS package (14-pin)	80			
	P package (8-pin)	85	85		
	PS package (8-pin)	95	95		
	PW package (8-pin)	149			
	PW package (14-pin)	113	113		
Operating virtual junction temperature	150	150	150	150	$^{\circ}\text{C}$
Case temperature for 60 seconds, T_C	FK package			260	$^{\circ}\text{C}$
Lead temperature 1.6 mm (1/16 inch) from case for 60 seconds	J or JG package			300	$^{\circ}\text{C}$
Storage temperature range, T_{stg}	-65 to 150	-65 to 150	-65 to 150	-65 to 150	$^{\circ}\text{C}$

† Stresses beyond those listed under “absolute maximum ratings” may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under “recommended operating conditions” is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES:
- All voltage values, except differential voltages, are with respect to the midpoint between V_{CC+} and V_{CC-} .
 - Differential voltages are at $IN+$ with respect to $IN-$.
 - The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 V, whichever is less.
 - The output may be shorted to ground or to either supply. Temperature and/or supply voltages must be limited to ensure that the dissipation rating is not exceeded.
 - Maximum power dissipation is a function of $T_J(\text{max})$, θ_{JA} , and T_A . The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(\text{max}) - T_A)/\theta_{JA}$. Operating at the absolute maximum T_J of 150 $^{\circ}\text{C}$ can affect reliability.
 - The package thermal impedance is calculated in accordance with JESD 51-7.

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25^{\circ}\text{C}$ POWER RATING	DERATING FACTOR	DERATE ABOVE T_A	$T_A = 70^{\circ}\text{C}$ POWER RATING	$T_A = 85^{\circ}\text{C}$ POWER RATING	$T_A = 125^{\circ}\text{C}$ POWER RATING
D (14 pin)	680 mW	7.6 mW/ $^{\circ}\text{C}$	60 $^{\circ}\text{C}$	604 mW	490 mW	186 mW
FK	680 mW	11.0 mW/ $^{\circ}\text{C}$	88 $^{\circ}\text{C}$	680 mW	680 mW	273 mW
J	680 mW	11.0 mW/ $^{\circ}\text{C}$	88 $^{\circ}\text{C}$	680 mW	680 mW	273 mW
JG	680 mW	8.4 mW/ $^{\circ}\text{C}$	69 $^{\circ}\text{C}$	672 mW	546 mW	210 mW



**TL081, TL081A, TL081B, TL082, TL082A, TL082B
TL084, TL084A, TL084B
JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

electrical characteristics, $V_{CC\pm} = \pm 15\text{ V}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T _A †	TL081C TL082C TL084C			TL081AC TL082AC TL084AC			TL081BC TL082BC TL084BC			TL081I TL082I TL084I			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
V _{IO}	V _O = 0 R _S = 50 Ω	25°C Full range	3	15	6	3	6	2	3	3	6	3	6	mV	
α _{VIO}	V _O = 0 R _S = 50 Ω	Full range		20	7.5										
I _{IO}	V _O = 0	25°C Full range	5	200	100	5	100	5	100	5	100	5	100	pA	
I _{IB}	V _O = 0	25°C Full range	30	400	200	30	200	30	200	30	200	30	200	nA	
V _{ICR}	Common-mode input voltage range	25°C	±11	-12 to 15		±11	-12 to 15	±11	-12 to 15	±11	-12 to 15	±11	-12 to 15	V	
V _{OM}	Maximum peak output voltage swing	25°C Full range	±12	±13.5		±12	±13.5	±12	±13.5	±12	±13.5	±12	±13.5	V	
A _{V/D}	Large-signal differential voltage amplification	25°C Full range	±10	±12		±10	±12	±10	±12	±10	±12	±10	±12	V/mV	
B ₁	Unity-gain bandwidth	25°C	25	200		25	200	25	200	25	200	25	200	MHz	
r _i	Input resistance	25°C	15			15		15		15		15		Ω	
CMRR	Common-mode rejection ratio	25°C	70	86		70	86	75	86	75	86	75	86	dB	
kSVR	Supply-voltage rejection ratio (ΔV _{CC±} /ΔV _{IO})	25°C	70	86		70	86	80	86	80	86	80	86	dB	
I _{CC}	Supply current (per amplifier)	25°C	1.4	2.8		1.4	2.8	1.4	2.8	1.4	2.8	1.4	2.8	mA	
V _{O1} /V _{O2}	Crosstalk attenuation	25°C	120			120		120		120		120		dB	

† All characteristics are measured under open-loop conditions with zero common-mode voltage, unless otherwise specified. Full range for T_A is 0°C to 70°C for TL08_C, TL08_AC, TL08_BC and -40°C to 85°C for TL08_I.

‡ Input bias currents of an FET-input operational amplifier are normal junction reverse currents, which are temperature sensitive, as shown in Figure 17. Pulse techniques must be used that maintain the junction temperature as close to the ambient temperature as possible.



**TL081, TL081A, TL081B, TL082, TL082A, TL082B
TL084, TL084A, TL084B
JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

electrical characteristics, $V_{CC\pm} = \pm 15\text{ V}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	T_A	TL081M, TL082M			TL084Q, TL084M			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
V_{IO} Input offset voltage	$V_O = 0, R_S = 50\ \Omega$	25°C		3	6		3	9	mV
		Full range			9			15	
α_{VIO} Temperature coefficient of input offset voltage	$V_O = 0, R_S = 50\ \Omega$	Full range		18			18		$\mu\text{V}/^\circ\text{C}$
I_{IO} Input offset current‡	$V_O = 0$	25°C		5	100		5	100	pA
		125°C			20			20	nA
I_{IB} Input bias current‡	$V_O = 0$	25°C		30	200		30	200	pA
		125°C			50			50	nA
V_{ICR} Common-mode input voltage range		25°C	± 11	-12 to 15		± 11	-12 to 15		V
V_{OM} Maximum peak output voltage swing	$R_L = 10\ \text{k}\Omega$	25°C	± 12	± 13.5		± 12	± 13.5		V
	$R_L \geq 10\ \text{k}\Omega$	Full range	± 12			± 12			
	$R_L \geq 2\ \text{k}\Omega$		± 10	± 12		± 10	± 12		
A_{VD} Large-signal differential voltage amplification	$V_O = \pm 10\ \text{V}, R_L \geq 2\ \text{k}\Omega$	25°C	25	200		25	200		V/mV
	$V_O = \pm 10\ \text{V}, R_L \geq 2\ \text{k}\Omega$	Full range	15			15			
B_1 Unity-gain bandwidth		25°C		3			3		MHz
r_i Input resistance		25°C		10^{12}			10^{12}		Ω
CMRR Common-mode rejection ratio	$V_{IC} = V_{ICRmin}, V_O = 0, R_S = 50\ \Omega$	25°C	80	86		80	86		dB
k_{SVR} Supply-voltage rejection ratio ($\Delta V_{CC\pm}/\Delta V_{IO}$)	$V_{CC} = \pm 15\ \text{V to } \pm 9\ \text{V}, V_O = 0, R_S = 50\ \Omega$	25°C	80	86		80	86		dB
I_{CC} Supply current (per amplifier)	$V_O = 0, \text{ No load}$	25°C		1.4	2.8		1.4	2.8	mA
V_{O1}/V_{O2} Crosstalk attenuation	$A_{VD} = 100$	25°C		120			120		dB

† All characteristics are measured under open-loop conditions, with zero common-mode input voltage, unless otherwise specified.

‡ Input bias currents of a FET-input operational amplifier are normal junction reverse currents, which are temperature sensitive, as shown in Figure 17. Pulse techniques must be used that maintain the junction temperatures as close to the ambient temperature as possible.

operating characteristics, $V_{CC\pm} = \pm 15\ \text{V}, T_A = 25^\circ\text{C}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
SR Slew rate at unity gain	$V_I = 10\ \text{V}, R_L = 2\ \text{k}\Omega, C_L = 100\ \text{pF}, \text{ See Figure 1}$	8*	13		V/ μs
	$V_I = 10\ \text{V}, R_L = 2\ \text{k}\Omega, C_L = 100\ \text{pF}, T_A = -55^\circ\text{C to } 125^\circ\text{C}, \text{ See Figure 1}$	5*			
t_r Rise time	$V_I = 20\ \text{mV}, R_L = 2\ \text{k}\Omega, C_L = 100\ \text{pF}, \text{ See Figure 1}$		0.05		μs
Overshoot factor			20		%
V_n Equivalent input noise voltage	$R_S = 20\ \Omega$	f = 1 kHz		18	$\text{nV}/\sqrt{\text{Hz}}$
		f = 10 Hz to 10 kHz		4	μV
I_n Equivalent input noise current	$R_S = 20\ \Omega, f = 1\ \text{kHz}$		0.01		$\text{pA}/\sqrt{\text{Hz}}$
THD Total harmonic distortion	$V_{rms} = 6\ \text{V}, f = 1\ \text{kHz}, A_{VD} = 1, R_S \leq 1\ \text{k}\Omega, R_L \geq 2\ \text{k}\Omega,$		0.003		%

*On products compliant to MIL-PRF-38535, this parameter is not production tested.



**TL081, TL081A, TL081B, TL082, TL082A, TL082B
TL084, TL084A, TL084B
JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

operating characteristics, $V_{CC\pm} = \pm 15\text{ V}$, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
SR Slew rate at unity gain	$V_I = 10\text{ V}$, $R_L = 2\text{ k}\Omega$, $C_L = 100\text{ pF}$, See Figure 1	8	13		$\text{V}/\mu\text{s}$
t_r Rise time	$V_I = 20\text{ mV}$, $R_L = 2\text{ k}\Omega$, $C_L = 100\text{ pF}$, See Figure 1		0.05		μs
Overshoot factor			20		%
V_n Equivalent input noise voltage	$R_S = 20\ \Omega$	$f = 1\text{ kHz}$	18		$\text{nV}/\sqrt{\text{Hz}}$
		$f = 10\text{ Hz to } 10\text{ kHz}$	4		μV
I_n Equivalent input noise current	$R_S = 20\ \Omega$, $f = 1\text{ kHz}$		0.01		$\text{pA}/\sqrt{\text{Hz}}$
THD Total harmonic distortion	$V_{I\text{rms}} = 6\text{ V}$, $f = 1\text{ kHz}$, $A_{VD} = 1$, $R_S \leq 1\text{ k}\Omega$, $R_L \geq 2\text{ k}\Omega$,		0.003		%

PARAMETER MEASUREMENT INFORMATION

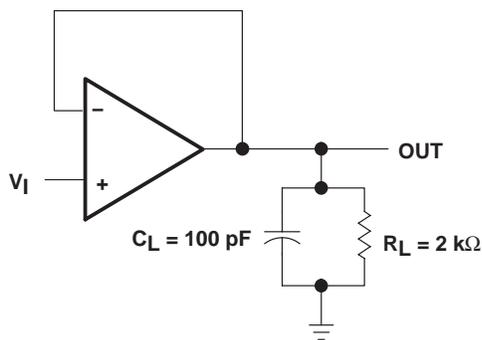


Figure 1

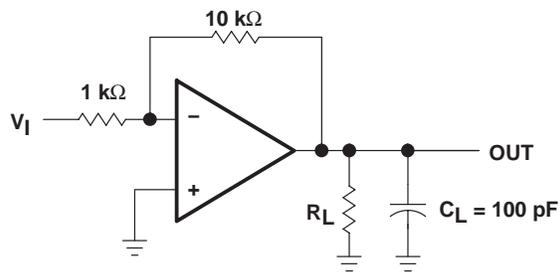


Figure 2

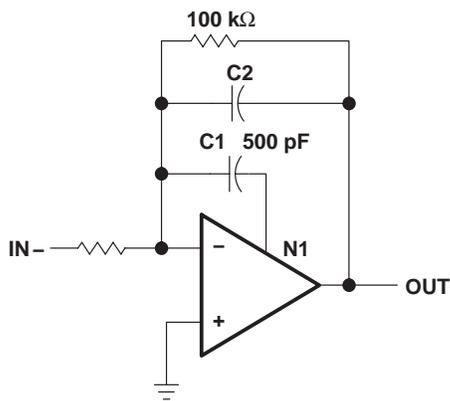


Figure 3

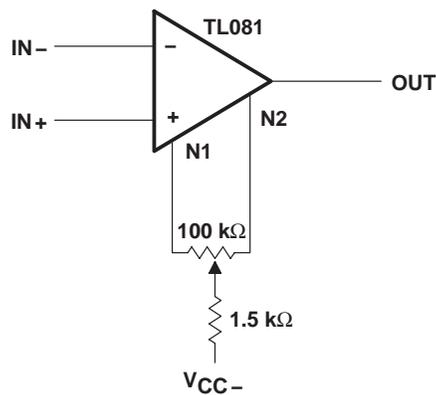


Figure 4

TYPICAL CHARACTERISTICS

Table of Graphs

		FIGURE
V _{OM}	Maximum peak output voltage	vs Frequency
		vs Free-air temperature
		vs Load resistance
		vs Supply voltage
AVD	Large-signal differential voltage amplification	5, 6, 7
	Differential voltage amplification	8
PD	Total power dissipation	9
		vs Free-air temperature
I _{CC}	Supply current	10
		vs Supply voltage
I _{IB}	Input bias current	11
V _O	Output voltage	12
		vs Frequency
CMRR	Common-mode rejection ratio	13
		vs Frequency with feed-forward compensation
P _D	Total power dissipation	14
I _{CC}	Supply current	15
I _{IB}	Input bias current	16
V _O	Large-signal pulse response	17
		vs Time
V _O	Output voltage	18
CMRR	Common-mode rejection ratio	19
V _n	Equivalent input noise voltage	20
THD	Total harmonic distortion	21
		22

**MAXIMUM PEAK OUTPUT VOLTAGE
 vs
 FREQUENCY**

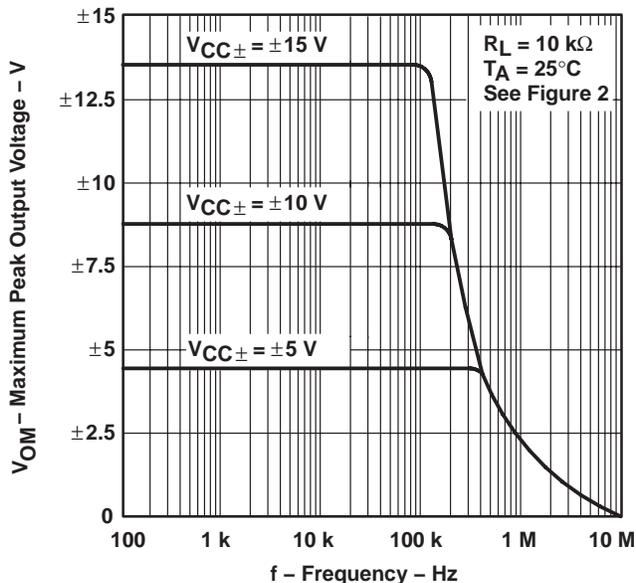


Figure 5

**MAXIMUM PEAK OUTPUT VOLTAGE
 vs
 FREQUENCY**

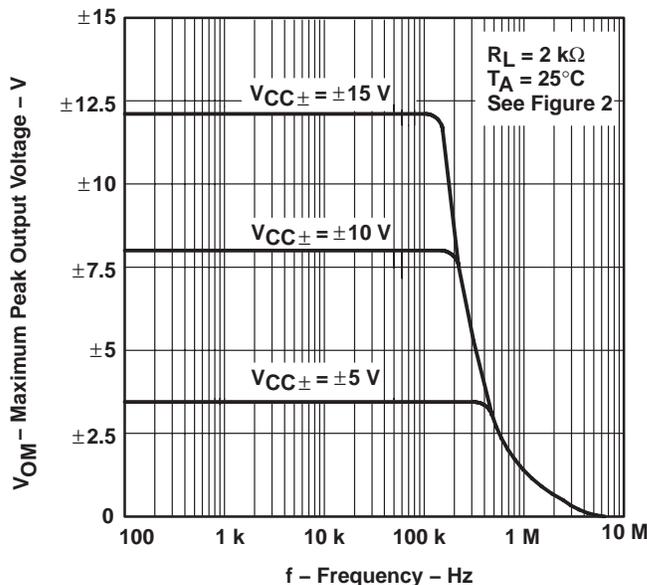


Figure 6

**TL081, TL081A, TL081B, TL082, TL082A, TL082B
TL084, TL084A, TL084B
JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

TYPICAL CHARACTERISTICS†

**MAXIMUM PEAK OUTPUT VOLTAGE
vs
FREQUENCY**

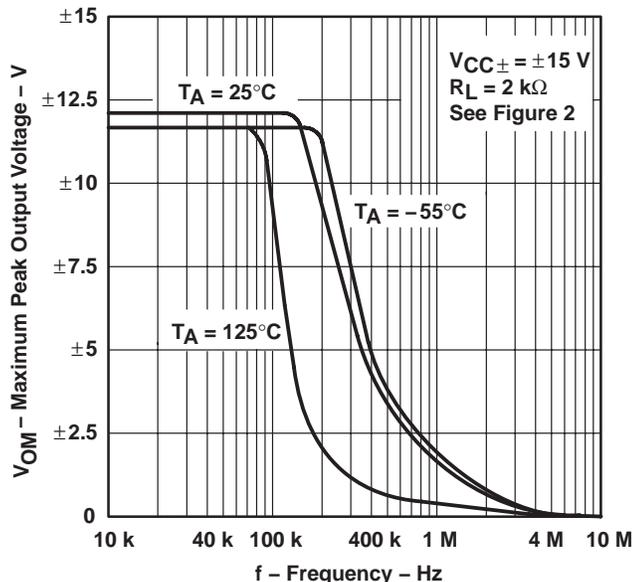


Figure 7

**MAXIMUM PEAK OUTPUT VOLTAGE
vs
FREE-AIR TEMPERATURE**

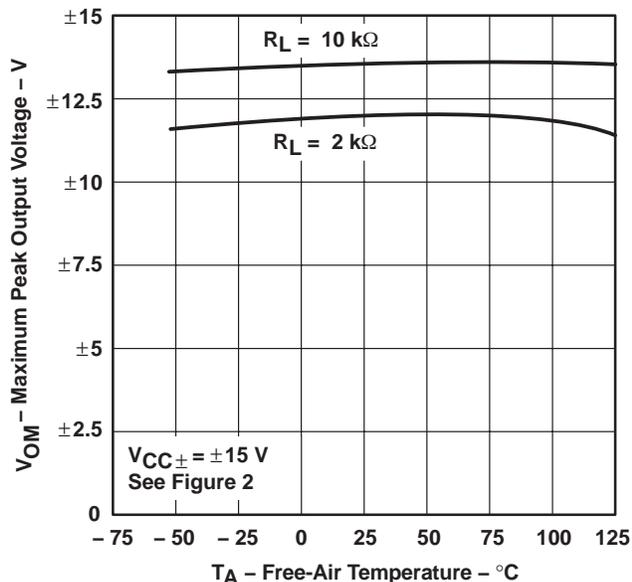


Figure 8

**MAXIMUM PEAK OUTPUT VOLTAGE
vs
LOAD RESISTANCE**

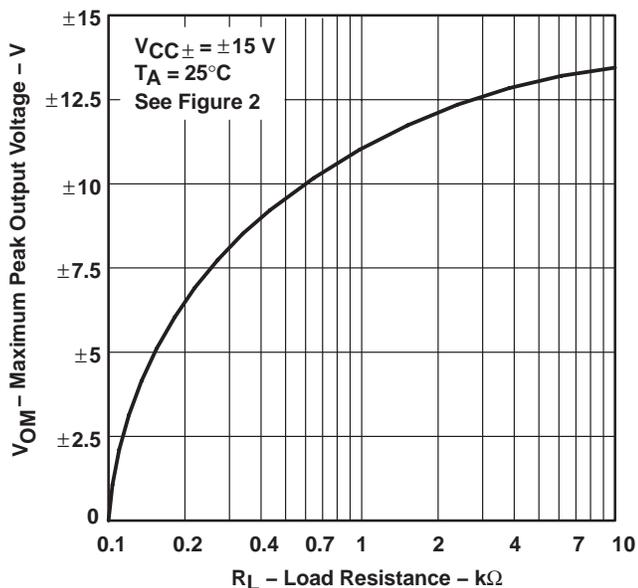


Figure 9

**MAXIMUM PEAK OUTPUT VOLTAGE
vs
SUPPLY VOLTAGE**

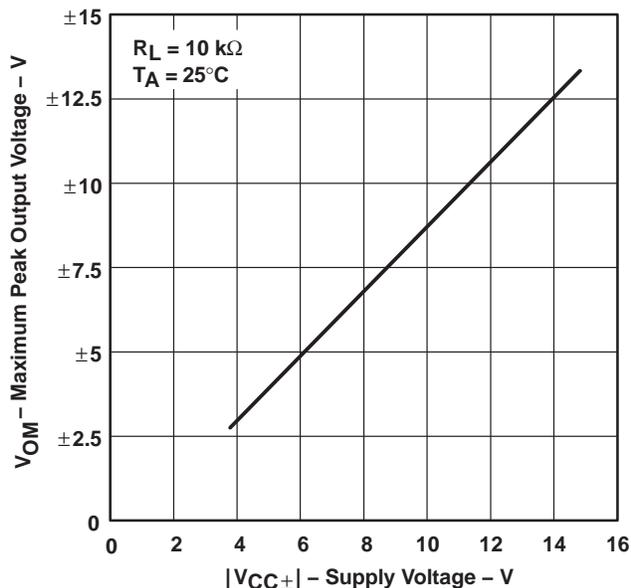


Figure 10

† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.



TYPICAL CHARACTERISTICS†

**LARGE-SIGNAL
 DIFFERENTIAL VOLTAGE AMPLIFICATION
 vs
 FREE-AIR TEMPERATURE**

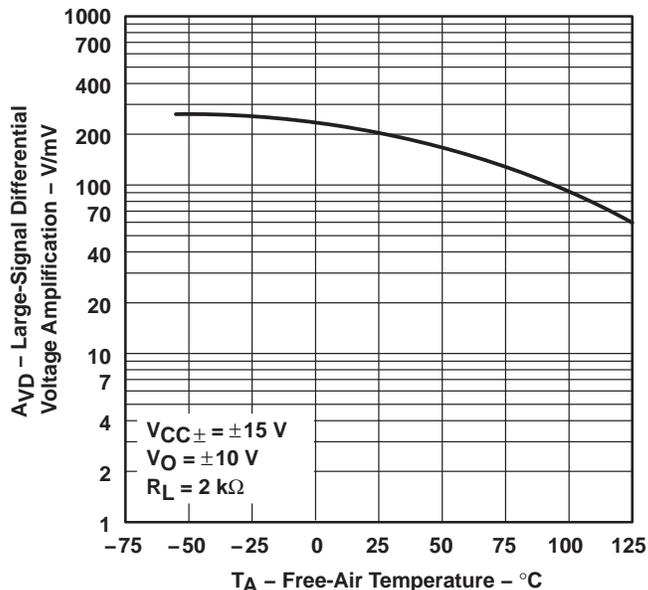


Figure 11

**LARGE-SIGNAL
 DIFFERENTIAL VOLTAGE AMPLIFICATION
 vs
 FREQUENCY**

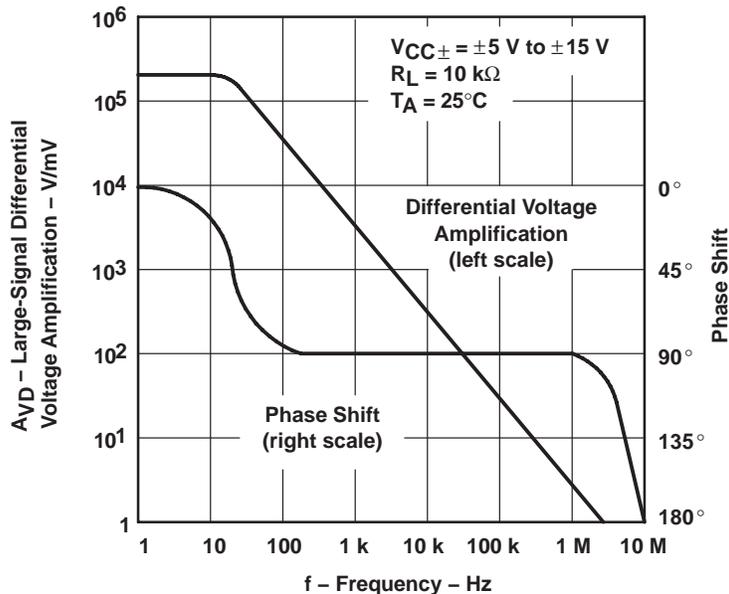


Figure 12

† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.

**TL081, TL081A, TL081B, TL082, TL082A, TL082B
TL084, TL084A, TL084B
JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

TYPICAL CHARACTERISTICS†

**DIFFERENTIAL VOLTAGE AMPLIFICATION
vs
FREQUENCY WITH FEED-FORWARD COMPENSATION**

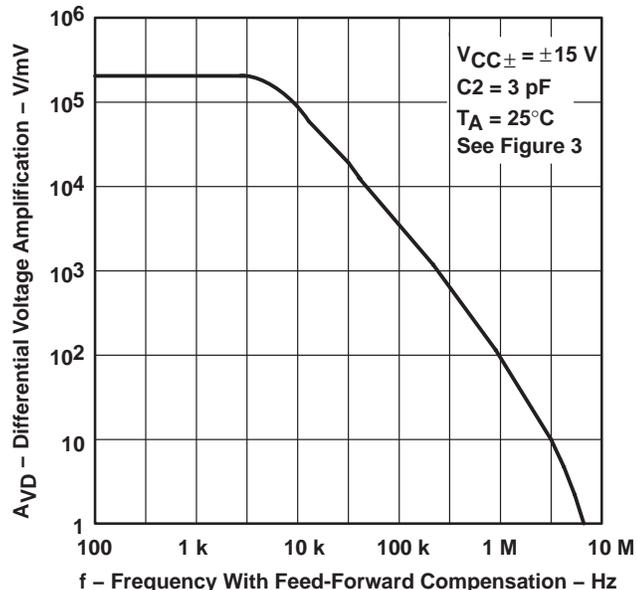


Figure 13

**TOTAL POWER DISSIPATION
vs
FREE-AIR TEMPERATURE**

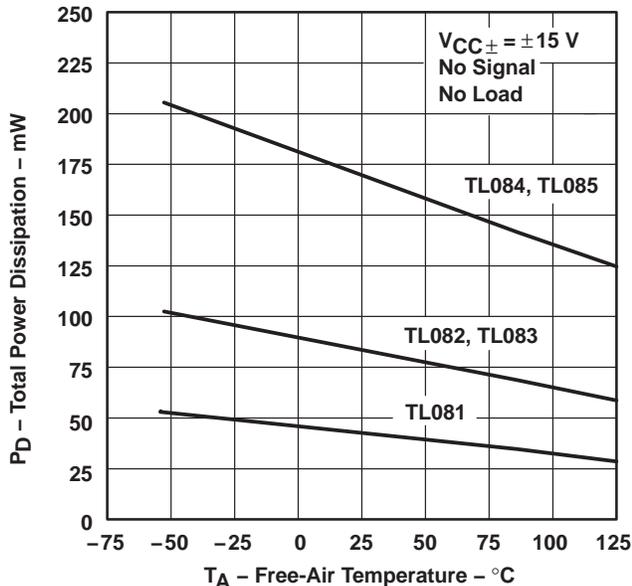


Figure 14

**SUPPLY CURRENT PER AMPLIFIER
vs
FREE-AIR TEMPERATURE**

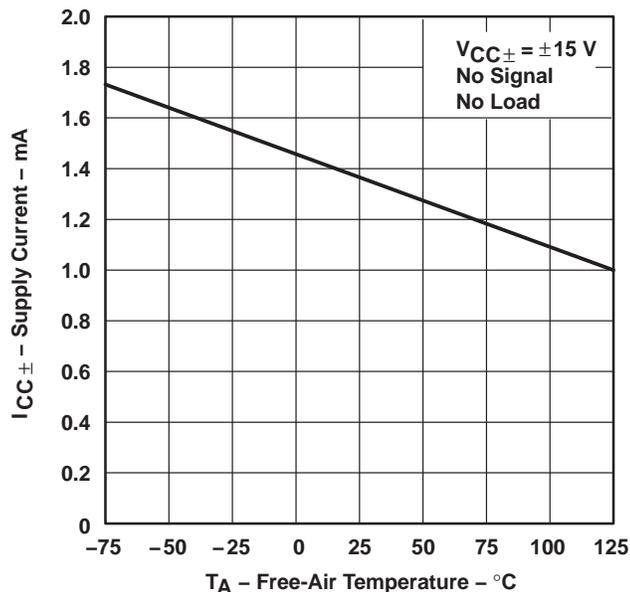


Figure 15

**SUPPLY CURRENT
vs
SUPPLY VOLTAGE**

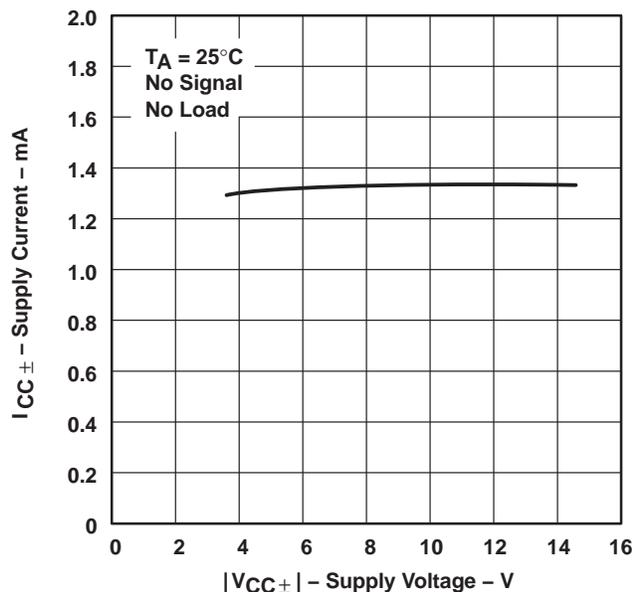
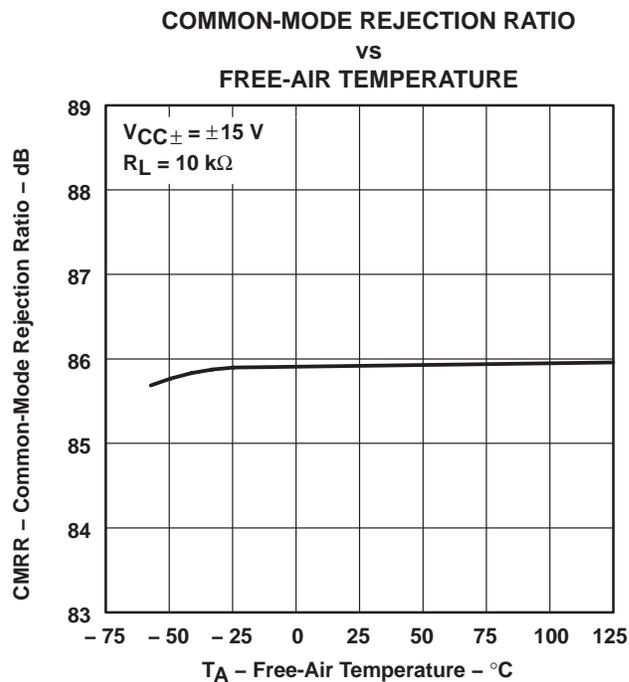
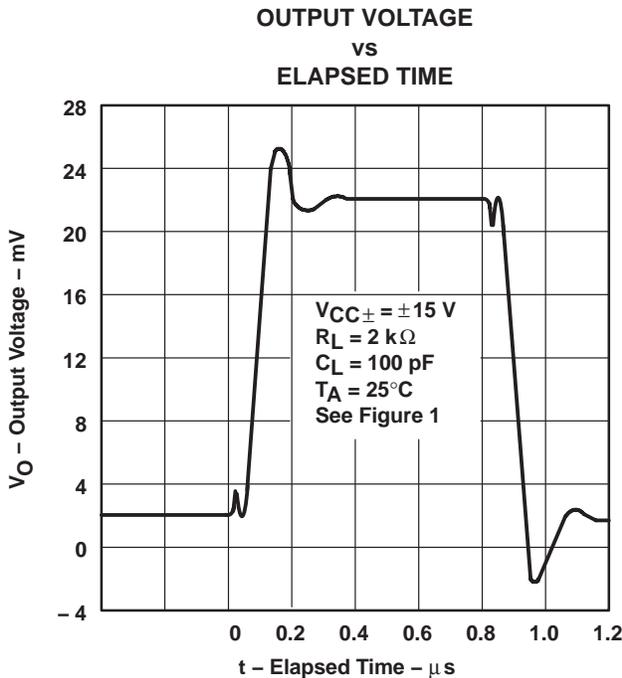
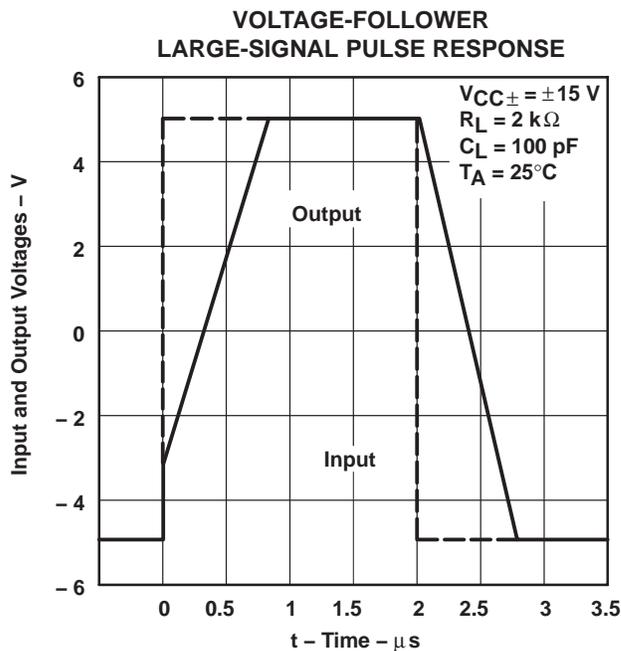
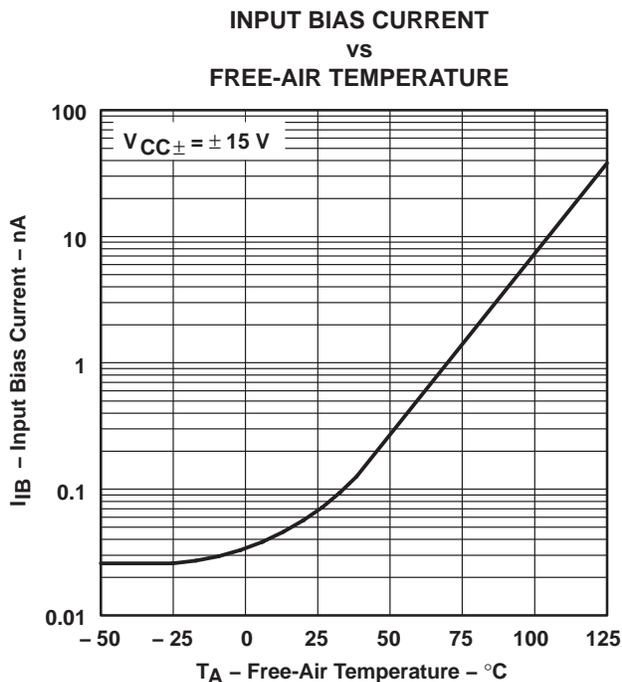


Figure 16

† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.



TYPICAL CHARACTERISTICS†



† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.

**TL081, TL081A, TL081B, TL082, TL082A, TL082B
TL084, TL084A, TL084B
JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

TYPICAL CHARACTERISTICS†

**EQUIVALENT INPUT NOISE VOLTAGE
VS
FREQUENCY**

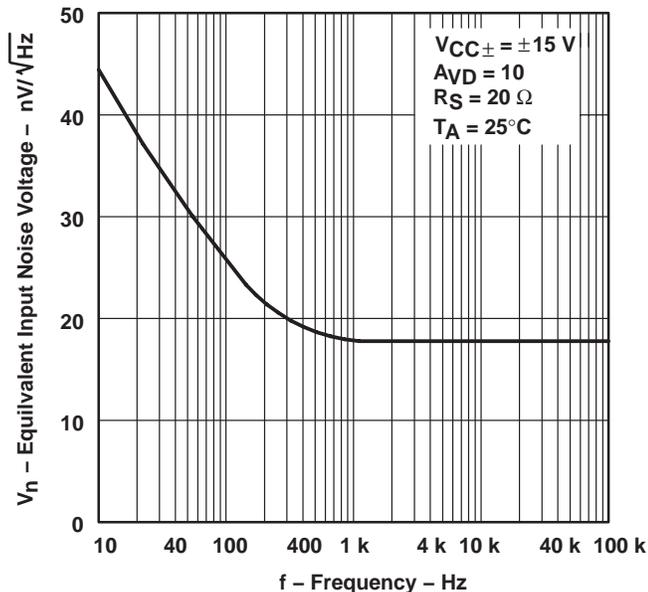


Figure 21

**TOTAL HARMONIC DISTORTION
VS
FREQUENCY**

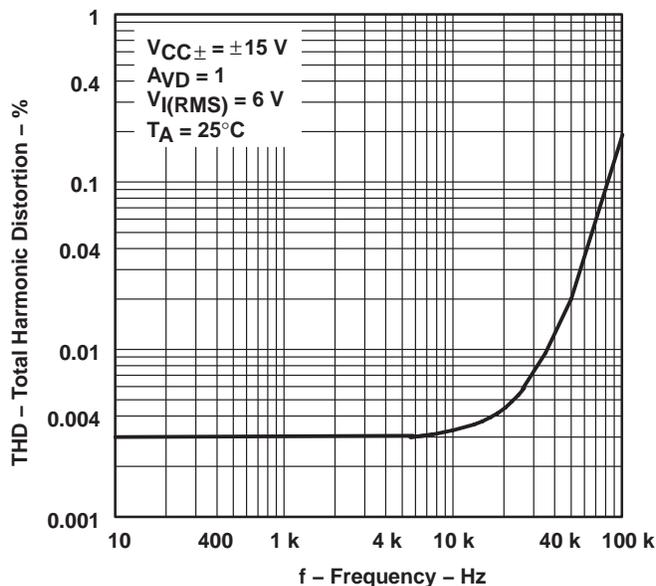


Figure 22

† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.

APPLICATION INFORMATION

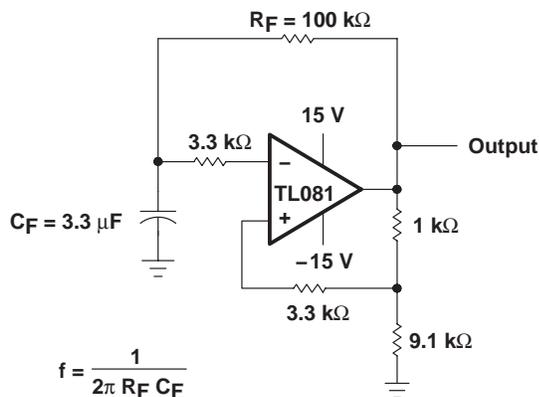


Figure 23

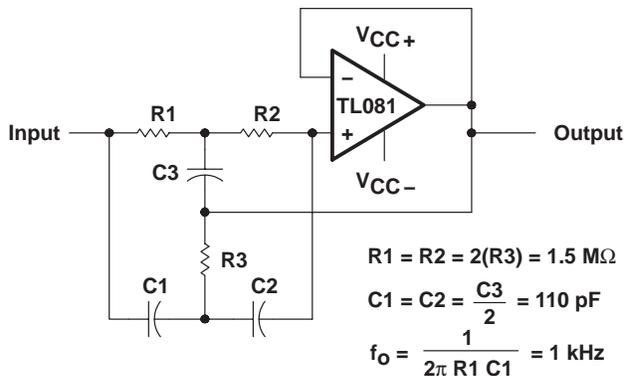


Figure 24

APPLICATION INFORMATION

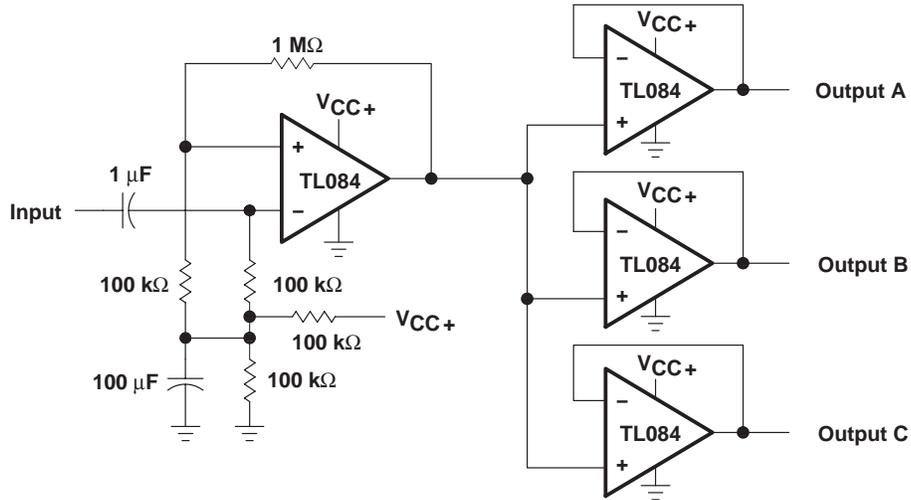
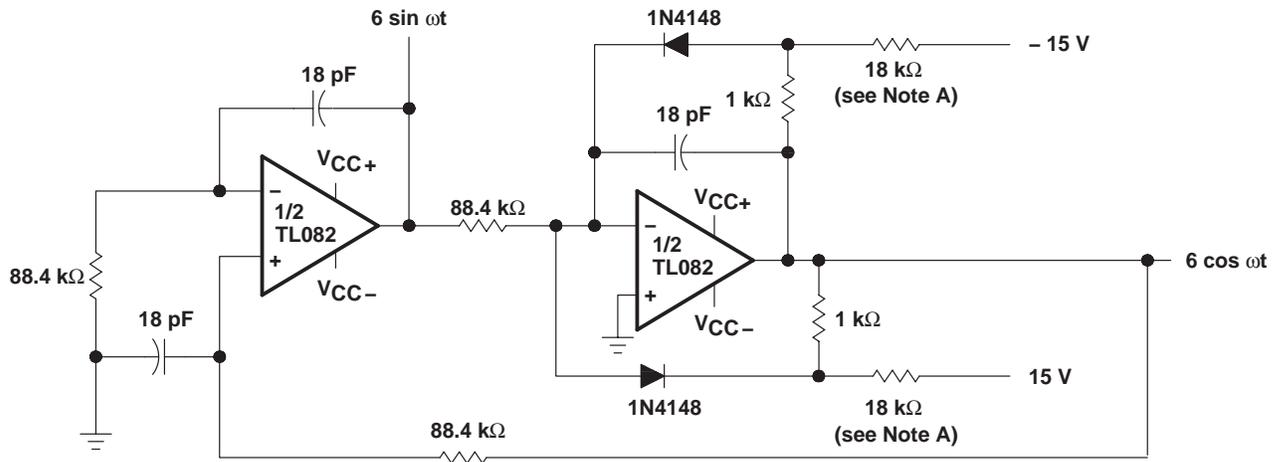


Figure 25. Audio-Distribution Amplifier



NOTE A: These resistor values may be adjusted for a symmetrical output.

Figure 26. 100-KHz Quadrature Oscillator

**TL081, TL081A, TL081B, TL082, TL082A, TL082B
TL084, TL084A, TL084B
JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

APPLICATION INFORMATION

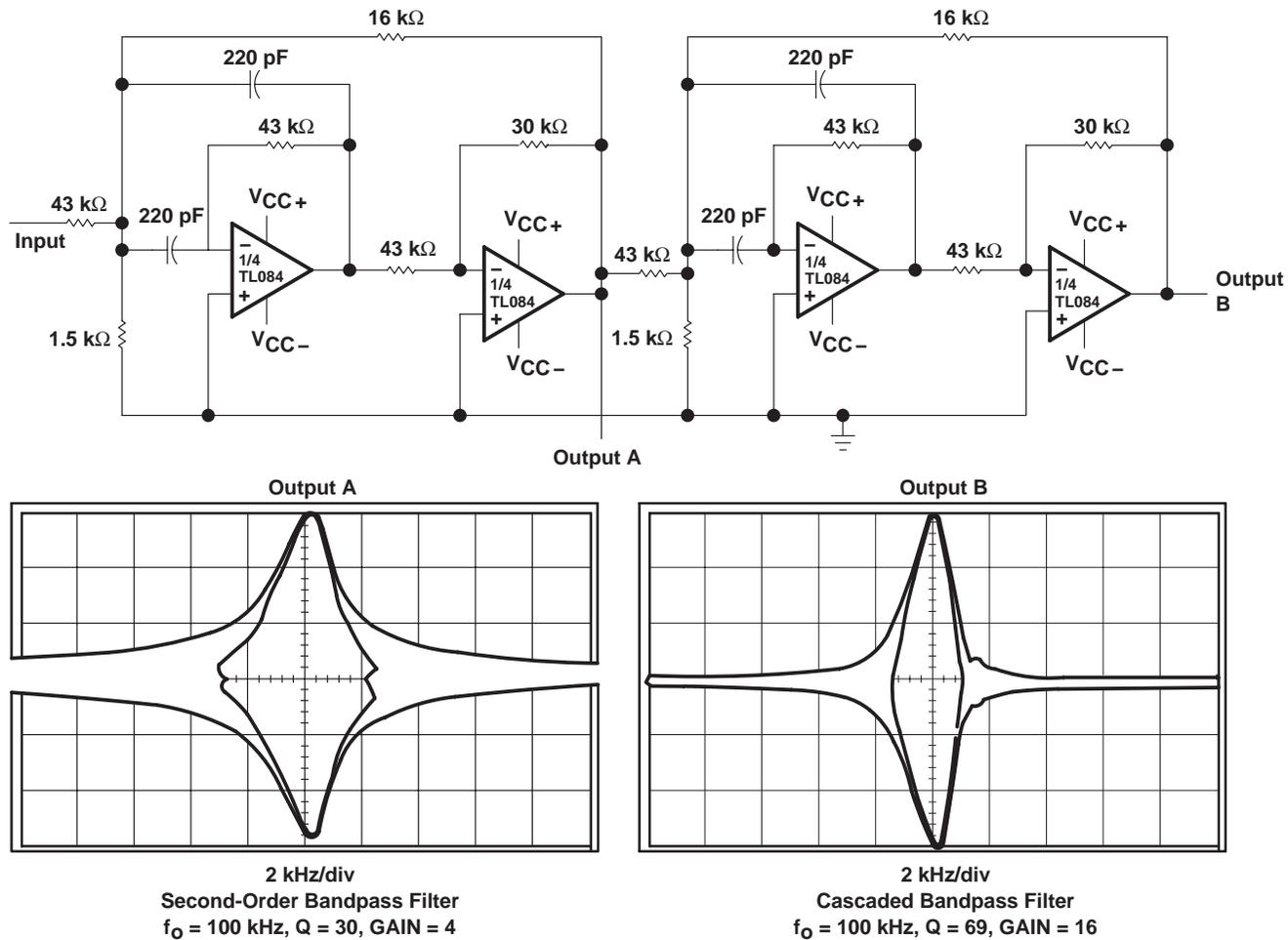


Figure 27. Positive-Feedback Bandpass Filter